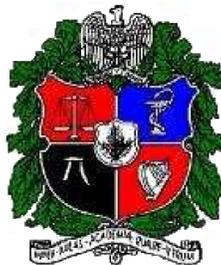


Trabajo final de tesis de grado

**Implementación de un RCP para un Filtro Activo en
Derivación**

**Presentado por:
Ing. Electricista. Juan Sebastián Solís Chaves**

**Para optar por el título de Magíster en Ingeniería – Automatización
Industrial**



**Universidad Nacional de Colombia
Sede Manizales
Departamento de Ingenierías Eléctrica, Electrónica y Computación
Manizales, Mayo de 2009**

Implementación de un RCP para un Filtro Activo en Derivación

Presentado por:
Ing. Electricista. Juan Sebastián Solís Chaves
Cód. 7106504

Director: PhD. Eduardo Antonio Cano Plata

Maestría en Ingeniería – Automatización Industrial

Universidad Nacional de Colombia
Sede Manizales
Departamento de Ingenierías Eléctrica, Electrónica y Computación
Manizales, Mayo de 2009

Dedicatoria

Este trabajo de tesis está dedicado a mis mamás “Geñita Linda” y “Tia Toa” por todo su apoyo incondicional y sincero. A mis tíos Rosita Inés y Juan Alberto, a mis primas Carolina y Gabriela, y a toda mi familia por esas voces de aliento y confianza depositadas en mí. Quiero dedicarlo también a todos aquellos que de una u otra forma, positiva o negativamente influyeron en la culminación de esta etapa de mi vida profesional. Y finalmente al Universo Creador, al Amor que es la fuerza vital, a la Pacha Mama, dedico este pequeño grano de arena en el inmenso mundo de la ciencia y la ingeniería.

Agradecimientos

A la Universidad Nacional de Colombia por la oportunidad de ser uno de sus estudiantes y por poder formarme en sus aulas y bajo su tutela. Al Departamento de Ingenierías Eléctrica, Electrónica y Computación por todo el apoyo brindado por medio de la actividad docente ejercida durante mis estudios de postgrado. A todos los contribuyentes del Estado Colombiano. A mi director, profesor Eduardo Cano, por la confianza depositada a lo largo de estos años de trabajar en el grupo de investigación, por brindarme su amistad y todo su conocimiento, por su paciencia y voz de aliento en los momentos de flaqueza, muchas gracias. A los compañeros del GREDyP, por su colaboración desinteresada. A mis amigos y compañeros de estudio, de cafés y de tertulia: Patricia, Franklin, Freddy, Germán, Iván, Ximena, Esteban, Jorge, Alejandra, Julián, Henry, Juanita y Catherine, por todos los buenos momentos compartidos y por su preocupación sincera. A mis amigos de infancia, gracias por formar parte de mi vida y por estrechar cada día más ese lazo que nos une. A Ricardo en especial, por ser una fuente permanente de inspiración en la ingeniería. A todos aquellos que han pasado por mi vida en estos años de estudios y que dejaron huella. A Paulita por estar a mi lado. Finalmente a mi familia, a mi “Geñita Linda”, a las tías, tíos, primos, este triunfo es también de ustedes. Al Universo Creador, a la Pacha Mama, gracias por darme la vida.

Resumen

Este trabajo de investigación a nivel de maestría, se enmarca dentro de las áreas de la Electrónica de Potencia y Calidad de la Energía Eléctrica. Los Filtros Activos de Potencia (Active Power Filters – APF–) han sido bastante estudiados desde hace poco más de 30 años, presentándose en la literatura especializada las topologías más comunes, sus estrategias de control y sus aplicaciones en sistemas de transmisión y distribución. Estas técnicas de control han sido extendidas a los Sistemas de Transmisión Flexible en Corriente Alterna (FACTS).

Los sistemas de adquisición digital de señales (Digital Sign Processing – DSP –) facilitan el desarrollo del control para el Filtro Activo en Derivación, mediante la filosofía de los Prototipos Rápidos de Control (Rapid Control Prototyping – RCP –), así, para diseñar el algoritmo en tiempo real se utiliza un lenguaje de programación de alto nivel como Matlab / Simulink. La medida de las señales de entrada para el controlador se hace por medio de circuitos de acondicionamiento con transformadores monofásicos, los que además de aislar galvánicamente la etapa de potencia de la etapa de control, reducen los niveles de estas variables hasta límites seguros para el sistema DSP.

Se presentan en este documento los resultados simulados y experimentales de un RCP para un Filtro Activo en Derivación, implementado en el Laboratorio de Calidad de la Energía y Electrónica de Potencia, se evalúa el desempeño del controlador bajo diferentes escenarios en los que se varía la naturaleza de la carga no lineal y se compara el índice de distorsión armónica en corriente y el factor de potencia trifásicos antes y después de la inclusión del Filtro Activo en el sistema bajo prueba. Se presentan finalmente las conclusiones y las futuras líneas de investigación.

Abstract

This thesis document includes the Power Electronics and Power Quality of the Electrical Energy areas. The Active Power Filters - APF- have been studied for a short time than 30 years, appearing in the specialized literature the most common topologies, their strategies of control and their applications in transmission systems and distribution systems. These techniques of control have been extended to the Flexible AC Transmission Systems (FACTS).

The Digital Sign Processing - DSP - made too easy the development of the control systems for the Shunt Active Filter, by means based on the philosophy of the Rapid Control Prototyping - RCP - . For the design of the algorithm in real time, a high level programming language like Matlab/Simulink is used. The measurement of the input signals for the RCP becomes by means of single-phase transformers circuits, those provide galvanic isolating between power circuit and control circuit to reduce the levels of these variables until safe limits for DSP system.

The simulated and experimental results of a RCP for Shunt Active Filter, implemented in the Laboratory are showed. The performance of the controller under different scenes is evaluated in which, the nature of the nonlinear load is varied and it compares Total Harmonic Distortion and the three-phase Power Factor before and after the inclusion of Shunt Active Filter in the system under test. The conclusions and the future lines of investigation appear finally at the end of this work.

TABLA DE CONTENIDO

CAPÍTULO 1	1
INTRODUCCIÓN	1
CAPÍTULO 1	1
INTRODUCCIÓN	1
1.1. ANÁLISIS DEL PROBLEMA	2
1.2. MOTIVACIONES PARA LA REALIZACIÓN DE ESTE TRABAJO	3
1.3. OBJETIVOS DE ESTE TRABAJO	3
OBJETIVO GENERAL	4
OBJETIVOS ESPECÍFICOS	4
1.4. RESUMEN DEL DOCUMENTO	5
1.5. SIMBOLOGÍA UTILIZADA	6
CAPÍTULO 2	9
CONFIGURACIÓN DE LA FUENTE Y LA CARGA NO LINEAL	9
2.1. LA FUENTE DE CA DE MAGNITUD Y FRECUENCIA VARIABLES	10
2.2. LA CARGA NO LINEAL –CNL–	14
2.3. SIMULACIÓN DE LA FUENTE DE CA Y DE LA CNL	15
2.4. IMPLEMENTACIÓN EN TIEMPO REAL	20
CAPÍTULO 3	25
EL FILTRO ACTIVO EN DERIVACIÓN –SAF–	25
3.1. EL PRINCIPIO DE COMPENSACIÓN DE CORRIENTE Y EL FILTRO ACTIVO SHUNT	27
3.2. LA TEORÍA DE LA POTENCIA INSTANTÁNEA	28
3.3. DESCRIPCIÓN GENERAL DEL FILTRO ACTIVO EN PARALELO	32
3.3.1. ESTRATEGIAS DE CONTROL PARA EL FILTRO ACTIVO SHUNT	34

ESTRATEGIA DE CONTROL A POTENCIA CONSTANTE.....	36
3.4. SIMULACIÓN DEL SAF USANDO MATLAB /SIMULINK	37
3.5. CONCLUSIÓN DEL CAPÍTULO	44
CAPÍTULO 4	45
<i>IMPLEMENTACIÓN DEL RCP PARA EL FILTRO ACTIVO EN DERIVACIÓN</i>	45
4.1 ALGORITMO DEL RCP	47
4.2 RESULTADOS	49
4.3 CONCLUSIÓN DEL CAPÍTULO	62
CAPÍTULO 5	64
CONCLUSIONES Y FUTUROS TRABAJOS DE INVESTIGACIÓN.....	64
5.1 OBSERVACIONES Y RECOMENDACIONES GENERALES	64
5.2 CONCLUSIONES.....	65
5.3 LÍNEAS DE TRABAJO FUTURO.....	66
APÉNDICE A: EL SISTEMA DE ADQUISICIÓN Y CONTROL DIGITAL DE SEÑALES DSPACE 1104	67
APÉNDICE B: LA INTERFAZ DE POTENCIA (TARJETA INVERSORA DE POTENCIA TRIFÁSICA)	72
APÉNDICE C: PROTOTIPOS RÁPIDOS DE CONTROL USANDO REAL TIME WORKSHOP.....	80
ÍNDICE GENERAL.....	96
BIBLIOGRAFÍA.....	99

LISTA DE FIGURAS

Fig. 2.1 Diagrama circuital de la fuente y la carga no lineal.....	10
Fig. 2.2 Configuraciones posibles de los convertidores de CC / CA [2].	11
Fig. 2.3 Fuente de CA de magnitud y frecuencia variables.....	14
Fig. 2.4 Modelo circuital de la carga no lineal	14
Fig. 2.5 Pulsos de Tensión PWM del inversor trifásico de potencia en vacío.	15
Fig. 2.6 Detalle de los pulsos de Tensión PWM del inversor trifásico de potencia en vacío.	16
Fig. 2.7 Corriente en la fase A de la CNL.	17
Fig. 2.8 Tensión en la fase A del banco capacitivo.	17
Fig. 2.9 Corriente del lado de CC del rectificador.	18
Fig. 2.10 Espectro armónico para la señal de corriente de la Fig. 2.7.	19
Fig. 2.11 Pulsos PWM de tensión medidos en las fases A y B del Inversor uno en vacío.	21
Fig. 2.12. Corriente en la fase C del rectificador de seis pulsos	22
Fig. 2.13. Distorsión armónica individual para la señal de corriente en la fase C de la CNL.....	22
Fig. 2.14. Tensión de entrada Van , del rectificador de seis pulsos.....	23
Fig. 3.1 Modelo circuital del filtro activo en derivación y la carga no lineal.	26
Fig. 3.2 Principio de compensación de corriente en derivación.	27
Fig. 3.3 Transformación de coordenadas al marco de referencia estático.....	29
Fig. 3.4 Plano de la potencia real y eje de la potencia imaginaria [14]	31
Fig. 3.5 Diagrama de bloques de un SAF.	32
Fig. 3.6 Algoritmo de control del SAF.	35
Fig. 3.7. Diagrama de bloques del SAF con estrategia de control a potencia constante [13].	37
Fig. 3.8. a. Corriente de la carga no lineal, fase A, b. Espectro en frecuencia.....	38
Fig. 3.9. a. Tensión de la fuente de CA variable, fase A, b. Espectro en frecuencia	38
Fig. 3.10. Corriente de la CNL, componente en el eje alfa.	39
Fig. 3.11. Corriente de la CNL, componente en el eje beta.	39
Fig. 3.12. Tensión de la fuente de CA variable, componente en el eje alfa.	40
Fig. 3.13. Tensión de la fuente de CA variable, componente en el eje beta.....	40
Fig. 3.14. Potencia real (activa) obtenida a partir de la matriz de potencias (3.3)..	41
Fig. 3.15. Potencia imaginaria (reactiva) obtenida a partir de la matriz de potencias (3.3)	41

Fig. 3.16. Potencia oscilante \tilde{p}	42
Fig. 3.17. Corriente reactiva en el eje alfa.	42
Fig. 3.18. Corriente reactiva en el eje beta.	43
Fig. 3.19. a. Corriente de compensación para la fase A, b. Espectro en frecuencia.	43
Fig. 3.20. a. Corriente compensada para la fase A, b. Espectro en frecuencia.	44
Fig. 4.1. a). Diagrama circuital del sistema completo con puntos de medida para tensión y corriente	46
Fig. 4.2. Algoritmo completo del RCP para el SAF	48
Fig. 4.3. a. Corriente real de la fase A de la CNL b. Espectro en frecuencia.	51
Fig. 4.4. a). Tensión de la fase A de la fuente de CA, b). Espectro en frecuencia .	51
Fig. 4.5. a). Corriente en el eje alfa. b). Espectro en frecuencia.	52
Fig. 4.6. a). Corriente en el eje alfa. b). Espectro en frecuencia.	52
Fig. 4.7. a. Potencia activa (real) instantánea b. Potencia reactiva (imaginaria) instantánea.	52
Fig. 4.8. Corriente reactiva a). Componente del eje alfa b). Componente del eje beta.....	53
Fig. 4.9. Corriente de compensación de la fase A.	53
Fig. 4.10. a). Corriente de la fase A de la CNL, compensada b). Espectro en frecuencia.	54
Fig. 4.11. Corriente de la fase A para una carga RC del lado de CC del rectificador.	55
Fig. 4.12. a). Corriente de la fase A después de la compensación para una carga RC del lado de CC del rectificador. b) Espectro en frecuencia.	56
Fig. 4.13. Corriente de compensación en la fase A para una carga RC del lado de CC del rectificador.	56
Fig.4.14. Potencia Activa (Real) Instantánea b. Potencia Reactiva (Imaginaria) Instantánea, carga RC.....	56
Fig. 4.15. a). Corriente de la fase A para una carga RL del lado de CC del rectificador. b).Espectro en frecuencia	57
Fig. 4.16. a). Corriente de la fase A después de la compensación para una carga RL del lado de CC del rectificador. b).Espectro en frecuencia.....	58
Fig. 4.17. Corriente de compensación en la fase A para una carga RL.....	58
Fig. 4.18. a). Potencia Activa (Real) Instantánea b). Potencia Reactiva (Imaginaria) Instantánea, carga RL	59
Fig. 4.19. a). Corriente de la fase A para una carga RLC del lado de CC del rectificador. b).Espectro en frecuencia.	60
Fig.4.20 a). Corriente de la fase A después de la compensación, para una carga RLC del lado de CC del rectificador. b).Espectro en frecuencia.	60
Fig. 4.21. Corriente de compensación en la fase A para una carga RLC del lado de CC del rectificador.	61
Fig. 4.22. a). Potencia Activa (Real) Instantánea b). Potencia Reactiva (Imaginaria) Instantánea, carga RLC.....	61

Fig. A.1. Diagrama de bloques de a tarjeta de adquisición y control DSP dSPACE 1104 R&D.	68
Fig. A.2. Tarjeta DSP dSPACE 1104 R&D.	69
Fig.A.3. Diagrama esquemático de la caja de expansión del módulo de adquisición y control de señales [37].	70
Fig. A.4. Configuración de pines del conector digital PWM en la caja de expansión.	70
Fig. A.5. Detalle de las conexiones de la caja de expansión y la tarjeta inversora de potencia de 300 W.	71
Fig. B.1 Transistor MOSFET.	73
Fig. B.2 Diagrama de bloques de la tarjeta inversora de potencia.	74
Fig. B.3. Tarjeta inversora de potencia.	75
Fig. C.1. Componentes del RTW [20].	81
Fig. C.2. Submodelo en Simulink para ingresar las expresiones de los ciclos útiles (2.7).	81
Fig. C.3. Modelo en Simulink de una fuente de tensión CA de magnitud y corriente variables.	82
Fig. C.4. Layout en Controldesk para la fuente de tensión variable de CA.	83
Fig. C.5. Diagrama de bloques del RCP para el filtro activo en Derivación.	84
Fig. C.6. Diagrama circuital del convertidor Flyback.	86
Fig. C.7. Circuito de acondicionamiento de los pulsos PWM.	87
Fig. C.8. Circuito de acondicionamiento de la señal de fallo FAULT.	88
Fig.C.9. Circuito de la señal de fallo RESET de fallo.	88
Fig. C.10. Circuito de la señal de fallo apagado del inversor.	89
Fig. C.11. Diagrama de conexión del sensor de corriente.	90
Fig. C.12. Diagrama del circuito de instrumentación para la señal de corriente del sensor de la fase A del inversor VSI_1	91
Fig. C.13. a). Conexión trifásica del circuito de medida de tensión y la corriente.	92
Fig. C.14. Excitador trifásico IR2133.	93
Fig. C.15 Diagrama de bloques funcionales del excitador trifásico IR2133.	94
Fig. C.16. Terminales de un transistor MOSFET	94
Fig. C.17. Circuito de la fase A del inversor trifásico VSI_1	95

LISTA DE TABLAS

Tabla 1.1. Siglas y la simbología utilizada	6
Tabla 2.1. Valores de los elementos de la fuente de CA variable.....	13
Tabla 2.2 Componentes armónicas y tasa de distorsión armónica simuladas.....	19
Tabla 2.3. Componentes armónicas y tasa de distorsión armónica experimental.	23
Tabla 4.1 Elementos para la carga del lado de CC.....	50
Tabla 4.2. Componentes armónicas en la corriente de la fase A para una carga Resistiva	54
Tabla 4.3. Índices de la calidad de la energía para una carga Resistiva	54
Tabla 4.4. Componentes armónicas en la corriente de la fase A para una carga RC	57
Tabla 4.5. Índices de la Calidad de la Energía por fase para una carga RC	57
Tabla 4.6. Componentes armónicas en la corriente de la fase A para una carga RL.....	59
Tabla 4.7 Evaluación de los índices de la calidad de la energía por fase para una carga RL	59
Tabla 4.8 Distorsión armónica individual en la fase A para una carga RLC.	62
Tabla 4.9 Evaluación de los índices de la Calidad de la Energía por fase para una carga RLC.....	62
Tabla 4.10 Comparación de la distorsión armónica individual para cada ensayo antes y después de la compensación.....	62
Tabla 4.11. Comparación del THDi antes y después de la compensación.	62
Tabla B.1 Componentes principales de la tarjeta inversora de potencia.	76
Tabla B.2 Conector de 37 pines DSUB.....	78
Tabla C.1 Parámetros de conexión de los sensores de corriente de efecto Hall...91	

Capítulo 1

Introducción

Resumen:

En este primer capítulo se presentan la introducción al tema de investigación, el análisis de problema, las motivaciones para llevarla a cabo, los objetivos, general y específicos y, se realiza una descripción del orden dado al documento, así como la nomenclatura y siglas utilizadas en el mismo.

El deterioro en la calidad de la energía y de la onda de corriente en particular, ha sido un problema bastante estudiado desde hace varias décadas. Muchos investigadores alrededor del mundo han realizado su aporte, proponiendo soluciones (nuevas teorías sobre la potencia eléctrica, avances en materiales semiconductores, estrategias de control novedosas, nuevas topologías de convertidores, etc.) al detrimento de la potencia eléctrica. La mejora de este deterioro de la corriente, desde la ingeniería eléctrica se enmarca en el estudio y diseño de dispositivos compensadores activos de potencia como su marco más general.

Entre la gran cantidad de lo reportado, vale la pena destacar las investigaciones sobre filtros activos del ingeniero japonés H. Akagi a comienzos de la década de los 80 y hasta la actualidad, y las del ingeniero brasileño M. Aredes desde la mitad de los 90 hasta hoy. El primero se destaca por ser uno de los pioneros en el campo y desarrollar la teoría necesaria para abordar el problema de la compensación de armónicos desde un punto de vista genérico y aplicable al

marco experimental (teoría de la potencia instantánea). El segundo, por extender el problema a sistemas de cuatro hilos (sistemas trifásicos con hilo de neutro) y por realizar los algoritmos de control para mitigar los dos tipos de distorsión (corriente y tensión) y extender la utilización de los acondicionadores activos de potencia al control del flujo de potencia en un sistema eléctrico (una nueva mirada al concepto de dispositivos FACTS). La investigación en electrónica de potencia, esto unido con la tecnología de adquisición digital de señales, son hoy en día herramientas indispensables para abordar el problema de la compensación de armónicos.

En esta tesis en particular, por medio de una inyección de corriente, se busca mitigar las distorsiones armónicas provocadas por una carga no lineal (un rectificador de seis pulsos no controlado, por ejemplo). Esto se logrará usando una tarjeta inversora de potencia diseñada originalmente como variador de velocidad y que se controla por medio de una tarjeta de adquisición y control digital, permitiendo interactuar con el circuito de potencia en tiempo real, mediante un lenguaje de programación de alto nivel como *Matlab/Simulink* y una interfaz gráfica de fácil manejo que permite monitorear el sistema en el momento de realizar las modificaciones a que halla lugar sobre él.

Se implementarán de forma experimental la carga no lineal y el filtro activo en derivación, se evaluarán los resultados obtenidos antes y después de la conexión del prototipo de filtro activo sobre la carga no lineal y se compararán los índices de calidad de la energía (*THDi* y *fp*) antes y después de efectuar la compensación de acuerdo a lo estipulado en la normativa vigente (IEC 61000-3-2), se presentarán las observaciones, recomendaciones y conclusiones correspondientes así como los trabajos futuros que resulten del presente trabajo de investigación.

1.1. Análisis del problema

La calidad en el suministro y el consumo de energía eléctrica en años recientes y en todos los niveles de los sistemas de potencia (residencial, comercial e industrial) ha disminuido considerablemente, puesto que la mayoría de cargas conectadas a ellos son cargas no lineales (variadores de velocidad, unidades de suministro ininterrumpido de potencia, baterías, computadores personales, impresoras, fotocopiadoras, etc.) Este tipo de cargas son las que más generan perturbaciones tanto en la tensión como en la corriente. Los armónicos de corriente producidos por ellas, son la perturbación con mayor incidencia en la calidad de la energía eléctrica.

La solución tradicional para problemas de armónicos, se atacaba mediante el uso de filtros pasivos, que son un arreglo de capacitancias e inductancias sintonizadas por debajo de la frecuencia armónica que se desea filtrar; la desventaja en el uso

de estos filtros radica en que son incapaces de adaptarse a los cambios que sufra el sistema, es decir, si el orden del armónico presente cambia o se presenta toda una gama de ellos, el filtro pasivo es incapaz de compensarlos. Puede presentarse además el fenómeno de resonancia y en lugar de mitigarse el problema, los filtros pasivos mal implementados pueden agravarlo.

Una solución moderna a éste y a otros problemas sobre calidad de la energía, es el uso de los filtros activos de potencia. Estos presentan ciertas ventajas (como es su capacidad para adaptarse a los cambios en las condiciones de operación del sistema, la posibilidad de atacar más de un problema de calidad de la energía a la vez), respecto a la compensación tradicional de armónicos con elementos pasivos, si bien tienen como desventaja su alto costo y la complejidad en su sistema de control.

Al implementar un filtro activo en derivación, se ejerce una acción de control sobre la corriente. Su función consiste básicamente en la inyección (en el punto de conexión de la carga) de una componente de potencia de compensación, además de una componente activa, para contrarrestar las pérdidas en el mismo.

Se ha reportado el uso exitoso de filtros activos en derivación [14–17], [20, 21], [25–33] para mitigar problemas reales en la calidad de la energía eléctrica, entre los que se encuentran la compensación de armónicos de corriente, corrección del factor de potencia, flicker y desbalance. **Este trabajo se concentra en la compensación de la señal de corriente.**

1.2. Motivaciones para la realización de este trabajo

El motivo principal es promover la investigación en el área de electrónica de potencia y calidad de la energía, en la UN sede Manizales, mediante la puesta en funcionamiento de un RCP para un filtro activo en paralelo que pueda ser usado en el laboratorio de calidad de la energía y electrónica de potencia –LACEP–.

Otro de los motivos principales es comprobar que la tarjeta inversora de potencia diseñada originalmente como variador de velocidad (con el objetivo de controlar dos máquinas eléctricas de forma simultánea e independiente), puede ser configurada en una topología de filtro activo en derivación y de esta forma compensar los armónicos de corriente producidos por una carga no lineal, hasta llevarlos a valores permitidos por las normas internacionales (IEC 61000 – 3 – 2).

1.3. Objetivos de este trabajo

Los objetivos que se pretende cumplir con este trabajo de tesis son los siguientes:

Objetivo General

Implementar un prototipo rápido de control para un filtro activo de potencia en derivación, usando la *Teoría p-q*.

Objetivos Específicos

- Implementar el algoritmo de control para el filtro activo mediante la *Teoría p-q*.
- Diseñar un puente rectificador trifásico como fuente de potencia para la carga no lineal y realizar medidas sobre la corriente antes de efectuar la compensación.
- Implementar el prototipo rápido de control y configurar un inversor como filtro activo en derivación.
- Caracterizar y comparar el parámetro de calidad de la energía, tasa de distorsión armónica de corriente (*THDi*) y el factor de potencia (fp) del sistema implementado, sin y con el filtro activo.
- Validar el prototipo del filtro activo, evaluando la tasa de distorsión armónica de corriente y comparándola con los valores estipulados en la normativa vigente.

1.4. Resumen del documento

El orden que se ha decidido dar a este reporte de investigación es el siguiente:

El **capítulo 1** presenta el análisis del problema, las motivaciones para desarrollar esta investigación, los objetivos del trabajo además del orden dado al reporte escrito y la simbología y siglas utilizadas a lo largo del mismo.

En el **capítulo 2**, se muestra un ejemplo del prototipo de control para una fuente de tensión CA variable y balanceada y se presentan resultados simulados y experimentales que conllevan a la configuración de la fuente y de la carga no lineal.

En el **capítulo 3**, se presenta un resumen sobre la teoría de la potencia activa instantánea, el principio de compensación de corriente, el filtro activo y sus estrategias de control. Se presentan resultados simulados del modelo del filtro *Shunt* y los índices de calidad de la energía.

El **capítulo 4** trata acerca de la implementación del prototipo rápido de control para el filtro activo, se detalla el funcionamiento del prototipo, se presentan los resultados del sistema implementado (es decir el conjunto CNL, más el filtro activo en derivación) y la comparación en tiempo y frecuencia del sistema antes y después de la inclusión del SAF.

En el **capítulo 5** se presentan las observaciones, recomendaciones y conclusiones generales de este reporte de investigación y se sugieren las posibles líneas de trabajo futuro.

Adicional a estos capítulos, se adjuntan los siguientes apéndices: los **apéndices A** y **B** presentan las características más relevantes del hardware disponible (tarjeta de adquisición y control *dSPACE* y tarjeta inversora de potencia trifásica), el **apéndice C** presenta un resumen de la filosofía de trabajo con los prototipos rápidos de control –RCP– y la herramienta de trabajo en tiempo real –RTW– de *Matlab*.

El **anexo 1** da cuenta de los planos eléctricos y de instrumentación y adecuación de señales de la tarjeta inversora de potencia trifásica, y de la mesa de trabajo de máquinas y filtros activos del LACEP.

1.5. Simbología utilizada

Este es el listado de las siglas y la simbología usada a lo largo del texto:

Tabla 1.1. Siglas y la simbología utilizada

Sigla / Símbolo	Nombre / Unidad
APF	<i>Active Power Filter</i>
SAF	<i>Shunt Active Filter</i>
ASD	<i>Adjust Speed Driver</i>
RCP	<i>Rapid Control Prototyping</i>
SVC	<i>Static VAR Compensator</i>
UPQC	<i>Unified Power Quality Compensator</i>
UPFC	<i>Unified Power Flow Controller</i>
FACTS	<i>Flexible AC Transmission Systems</i>
CNL	<i>Carga No Lineal</i>
VSI	<i>Voltage Source Inverter</i>
THD	<i>Total Harmonic Distortion</i>
TDD	<i>Total Distribution Distortion</i>
MOSFET	<i>Field Effect Transistor</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
PWM	<i>Pulse Width Modulation</i>
DSP	<i>Digital Signal Processing</i>
SEP	<i>Sistema Eléctrico de Potencia</i>
PCC	<i>Punto de Conexión Común</i>
fp	<i>Factor de potencia</i>
s	<i>Operador de Laplace</i>
Zs	<i>Impedancia de fuente</i>
CA	<i>Corriente Alterna</i>
CC	<i>Corriente Continua</i>
RMS	<i>Ratio Medium Square</i>
Ω	<i>Ohmios</i>
A	<i>Amperios</i>
V	<i>Voltios</i>
W	<i>Wattios</i>
VAI	<i>Volt amperio Imaginario</i>
$q_A(t)$	<i>Función de conmutación para la fase A</i>
$d_A(t)$	<i>Ciclo útil para la fase A</i>
K_{pole}	<i>Ganancia de los polos de conmutación</i>
SRF	<i>Synchronous Reference Frame</i>
PHC	<i>Perfect Harmonic Cancellation</i>
UPF	<i>Unitary Power Factor</i>
CPS	<i>Constant Power Strategy</i>
SCS	<i>Sinusoidal Current Strategy</i>
LPF	<i>Low Pass Filter</i>

HPF

G

GND_DIG

G1, ..., G6

FDATool

A/D

D/A

High Pass Filter

Tierra de potencia

Tierra de control

Terminales de Compuerta (GATE)

Filter Design Advanced Tool

Análogo / Digital

Digital / Análogo

Capítulo 2

Configuración de la fuente y la carga no lineal

Resumen:

En este capítulo se simula el sistema VSI – carga no lineal (CNL) y se analiza su comportamiento previo a la implementación. Se desarrolla un prototipo rápido de control para una fuente de tensión de CA, variable en frecuencia y en magnitud y que controle el inversor de potencia número uno mediante los elementos disponibles en el laboratorio. Se implementa el prototipo experimental de la fuente y de la CNL y finalmente, a partir de las señales de corriente y tensión obtenidas experimentalmente, se evalúa los índices de distorsión armónica en corriente (THDi) antes de proceder a la compensación y se presentan las conclusiones del capítulo.

Un prototipo rápido de control –RCP– está compuesto por tres partes principales:

- a). *El sistema de desarrollo DSP (de su sigla en inglés Digital Sign Process).*
- b). *La Interfaz de potencia (tarjeta con los inversores trifásicos).*
- c). *El sistema real a ser controlado.*

Se utiliza en esta investigación como sistema de desarrollo DSP, una tarjeta DS1104 R&D Controller Board de la firma dSPACE [4]. En el apéndice A se resumen las características más importantes de este sistema de adquisición y control digital.

La interfaz de potencia es una tarjeta integrada con dos inversores trifásicos, esta ha sido diseñada para permitir una gran variedad de experimentos en máquinas CA/CC. Permite el control simultáneo y completo de dos máquinas mediante sus inversores PWM, tiene alimentación CC de baja tensión para reducir el riesgo de electrocución y una interfaz completa digital / análoga con la tarjeta dSPACE. El apéndice B presenta una descripción completa de esta tarjeta inversora trifásica.

Los algoritmos de control se implementan usando *Simulink* de *Matlab* y su herramienta de ejecución en tiempo real (*Real Time Workshop*). El modelo de visualización de señales se realiza por medio del lenguaje de programación adecuado llamado *ControlDesk* [4]. La metodología de construcción y los circuitos

involucrados en los RCP desarrollados se describen en el apéndice C, y esencialmente siguen la metodología descrita en [1].

El sistema real a controlar, consta de un arreglo trifásico con una impedancia característica de la fuente en serie por fase, y finalmente el rectificador de seis pulsos no controlado con carga monofásica (RLC). El esquema completo se muestra en la Fig. 2.1. Los valores de los elementos se registran en la tabla 2.1.

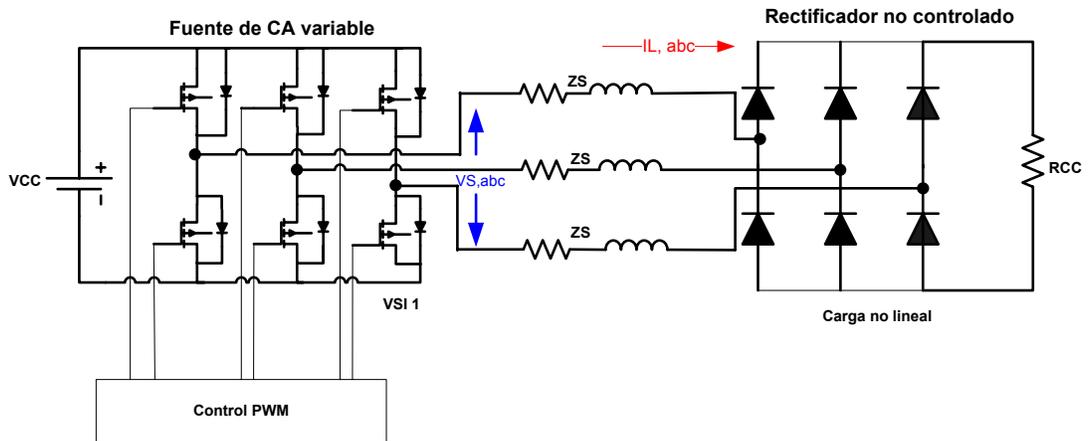


Fig. 2.1 Diagrama circuital de la fuente y la carga no lineal.

2.1. La fuente de CA de magnitud y frecuencia variables

A continuación se expone la metodología que se ha usado para configurar, primero a nivel de simulación y posteriormente a nivel experimental, la fuente de CA de magnitud y frecuencia variables.

Convertidor CC / CA.

La función de un convertidor de corriente alterna es transformar la potencia de una fuente de tensión de CC de entrada a una fuente de tensión de CA de salida, con la magnitud y frecuencia deseadas. Tanto la tensión de salida como la frecuencia pueden ser fijos o variables [2]. Estos se utilizan normalmente en alimentación de motores monofásicos o trifásicos, en fuentes de alimentación ininterrumpida, entre otras aplicaciones.

Las etapas que conforman un convertidor de corriente alterna son dos:

- Un rectificador de tensión monofásico o trifásico.

- Un inversor de CC / CA, que se conoce también como ondulator, el cual puede ser monofásico o trifásico según el tipo de motor que se desee conectar al convertidor.

De esta forma se presentan cuatro posibles combinaciones, estas se resumen en la fig. 2.2. [2]:

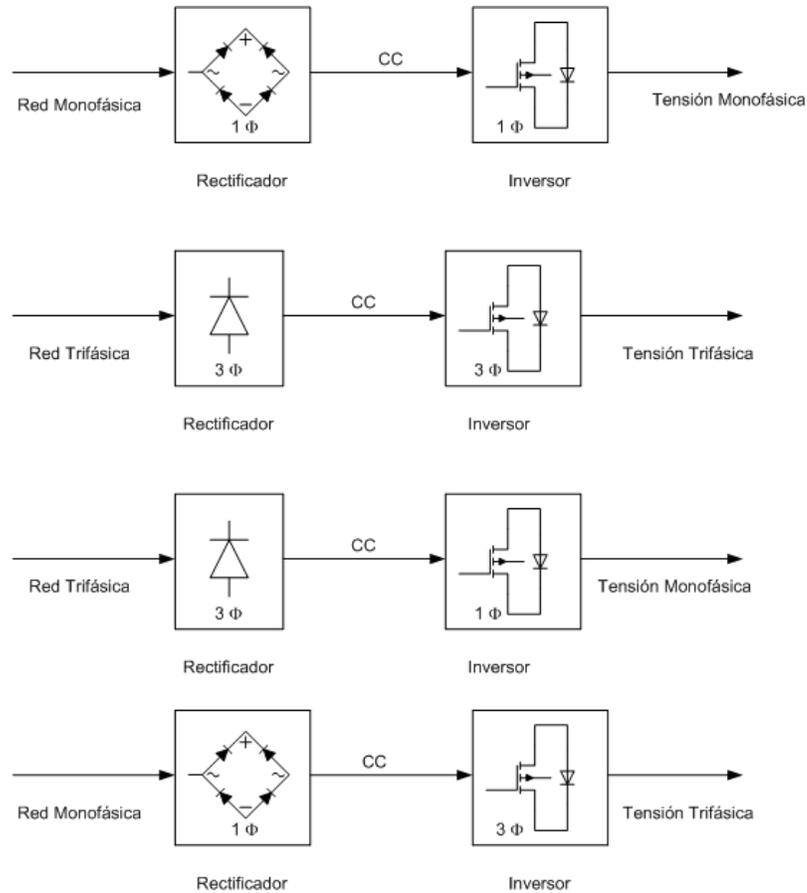


Fig. 2.2 Configuraciones posibles de los convertidores de CC / CA [2].

La topología con la que se cuenta para esta tesis es la de rectificador monofásico, inversor trifásico.

El convertidor CC / CA de tres polos, necesita un controlador de realimentación que determine la amplitud \hat{V}_c y la frecuencia f_1 de la señal de tensión de control. Esta información se usa en un control PWM por corriente para generar las tres tensiones de control:

$$\begin{aligned}
V_{c,A}(t) &= \hat{V}_c \text{sen}(\omega_1 t) \\
V_{c,B}(t) &= \hat{V}_c \text{sen}(\omega_1 t - 120^\circ) \\
V_{c,C}(t) &= \hat{V}_c \text{sen}(\omega_1 t - 240^\circ)
\end{aligned} \tag{2.1}$$

Estas tensiones se comparan con una señal triangular de alta frecuencia, llamada también señal portadora, sus puntos de cruce resultan en los pulsos de onda cuadrada que se usan como funciones de conmutación $q_A(t)$, $q_B(t)$ y $q_C(t)$, con los siguientes ciclos de trabajo para los tres polos **[3]**:

$$\begin{aligned}
d_A(t) &= \frac{1}{2} + \frac{1}{2} \frac{\hat{V}_c}{\hat{V}_{tri}} \text{sen}(\omega_1 t) \\
d_B(t) &= \frac{1}{2} + \frac{1}{2} \frac{\hat{V}_c}{\hat{V}_{tri}} \text{sen}(\omega_1 t - 120^\circ) \\
d_C(t) &= \frac{1}{2} + \frac{1}{2} \frac{\hat{V}_c}{\hat{V}_{tri}} \text{sen}(\omega_1 t - 240^\circ)
\end{aligned} \tag{2.2}$$

En términos de cantidades promedio, el convertidor presenta las siguientes tensiones entre fase y neutro.

$$\begin{aligned}
\bar{v}_{AN}(t) &= \frac{V_d}{2} + \frac{V_d}{2} \frac{\hat{V}_c}{\hat{V}_{tri}} \text{sen}(\omega_1 t) \\
\bar{v}_{BN}(t) &= \frac{V_d}{2} + \frac{V_d}{2} \frac{\hat{V}_c}{\hat{V}_{tri}} \text{sen}(\omega_1 t - 120^\circ) \\
\bar{v}_{CN}(t) &= \frac{V_d}{2} + \frac{V_d}{2} \frac{\hat{V}_c}{\hat{V}_{tri}} \text{sen}(\omega_1 t - 240^\circ)
\end{aligned} \tag{2.3}$$

En el anterior análisis se ha asumido, de manera arbitraria que el ángulo de fase, para la fase A es cero grados. En condiciones de operación balanceada y sinusoidal, es posible demostrar que la tensión *promedio* en el neutro de la carga es el mismo que la tensión del punto medio de la barra de CC **[3]**, es decir:

$$V_{nN} = \frac{V_d}{2} \tag{2.4}$$

Por lo tanto, las tensiones promedio que aparecen en cada fase de la carga (desde la fase al neutro de la carga), son similares a (2.3), excepto en el nivel de offset de CC:

$$\begin{aligned} \bar{v}_{AN}(t) &= \left(\frac{V_d}{2\hat{V}_{tri}} \right) \hat{V}_c \text{sen}(\omega_1 t) = k_{pole} v_{c,A}(t) \\ \bar{v}_{BN}(t) &= \left(\frac{V_d}{2\hat{V}_{tri}} \right) \hat{V}_c \text{sen}(\omega_1 t - 120^\circ) = k_{pole} v_{c,B}(t) \\ \bar{v}_{CN}(t) &= \left(\frac{V_d}{2\hat{V}_{tri}} \right) \hat{V}_c \text{sen}(\omega_1 t - 240^\circ) = k_{pole} v_{c,C}(t) \end{aligned} \quad (2.5)$$

Donde:

$k_{pole} = \frac{V_d}{2\hat{V}_{tri}}$ Es la ganancia con la que cada polo amplifica la señal de tensión. El conjunto de ecuaciones (2.5) muestran que el convertidor de CC/CA genera tres tensiones sinusoidales de la frecuencia y magnitud deseadas.

La impedancia de la fuente (Zs) y el banco capacitivo

Una vez se tiene configurado el inversor de potencia como ondulator (es decir, configurado para producir pulsos de tensión tipo PWM de características CA), se hace necesario, “filtrar” dichos pulsos para obtener señales de corriente y tensión sinusoidales. Para tal fin, se dispone de un arreglo de reóstatos variables e inductancias en serie, que constituirán la impedancia de la fuente de CA, es necesario el uso de un banco capacitivo en configuración delta, Los elementos que conforman la fuente de CA se ilustran en la tabla 2.1:

Tabla 2.1. Valores de los elementos de la fuente de CA variable

Elemento	Fase A	Fase B	Fase C
R	33 Ω	33 Ω	33 Ω
L	5,4 mH	5,4 mH	5,4 mH
C	40,5 μ F	40,5 μ F	40,5 μ F

La tabla 2.1 presenta solamente los valores máximos de los reóstatos variables. Los dos bancos de inductancias constan de un arreglo de cinco inductancias, con posibilidad de conexión en paralelo o en serie, los dos bancos son idénticos en su conformación, los 5,4 mH se obtienen conectando en serie dos bobinas de 2,75 mH, las inductancias restantes son de 0,72 mH. El banco capacitivo consta de tres capacitores de 12 μ F. La Fig. 2.3 muestra la topología completa de la fuente.

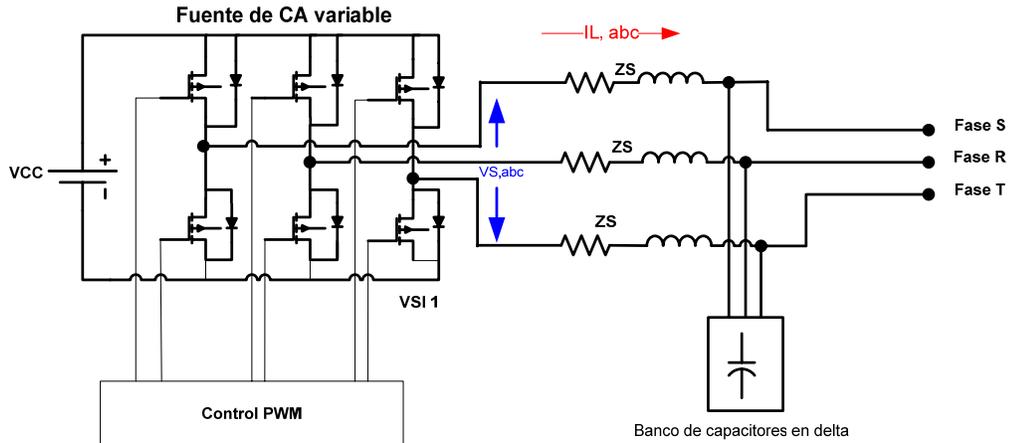


Fig. 2.3 Fuente de CA de magnitud y frecuencia variables.

El bloque de control PWM representado en la Fig. 2.3 aloja el grupo de expresiones (2.5), con algunas modificaciones que se exponen más adelante en este mismo capítulo, llegado el momento de describir el prototipo rápido de control y su implementación en tiempo real.

2.2. La carga no lineal –CNL–.

El modelo de carga no lineal es un rectificador de seis pulsos no controlado con acceso a la medida de la corriente en las tres fases. Para configurar esta CNL se procederá en pasos, desde el inversor uno en vacío, hasta la medida de las corrientes alternas en la entrada del rectificador trifásico y la corriente en la carga del lado de CC. Un modelo de esta CNL se muestra en la fig. 2.2.

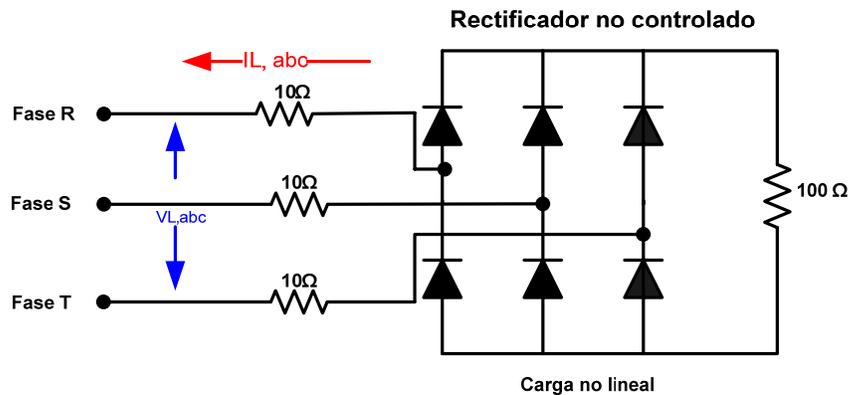


Fig. 2.4 Modelo circuital de la carga no lineal

Las resistencias de medida son de 10Ω por fase, disipan máximo 5 W. Las resistencias empleadas para la impedancia característica de la fuente y para la carga de CC, son reóstatos variables. Las bobinas son todas de núcleo de aire y el valor de la capacitancia en el banco en delta se logra por medio de una conexión en paralelo de varios condensadores de CA.

2.3. Simulación de la fuente de CA y de la CNL

Se realizan varios escenarios de simulación antes de implementar el sistema. Utilizando la librería de sistemas de potencia disponible en *Simulink*, se construye un modelo similar al de la Fig. 2.1 y se procede a configurar cada uno de los bloques de acuerdo a las características de los elementos disponibles realmente.

Estos escenarios de simulación, abarcan desde el modelo del inversor de potencia trifásico en vacío, pasando por la configuración de la carga RLC hasta interconectar finalmente la CNL. Se registra las señales de corriente y tensión y se determina a continuación la distorsión armónica en corriente $THDi$ del modelo simulado.

Inversor trifásico en vacío

Se muestra la señal de tensión de línea del inversor trifásico en vacío, con una frecuencia de conmutación PWM de 1800 Hz y +40 V como nivel de tensión CC.

El resultado es una serie de pulsos positivos y negativos con una frecuencia de 60 Hz en cada una de las líneas. Se muestra en la Fig. 2.5. la tensión V_{AB} , es posible observar en el detalle de la Fig. 2.6 como estos son más amplios hacia la parte central de la señal y más angostos hacia los extremos. Esto es lo que se esperaba para una fuente conmutada de CA constituida por MOSFET.

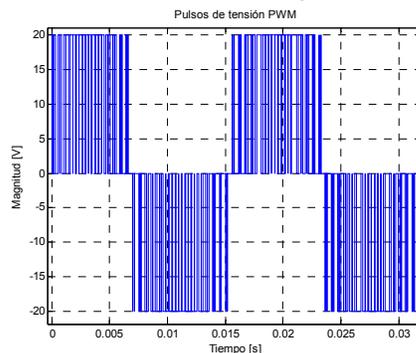


Fig. 2.5 Pulsos de Tensión PWM del inversor trifásico de potencia en vacío.

Puede observarse de la Fig. 2.6 que el periodo de un ciclo completo de este pulso es exactamente 0,016 segundos, tiempo que corresponde a una señal de 60 ciclos.

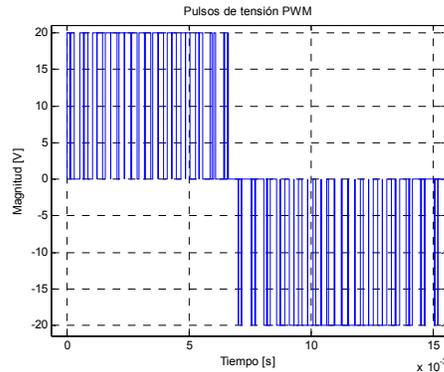


Fig. 2.6 Detalle de los pulsos de Tensión PWM del inversor trifásico de potencia en vacío.

La magnitud de los pulsos también corresponde con el escenario de simulación deseado, esto se logra haciendo que el índice de modulación sea igual a la unidad [2]. La forma de onda se repetirá siempre en la salida de las fases del inversor trifásico, por lo tanto no se muestra esta señal en los experimentos siguientes.

Inversor trifásico, impedancia característica, rectificador de seis pulsos en conmutación natural y carga resistiva

Ahora se cuenta con una impedancia característica para la fuente de $Z_s = 30 + j2.04 \Omega$, antes de continuar con el escenario final en el que se simula el sistema completo que se muestra en la Fig. 2.1, resulta útil calcular las pérdidas en las inductancias, por medio de:

$$p_L = \frac{L}{2} * i^2 \quad (2.6)$$

Se calculan para una corriente de fase de 1 A pico pico, así:

$$p_L = 0.675mW$$

Ahora se agrega en serie el rectificador de seis pulsos y una carga resistiva que no superará los 100 Ω . La simulación arroja la señal mostrada en la Fig. 2.7.

Se puede comprobar que a la entrada del rectificador se tiene una señal distorsionada en corriente con un valor medio de 0,15 A y contaminada con tercero, séptimo y undécimo armónico. La Fig. 2.8 muestra una señal con un valor medio de tensión de 2 Volts pico, de naturaleza sinusoidal, y con una frecuencia de 60 ciclos por segundo. Esta es la tensión presente en el banco capacitivo.

Finalmente la gráfica 2.9, muestra el comportamiento de la corriente del lado de CC del rectificador, presenta un valor medio de 0.18 A, es posible observar las rectificaciones producidas por cada una de las ramas del rectificador de seis pulsos.

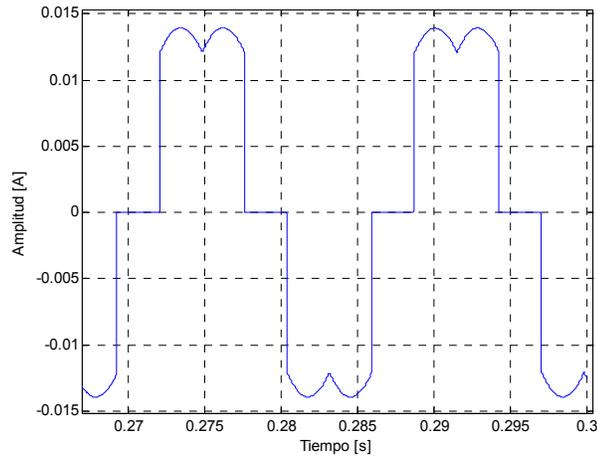


Fig. 2.7 Corriente en la fase A de la CNL.

Como cabe esperar, la señal de corriente se corresponde con la forma de onda típica de un rectificador trifásico en puente completo no controlado, es decir, presenta simetría de media onda y una contaminación armónica impar, con componentes que no son múltiplos del tercer armónico, su espectro en frecuencia se muestra más adelante en este mismo capítulo. La señal de tensión en la entrada de la carga no lineal, es la que se ilustra en la Fig. 2.8.

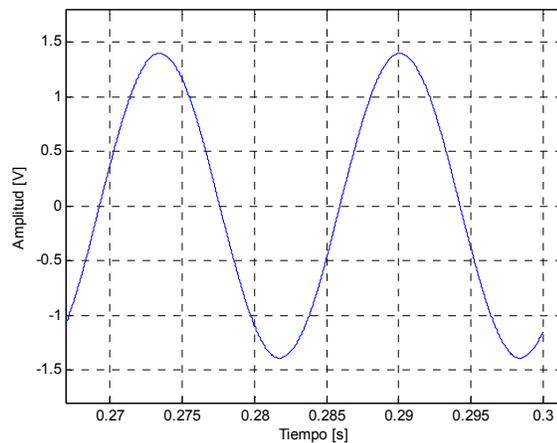


Fig. 2.8 Tensión en la fase A del banco capacitivo.

Las pérdidas por fase en las el banco se pueden calcular por medio de:

$$p_c = \frac{C}{2} * v^2 \quad (2.7)$$

Se calculan para una tensión en el banco de 2 V pico pico, así:

$$p_c = 8.1 * 10^{-5} W$$

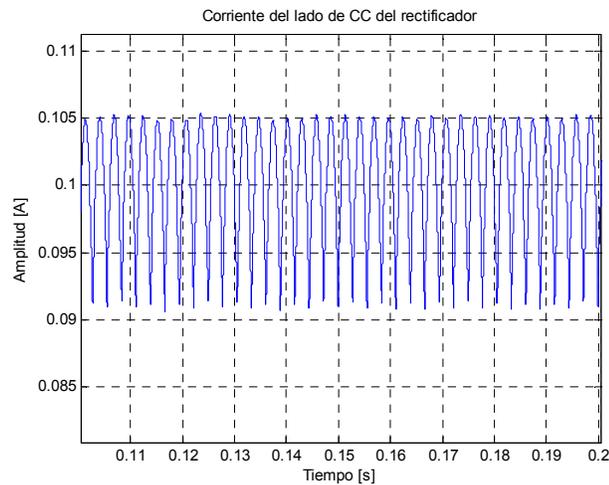


Fig. 2.9 Corriente del lado de CC del rectificador.

El rizado presente en la señal de CC puede disminuirse con un condensador conectado en paralelo con la carga resistiva, pero puesto que en esta tesis resultan de interés las señales de tensión y corriente del lado de CA, el rizado es aceptable.

Evaluación de la distorsión armónica en corriente *THDi*

Al evaluar la señal de corriente de la Fig. 2.7, se encuentra que su distorsión armónica total es del 22.78%. Esto se resume en la tabla 2.2 junto con la distorsión individual.

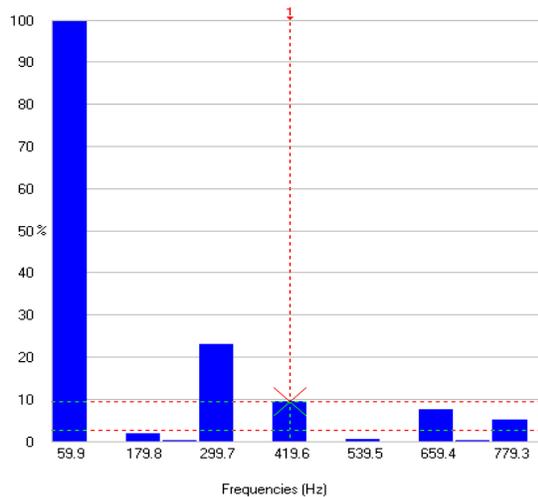


Fig. 2.10 Espectro armónico para la señal de corriente de la Fig. 2.7.

Tabla 2.0-2 Componentes armónicas y tasa de distorsión armónica simuladas.

Componente Armónica	Distorsión armónica individual (% I)	Corriente armónica máxima permitida*
Quinta	23.2	1.14
Séptima	8.4	0.77
Novena	2.7	0.4
Decimoprimer	9.9	0.33
Decimotercera	4.1	0.21
<i>THDi</i>	22.78	

*IEC 61000-3-2

Al compararse los datos de la tabla 2.2 con los valores estipulados por la normativa [9], se encuentra que el porcentaje de distorsión supera los límites establecidos para cada componente armónica, siendo mayor en las componentes quinta y séptima, aún incluso en la décimo primera componente (660Hz).

2.4. Implementación en tiempo real

El conjunto de ecuaciones (2.2) describe cada ciclo de trabajo para las tres fases del convertidor CC/CA, éstas deben modificarse para poder trabajar en tiempo real [5]. El modelo en *Simulink* para la fuente de tensión CA variable, es similar al que se muestra en la Fig. 2.1. Los pasos a seguir en esencia son los mismos que se describen en [6] y que se detallan más ampliamente en el apéndice C.

Como primer paso es necesario incorporar las ecuaciones mediante un bloque de expresión y crear así las tres fuentes de tensiones sinusoidales y balanceadas:

$$\begin{aligned}d_A(t) &= 0.5 + \frac{v_{c,A}(t)}{V_d}; v_{c,A}(t) = \hat{V}_c \text{sen}(u[2]) \\d_B(t) &= 0.5 + \frac{v_{c,B}(t)}{V_d}; v_{c,B}(t) = \hat{V}_c \text{sen}(u[2] - 2\pi/3) \\d_C(t) &= 0.5 + \frac{v_{c,C}(t)}{V_d}; v_{c,C}(t) = \hat{V}_c \text{sen}(u[2] - 4\pi/3)\end{aligned}\quad (2.7)$$

Donde:

$$u[2] = 2\pi ft = \left(\frac{1}{s} f\right) \times 2\pi \quad (2.8)$$

Con s como el operador de Laplace.

$$u[1] = \frac{V_m}{V_d}; \hat{V}_c = V_m \quad (2.9)$$

Al tener en funcionamiento el experimento en tiempo real, es posible comenzar a adquirir las señales de interés, se sigue una metodología similar a la simulación, es decir, se repite la misma secuencia de escenarios con el objetivo de obtener finalmente los índices de calidad de la energía experimentales al sistema **VSI – CNL**.

Inversor trifásico en vacío.

Este experimento debe coincidir con el primer escenario simulado en la sección 2.4.1, el inversor **VSI** en vacío debe mostrar pulsos alternativos tipo PWM con una frecuencia de 60 ciclos por segundo. Esto se comprueba en la Fig. 2. 11.

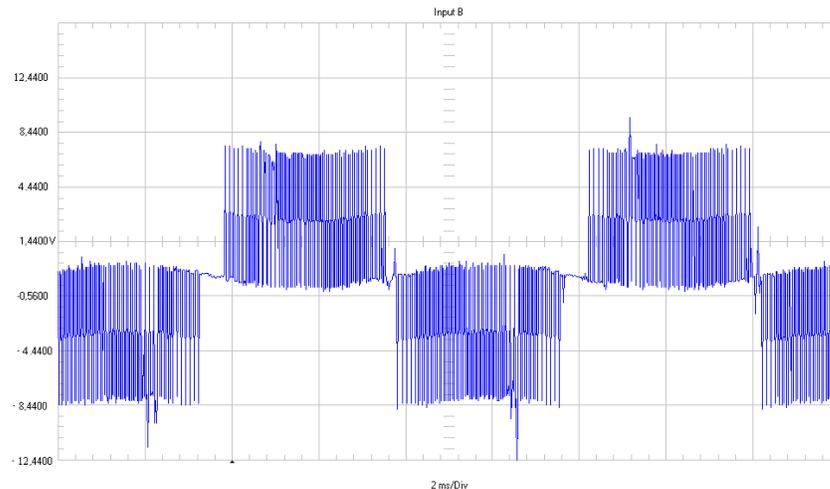


Fig. 2.11 Pulsos PWM de tensión medidos en las fases A y B del Inversor uno en vacío.

Se observa algunos pequeños picos positivos y negativos, estos son debidos a la carga y descarga de los inductores. El inversor puede causar radio interferencia debido a estas interferencias EM de alta frecuencia, el ruido de las conmutaciones es apreciable a simple oído cuando se encuentra en vacío. Se observa además una oscilación de baja frecuencia en los pulsos de tensión, pero la amplitud de los pulsos en su parte central, y su estrechamiento en los extremos corresponde con la señal simulada en la Fig. 2.5.

Inversor trifásico, rectificador en conmutación natural y carga resistiva.

Se agrega a continuación el rectificador de seis pulsos, la tarjeta impresa que aloja el puente de diodos tiene también acceso a la medida de corriente mediante resistencias de 10Ω . La carga para el lado de CC es un reóstato variable de 100Ω .

En la Fig. 2.12, se muestra la señal medida para la corriente en la fase C del rectificador de seis pulsos.

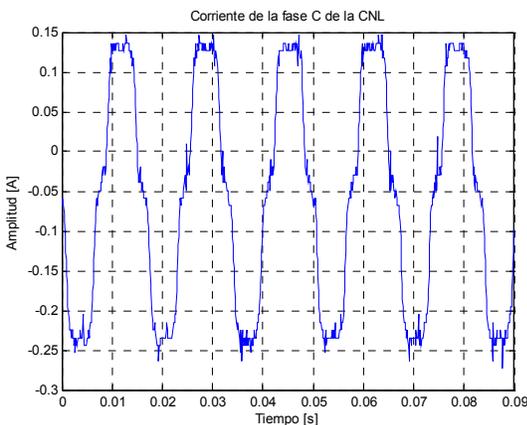


Fig. 2.12. Corriente en la fase C del rectificador de seis pulsos

Es necesario determinar la cantidad de contaminación armónica presente en la señal de corriente de la Fig. 2.12, este se muestra a continuación:

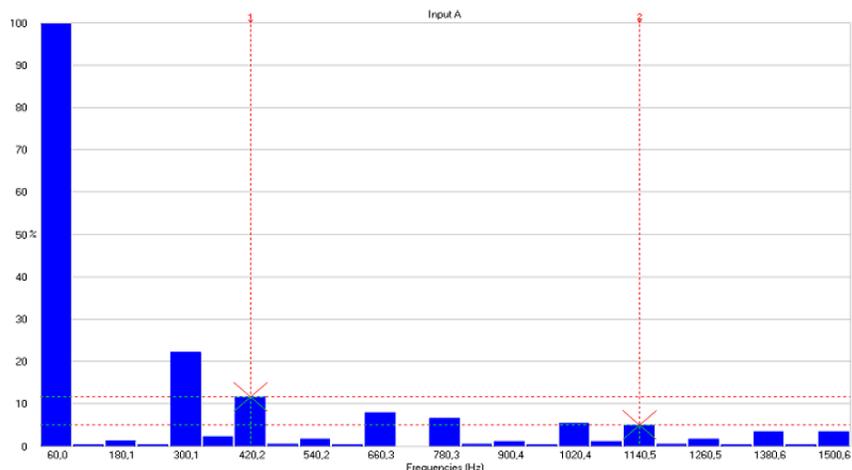


Fig. 2.13. Distorsión armónica individual para la señal de corriente en la fase C de la CNL.

De la figura 2,12 se puede observar que existen componentes impares, siendo el más representativo el armónico de quinto orden (300 Hz) que llega a tener un 23% con respecto a la componente fundamental, el siguiente armónico en magnitud es el de 7° orden, el cual también se halla por fuera de la normativa pues es superior al 10%. Se considera hasta la componente armónica de orden 25, la que está por debajo del 5%, si bien los equipos de medida consideran generalmente hasta la componente de orden 50.

Tabla 2.3. Componentes armónicas y tasa de distorsión armónica experimental.

Componente Armónica	Distorsión armónica individual (% I_1)	Corriente armónica máxima permitida [A]*	Máxima distorsión armónica de corriente en porcentaje de I_L (% I_L)**
Quinta	25.8	1.14	4
Séptima	9.2	0.77	4
Novena	2.7	0.4	4
Decimoprimera	7.9	0.33	2
Decimotercera	4.1	0.21	2
THDi	26.87		5

*IEC 61000-3-2

**IEEE 519 – 1992

La tabla 2.3 se ciñe a la Tabla 1 de [9]. Según [10] la medida de la contaminación se hace con base en el TDD –demanda total de distorsión –, estos límites se establecen con base al tamaño de la carga, respecto del tamaño del sistema de potencia al que se encuentra conectada. La distribución armónica de corriente – TDD– es una relación de porcentaje (%) con respecto a la máxima corriente demanda por la carga. La tabla 10.3 de [10] es aplicable a rectificadores de seis pulsos como el que se usa en esta tesis. Claramente, el sistema se encuentra por encima de lo establecido en ambas normas.

Se puede observar que la corriente de la figura 2.12 resulta similar a la que se obtuvo por medio de *Simulink* (ver Fig. 2.7). La señal obtenida en tiempo real presenta también simetría de media onda. La conmutación de los MOSFET de la fuente de CA y la interacción con la impedancia Z_s , producen los picos sobre las crestas de la señal, que a diferencia de la señal simulada de la Fig. 2.7, lucen perfectamente redondeados.

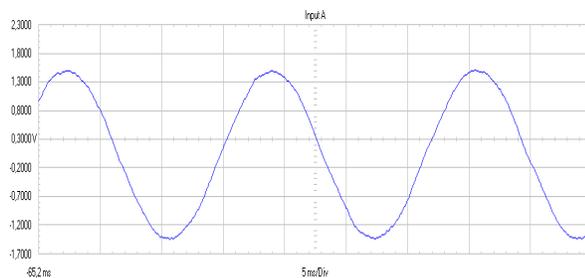


Fig. 2.14. Tensión de entrada V_{an} , del rectificador de seis pulsos

Para comprobar el efecto del banco capacitivo sobre las señales de tensión, y poder así compararlas con las señales simuladas, se presenta a continuación la señal de tensión a la entrada del rectificador, con un valor de capacitancia de 12 μF , esta señal es sinusoidal.

Conclusión del capítulo

La señal de corriente simulada, en la entrada de cada una de las fases del rectificador de seis pulsos, coincide con la señal del prototipo experimental, su forma de onda y sus índices de calidad (distribución armónica individual *TDD* y *THDi*), presentan un porcentaje de error de apenas 0.78 %.

Para este cálculo se toma el porcentaje de error como sigue:

$$\%_{error} = \frac{V_{simulado} - V_{medido}}{V_{simulado}} * 100 \quad (2.10)$$

Se pudo observar de manera más apreciable sobre la corriente, el ruido debido a la conmutación de los MOSFET que conforman el *VSI* usado como fuente.

La señal obtenida por el prototipo de CNL, se encuentra por fuera de lo establecido por la normativa **[9]** **[10]**, existen componentes impares, siendo el más representativo el armónico de quinto orden (300 Hz) que se encuentra en el 22.5 % con respecto a la fundamental. Esto es precisamente lo que se buscaba, pues ahora es posible probar la eficacia del SAF, cuando se inyecten las corrientes de compensación para reducir la tasa de distorsión hasta valores especificados por los estándares, de ser posible.

Se confirmó el uso de *Simulink* como una herramienta de simulación eficaz para el sistema experimental y para la elaboración del RCP que controla la fuente de CA variable. Por ahora se hace uso solamente del *toolbox* de sistemas de potencia, para los valores del prototipo experimental, los resultados simulados son satisfactorios.

Pudo demostrarse el uso de la tarjeta inversora como fuente de tensión variable en frecuencia y tensión de CA, logrando además utilizar por primera vez la metodología de diseño de prototipos rápidos de control, mediante un RCP sencillo.

Se consiguió configurar uno de los *VSI* como fuente y alimentar una carga no lineal básica, como es un rectificador de seis pulsos en conmutación natural. Además fue posible adquirir las señales de corriente por medio del sistema DSP y procesarlas después mediante los equipos del LACEP para obtener su espectro en frecuencia y su THD en corriente y demostrar así que se encontraba por fuera de los estándares, logrando de esta manera un sistema real idóneo para probar la efectividad del filtro activo.

Capítulo 3

El filtro activo en derivación –SAF –

Resumen:

En este capítulo se presenta una breve descripción de la teoría de la potencia instantánea y del filtro activo en derivación (SAF – Shunt Active Filter–). Se simula el algoritmo de control seleccionado y se determina su desempeño en un escenario similar al experimento real a llevarse a cabo posteriormente. Se comprueban también los efectos de la compensación de corriente sobre una carga netamente resistiva y se comparan los modelos de simulación antes y después de la compensación con los valores estipulados en la norma IEC 61000 – 3– 2. Se termina con las conclusiones acerca del modelo simulado.

En general, los filtros activos de potencia son llamados “*Acondicionadores Activos de la Calidad de la Potencia*”, “*Acondicionadores Activos de la Potencia de Línea*”, “*Compensadores Estáticos Autoconmutados (SVC’s)*”, o simplemente “*Filtros Activos de Potencia*”. [39] Los *Active Power Filters –APF–* presentan una característica esencial y es que en principio, no necesitan elementos almacenadores externos de energía (baterías, fuentes conmutadas) para cumplir con la tarea específica para la que fueron diseñados.

Los APF en un principio se concibieron para eliminar la contaminación armónica pero, con la aparición de los IGBT y los MOSFET, su aplicación se hizo más flexible, extendiéndose a otros problemas de la calidad de la energía como la corrección del factor de potencia, la reducción de la tensión de Flicker (parpadeo de la tensión), el aislamiento de armónicos, el balance de fases y aún sus posibles combinaciones. Al interactuar diferentes topologías de APF y al diseñar adecuadamente sus algoritmos de control, es posible usarlos como dispositivos que controlen el flujo de potencia de manera óptima en un sistema eléctrico. En este caso, se está hablando de los dispositivos FACTS (Flexible AC Transmission Systems).

El modelo circuital del prototipo del sistema de potencia y el filtro activo en derivación es el que se muestra en la fig. 3.1. En el se distinguen la fuente de potencia, la carga no lineal (compuesta por un rectificador trifásico no controlado) y el filtro activo en derivación como tal (compuesto por uno de los inversores de tensión, su controlador y las inductancias de inyección), el controlador necesita sensar corrientes de la carga ($i_{L, abc}$) y tensiones en la fuente ($v_{S, abc}$). Los dispositivos de medida no se indican en la figura.

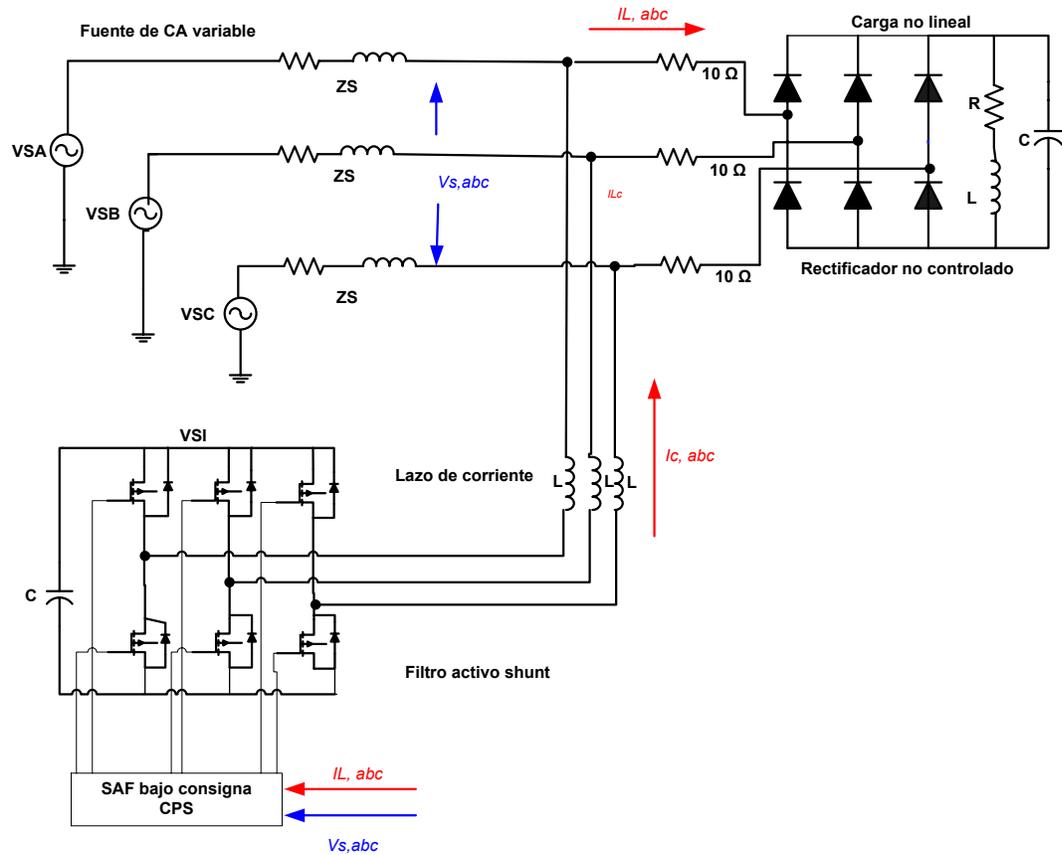


Fig. 3.1 Modelo circuital del filtro activo en derivación y la carga no lineal.

3.1. El principio de compensación de corriente y el filtro activo Shunt

El principio del *filtro activo en paralelo*, fue introducido por Gyugyi et al. en 1976 [11]. En la década de los ochentas se introdujo el primer prototipo experimental de un filtro Shunt que utilizaba una nueva definición de la potencia eléctrica, llamada *teoría p-q*, aplicado a un sistema trifásico trifilar. Este primer prototipo fue implementado por Akagi y su grupo de ingenieros japoneses y se encumbra como la piedra angular [14] en el tema del filtrado activo. Ya en los noventas, Aredes, extiende la teoría de la potencia instantánea a un sistema de 4 hilos y el concepto de filtros activos al control del flujo de potencia en un sistema eléctrico de potencia (dispositivos FACTS) [15]. En la fig. 3.2 se resumen los conceptos básicos del filtrado activo en derivación.

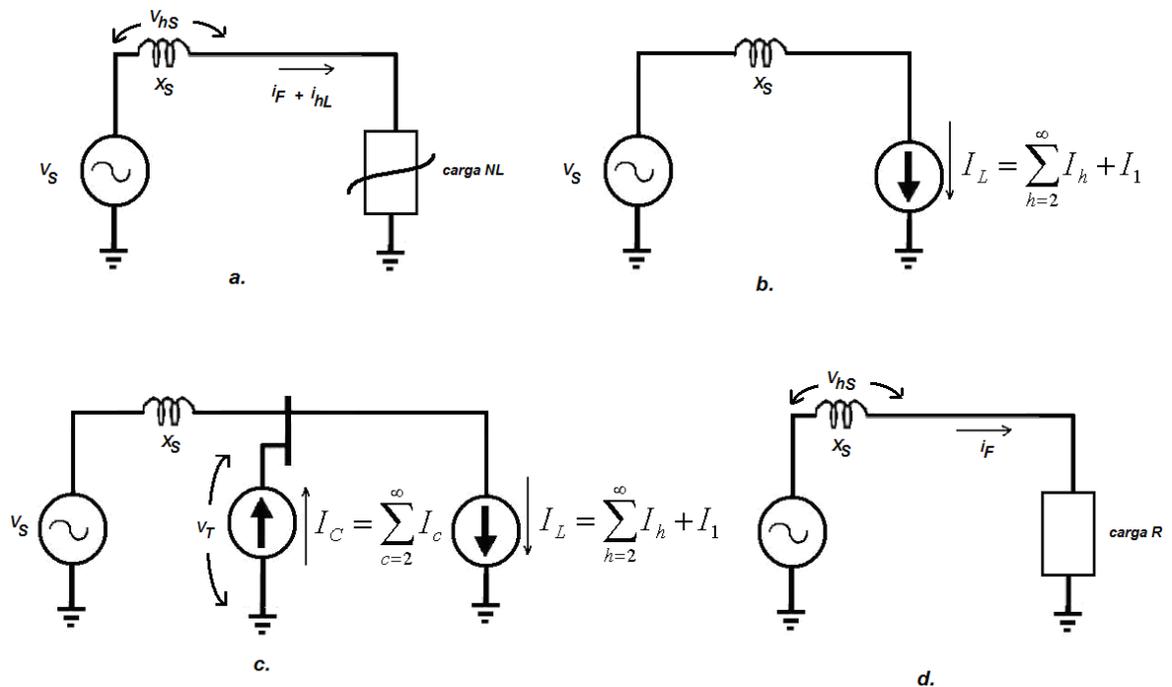


Fig. 3.2 Principio de compensación de corriente en derivación.

La fig. 3.2 a. muestra el circuito monofásico equivalente de una carga no lineal con una fuente de suministro distorsionada en tensión (V_{hs}) y una carga no lineal – CNL– productora de armónicos de corriente (I_{hL}). En la Fig. 3.2 b. se muestra la fuente de corriente equivalente a la CNL, esta incluye la componente fundamental I_F y todas las componentes armónicas. En la fig. 3.2. c. puede observarse el principio de compensación de corriente, este está representado por la fuente de

corriente con tensión V_T , la cual inyecta en el punto de conexión común, las corrientes de compensación i_C^* de tal forma que ahora la fuente vea al conjunto CNL y SAF como una carga lineal de naturaleza resistiva, lo que equivale a tener señales de tensión y corriente perfectamente sinusoidales, esto se muestra en el circuito de la fig. 3.2 d.

Se puede considerar que las corrientes armónicas se producen principalmente por dos factores:

a). *Cargas no lineales.*

b). *Tensiones armónicas en el sistema de generación.*

El primer factor es representado en la fig. 3.2b. por I_{hL} , que es la corriente armónica de la carga no lineal. El segundo factor se representa por I_{hS} , que es la corriente armónica producida por el sistema de potencia de suministro.

El SAF puede compensar ambas perturbaciones armónicas, tanto las que produce la carga no lineal, como las que produce la fuente, pero si el sistema presenta una alta capacidad de cortocircuito (o una baja impedancia equivalente de red), o si se tiene una tensión de fuente altamente distorsionada, la corriente I_{hS} será consecuentemente también elevada, lo que hace que el SAF resulte inoficioso para tal propósito. Normalmente se utiliza el APF en serie para compensar las distorsiones producidas por la fuente de potencia. El uso más extendido ha sido utilizar el SAF para compensar la corriente de la carga no lineal [16].

3.2. La teoría de la potencia instantánea

También llamada *teoría pq*, fue propuesta por Akagi y otros en la década de los ochentas [14]. Esta teoría acerca de la potencia eléctrica, presenta una nueva definición válida para condiciones de distorsión y desbalance, pues hace uso de valores instantáneos de corriente y tensión. Fue diseñada originalmente para filtros activos *Shunt* y extendida después a sistemas trifásicos de cuatro hilos, [15].

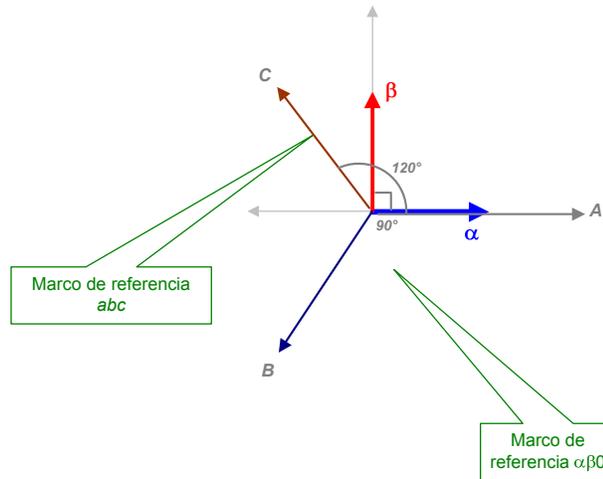


Fig. 3.3 Transformación de coordenadas al marco de referencia estático.

La redefinición de la potencia utiliza la transformación $\alpha\beta 0$ (o de Clarke [19]). Es una transformación algebraica de tensiones y corrientes trifásicas dadas en el marco abc (que presenta un desfase de 120°), a un nuevo marco de referencia estacionario. El desfase luego de aplicar la transformación es de 90° , entre las componentes α , β y 0 (si el sistema presenta hilo de neutro). A continuación se presenta la transformación directa e inversa para las tensiones:

$$\begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (3.1)$$

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1 & 0 \\ 1/\sqrt{2} & -1/2 & \sqrt{3}/2 \\ 1/\sqrt{2} & -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} v_0 \\ v_\alpha \\ v_\beta \end{bmatrix} \quad (3.2)$$

Ecuaciones similares pueden ser escritas para la corriente.

Una de las ventajas de la transformación al marco de referencia estacionario se puede observar al definir las potencias real, imaginaria y de secuencia cero definidas en (3.3.) y que se denomina matriz de potencias. Vectorialmente la potencia real (*activa*) es el producto punto de la corriente con la tensión en el eje alfa más el producto punto de corriente y tensión en el eje beta, la potencia

imaginaria (*reactiva*) es el producto cruz de la tensión en el eje beta con la corriente en el eje alfa más el producto cruz de la tensión del eje beta con la corriente en alfa. La potencia de secuencia cero queda definida en el eje de la componente cero y es independiente de las otras dos componentes, esto se ilustra en la fig. 3.4.

$$\begin{bmatrix} p_0 \\ p \\ q \end{bmatrix} = \begin{bmatrix} v_0 & 0 & 0 \\ 0 & v_\alpha & v_\beta \\ 0 & -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} \quad (3.3)$$

La potencia activa instantánea trifásica puede entonces escribirse usando las nuevas coordenadas $\alpha\beta 0$:

$$p_{3\phi} = v_a i_a + v_b i_b + v_c i_c = v_\alpha i_\alpha + v_\beta i_\beta + v_0 i_0 = p + p_0 \quad (3.4)$$

Esta ecuación muestra claramente que la potencia activa instantánea trifásica es siempre igual a la suma de la potencia real p y la potencia de secuencia cero p_0 .

A partir de la ecuación 3.2 es posible escribir la potencia imaginaria q , reemplazándose por sus términos equivalentes en el marco de referencia abc :

$$q = v_\alpha i_\beta - v_\beta i_\alpha = \frac{-1}{\sqrt{3}} [(v_a - v_b) i_c + (v_b - v_c) i_a + (v_c - v_a) i_b] \quad (3.5)$$

Esta expresión es muy similar a la expresión conocida para la potencia reactiva en circuitos eléctricos ($Q_{3\phi} = 3VI \cos \varphi$). Se sugiere el nombre “Imaginary Volt Ampere (IVA)” como unidad para la potencia q , y usar como símbolo el “vai” [14].

La potencia en el marco de coordenadas de *Clarke*, o definida por medio de la *teoría p–q* es independiente de las definiciones basadas en valores RMS para tensión y corriente, pues la definición de potencia en sistemas equilibrados y sinusoidales es sólo un caso particular [15].

Existen relaciones entre las potencias definidas usando el marco instantáneo y la teoría de las componentes simétricas (componentes de *Fortescue*) que serán útiles en el entendimiento del algoritmo de control del SAF, pues las componentes simétricas consideran al sistema eléctrico desbalanceado, en estado estacionario y con componentes de tensión y corrientes genéricas (es decir expresadas en términos de una serie de Fourier con infinitas componentes armónicas) y como la suma de tres sistemas monofásicos balanceados (secuencias +, – y 0).

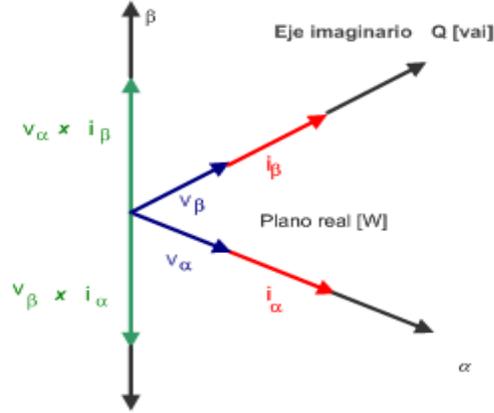


Fig. 3.4 Plano de la potencia real y eje de la potencia imaginaria [14]

Las potencias instantáneas p, q, p_0 se pueden escribir usando componentes simétricas en términos de potencias medias y oscilantes como:

$$\bar{p} = \sum_{n=1}^{\infty} 3V_{+n}I_{+n} \cos(\phi_{+n} - \delta_{+n}) + \sum_{n=1}^{\infty} 3V_{-n}I_{-n} \cos(\phi_{-n} - \delta_{-n}) \quad (3.6)$$

$$\bar{q} = \sum_{n=1}^{\infty} -3V_{+n}I_{+n} \cos(\phi_{+n} - \delta_{+n}) + \sum_{n=1}^{\infty} 3V_{-n}I_{-n} \cos(\phi_{-n} - \delta_{-n}) \quad (3.7)$$

$$\tilde{p} = \left\{ \begin{aligned} & \sum_{\substack{m=1 \\ m \neq n}}^{\infty} \left[\sum_{n=1}^{\infty} 3V_{+m}I_{+n} \cos((\omega_m - \omega_n)t + \phi_{+m} - \delta_{+n}) \right] + \sum_{\substack{m=1 \\ m \neq n}}^{\infty} \left[\sum_{n=1}^{\infty} 3V_{-m}I_{-n} \cos((\omega_m - \omega_n)t + \phi_{-m} - \delta_{-n}) \right] + \\ & + \sum_{m=1}^{\infty} \left[\sum_{n=1}^{\infty} -3V_{+m}I_{-n} \cos((\omega_m + \omega_n)t + \phi_{+m} + \delta_{-n}) \right] + \sum_{n=1}^{\infty} \left[\sum_{m=1}^{\infty} -3V_{-m}I_{+n} \cos((\omega_m - \omega_n)t + \phi_{-m} + \delta_{+n}) \right] \end{aligned} \right\} \quad (3.8)$$

$$\tilde{q} = \left\{ \begin{aligned} & \sum_{\substack{m=1 \\ m \neq n}}^{\infty} \left[\sum_{n=1}^{\infty} -3V_{+m}I_{+n} \sin((\omega_m - \omega_n)t + \phi_{+m} - \delta_{+n}) \right] + \sum_{\substack{m=1 \\ m \neq n}}^{\infty} \left[\sum_{n=1}^{\infty} 3V_{-m}I_{-n} \sin((\omega_m - \omega_n)t + \phi_{-m} - \delta_{-n}) \right] + \\ & + \sum_{m=1}^{\infty} \left[\sum_{n=1}^{\infty} 3V_{+m}I_{-n} \sin((\omega_m + \omega_n)t + \phi_{+m} + \delta_{-n}) \right] + \sum_{n=1}^{\infty} \left[\sum_{m=1}^{\infty} -3V_{-m}I_{+n} \sin((\omega_m - \omega_n)t + \phi_{-m} + \delta_{+n}) \right] \end{aligned} \right\} \quad (3.9)$$

Una explicación más detallada de esta relación entre transformadas se puede encontrar en el capítulo 3 de [15].

3.3. Descripción general del filtro activo en paralelo.

Los filtros activos generalmente se componen de cinco elementos distintivos [15]:

- a). El convertidor PWM (convertidor de potencia).
- b). El enlace de corriente entre el convertidor y el punto de conexión a la red.
- c). El elemento almacenador de energía del APF.
- d). Los elementos de acondicionamiento de señal.
- e). El controlador del filtro activo (algoritmo de control).

Los cuatro primeros elementos son *hardware*, mientras el controlador del filtro es *software* que se puede ejecutar desde un computador personal. Para el circuito de potencia, se utilizan normalmente inversores PWM del tipo fuente de tensión (**VSI**), o del tipo fuente de corriente (**CSI**), que son similares a los usados en el control de máquinas de CA. El inversor PWM para un SAF debe comportarse como una fuente de corriente no sinusoidal. En la actualidad, la mayoría de los SAF en operación utilizan inversores PWM tipo fuente de tensión [16].

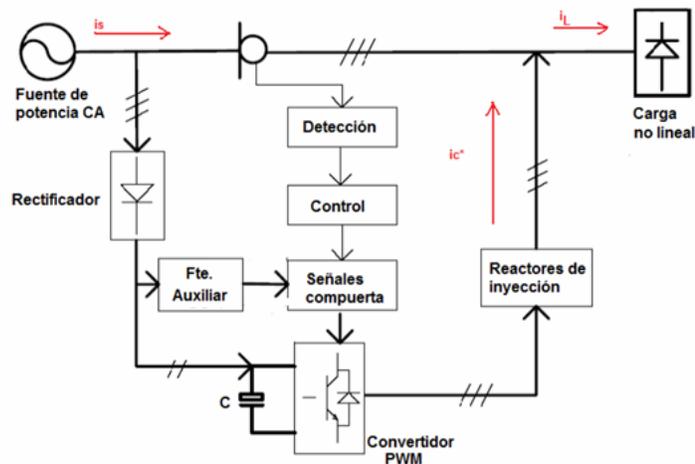


Fig. 3.5 Diagrama de bloques de un SAF.

En la fig. 3.5 se puede apreciar un modelo de un filtro en derivación y sus elementos distintivos. Este contiene un inversor PWM con control de corriente (por banda de histéresis, por ejemplo) y el circuito de control del SAF. Es importante notar que el filtro opera en lazo cerrado, sensando constantemente la corriente de la carga y calculando los valores instantáneos de las corrientes de referencia de compensación i_c^* , para el convertidor PWM. Este convertidor debe tener una alta capacidad de conmutación, con el fin de reproducir adecuadamente las corrientes de compensación. Normalmente, $f_{PWM} > 10f_{hmax}$. Donde f_{hmax} representa la frecuencia de la más alta corriente armónica de la carga a ser compensada [15].

Si la frecuencia de conmutación es lo suficientemente alta, la corriente i_c , contendrá armónicos de alta frecuencia, estos se pueden filtrar fácilmente usando pequeños filtros pasa alta. En un caso ideal, el convertidor PWM puede ser considerado como un amplificador de potencia lineal, donde la corriente de compensación i_c sigue estrictamente a su referencia i_c^* [16].

En cuanto al circuito de control del SAF, se puede decir que es el encargado de alojar el algoritmo de control y determinar las características de compensación. Existen diferentes métodos o estrategias que se pueden aplicar: la teoría de la potencia instantánea (*Teoría p-q*), la transformación a un marco de referencia sincrónico (SRF, o método i_d-i_q), la cancelación perfecta de armónicos (PHC), el método de factor de potencia unitario (UPF), la transformada discreta de Fourier, las redes neuronales, los filtros de *Kalman*, entre otros [18]. El controlador del filtro en tiempo real se tratará más ampliamente en el capítulo siguiente.

3.3.1. Estrategias de control para el filtro activo Shunt

De todas las estrategias de control existentes en la actualidad, se describen aquí solamente las que se encuentran basadas en la *Teoría pq* [14] [15]. Para desarrollar el algoritmo se hace uso de las corrientes activas instantáneas. A partir de la ecuación (3.3) o (3.5) se calcula la potencia imaginaria q . Entonces, las corrientes reactivas, que se ubican en el plano α - β , son funciones que dependen de q , v_α y v_β (, con $p = 0$, $v_0 = 0$, $p_0 = 0$) como lo indica (3.10):

$$\begin{bmatrix} i_{q\alpha} \\ i_{q\beta} \end{bmatrix} = \frac{1}{v_\alpha^2 + v_\beta^2} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} 0 \\ q \end{bmatrix} \quad (3.10)$$

Al aplicar la transformación inversa de *Clarke* (2.2), sobre $i_{q\alpha}$ e $i_{q\beta}$ resulta:

$$\begin{bmatrix} i_{qa} \\ i_{qb} \\ i_{qc} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} i_{q\alpha} \\ i_{q\beta} \end{bmatrix} \quad (3.11)$$

Las corrientes reactivas instantáneas obtenidas a partir de (3.11), no están influenciadas por las componentes de secuencia cero. Si éstas no se presentan en el sistema, las tensiones y las corrientes son idénticas. En consecuencia, las corrientes activas $i_{wk} = i_k - i_{qk}$; $k = (a, b, c)$ son iguales. En caso contrario (sistema trifásico de 4 hilos), los algoritmos de compensación que se derivan, tienen dos diferentes soluciones, es decir, ninguna i_{qk} produce potencia activa:

$$P_{3\phi} = v_a i_{qa} + v_b i_{qb} + v_c i_{qc} = 0 \quad (3.12)$$

Una de las ventajas en la usanza de las definiciones en el marco de referencia $\alpha\beta 0$, es la posibilidad de compensar separadamente las potencias p , q y p_0 . Es además la razón por la cual el algoritmo de la figura 3.6, puede compensar las corrientes de la carga para suministrar potencia instantánea constante a la fuente.

Si se tiene un sistema desbalanceado y distorsionado en tensión y corriente, es posible compensar la potencia imaginaria q junto con la parte oscilante de la potencia real p . En este caso, basta con reemplazar (3.10) por:

$$\begin{bmatrix} i_{q\alpha} \\ i_{q\beta} \end{bmatrix} = \frac{1}{v_{\alpha}^2 + v_{\beta}^2} \begin{bmatrix} v_{\alpha} & -v_{\beta} \\ v_{\beta} & v_{\alpha} \end{bmatrix} \begin{bmatrix} \tilde{p} \\ q \end{bmatrix} \quad (3.13)$$

Se calcula entonces las corrientes $i_{wk} = i_k - i_{qk}$; $k = (a, b, c)$, usando (3.11).

El algoritmo de control que se implementa en el controlador del filtro activo en paralelo, determina su característica de compensación. Si las corrientes de referencia i_{CA}^* , i_{CB}^* , i_{CC}^* se calculan de acuerdo a la compensación definida por (3.9), el SAF compensará la potencia imaginaria de la carga. Será como un SVC (compensador estático de reactivos). Teóricamente, esta compensación puede hacerse sin necesidad de elementos almacenadores de energía.

Normalmente, el SAF se diseña para que compense la potencia oscilatoria real de la carga \tilde{p} . Para este propósito son necesarios los capacitores o los inductores. Un diagrama de bloques del algoritmo del SAF se presenta en la fig. 3.6.

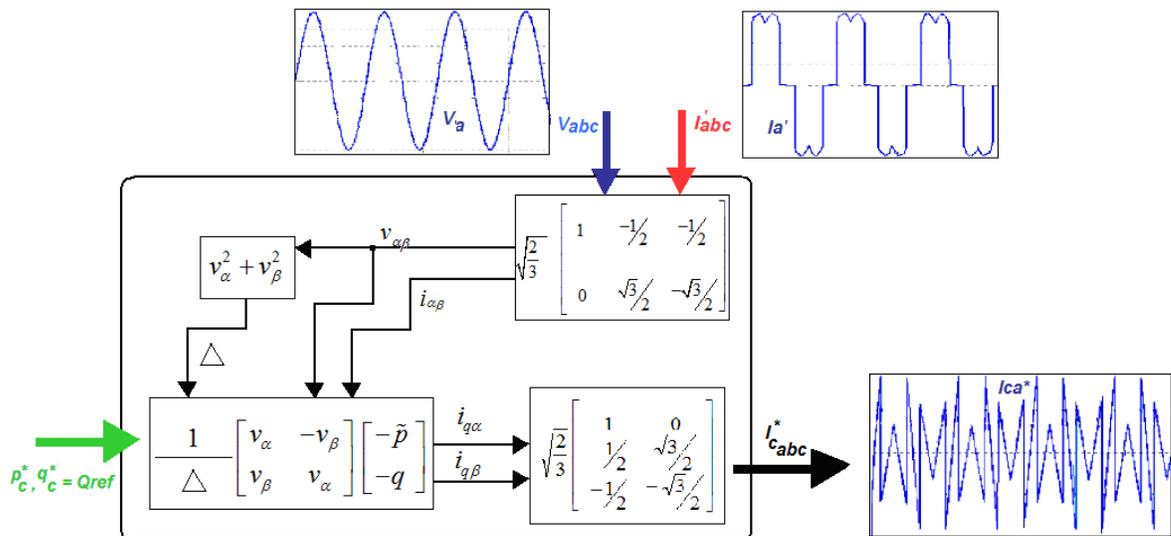


Fig. 3.6 Algoritmo de control del SAF.

El control del filtro activo se fundamenta en la teoría de potencia instantánea, y se define en el plano $\alpha\beta$. Ambas estrategias consideran armónicos y desbalance, estas son:

- a). *Estrategia de control a potencia constante –CPS– y,*
- b). *Estrategia de control con fuente de corriente sinusoidal –SCS–.*

En las dos estrategias se compensan las componentes de secuencia cero (si el sistema tiene hilo de neutro), pero no resulta posible satisfacer las dos condiciones al mismo tiempo (potencia constante, corriente sinusoidal) [15]. De todas formas la topología de SAF a implementarse hace uso de un sistema trifásico trifilar, por lo que la componente de secuencia cero no existe. Además las señales de tensión son balanceadas y sinusoidales, por lo que se determina usar la primera estrategia, pues su algoritmo de control hace uso de este tipo de tensiones.

Estrategia de control a potencia constante

El diagrama funcional de un controlador para el filtro activo, que realiza la estrategia de control a potencia constante, se ilustra en la fig.3.7.

Las entradas del sistema de control son las tensiones de fase y las corrientes de la carga no lineal. No es conveniente usar las tensiones de fase directamente en el controlador debido a problemas de estabilidad pues, puede presentarse resonancia a altas frecuencias entre la impedancia de la fuente y el filtro pasa bajos del SAF. Por esto, el filtro tiene una frecuencia de corte relativamente alta (800Hz), con el propósito de atenuar los armónicos de tensión de fase que contribuirían con el efecto de resonancia. Este filtro pasa bajos se puede eliminar si se tiene claridad en los parámetros del sistema.

La transformación a la que se refiere el diagrama de bloques de la fig. 3.7 se basa en (3.1), (3.2) y (3.3).

Un filtro pasa altos con frecuencia de corte en 60Hz separa la potencia \tilde{p} de p y un pasa bajos separa \bar{p}_0 de p_0 . Estas potencias \tilde{p} y p_0 de la carga, junto con q , se pueden compensar de acuerdo al algoritmo de compensación mostrado en (3.13), así:

$$\begin{bmatrix} i_{c\alpha}^* \\ i_{c\beta}^* \end{bmatrix} = \frac{1}{v_\alpha^2 + v_\beta^2} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} -\tilde{p} \\ -q \end{bmatrix} \quad (3.14)$$

Finalmente, la transformación inversa del diagrama de bloques, que calcula las corrientes de referencia para el controlador dinámico de corriente por banda de histéresis, como en [13], es:

$$\begin{bmatrix} i_{ca}^* \\ i_{cb}^* \\ i_{cc}^* \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1/\sqrt{2} & 1 & 0 \\ 1/\sqrt{2} & -1/2 & \sqrt{3}/2 \\ 1/\sqrt{2} & -1/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} -i_0 \\ i_{ca}^* \\ i_{cb}^* \end{bmatrix} \quad (3.15)$$

De esta forma el SAF suministra una corriente i_0 a la carga. Si las tensiones de secuencia cero no existen, la potencia de secuencia cero es igual a cero. Si es este el caso, la corriente de secuencia cero i_0 de la carga se compensa sin la necesidad del balance de energía del filtro al lado de continua ($\bar{p}_0 = 0$).

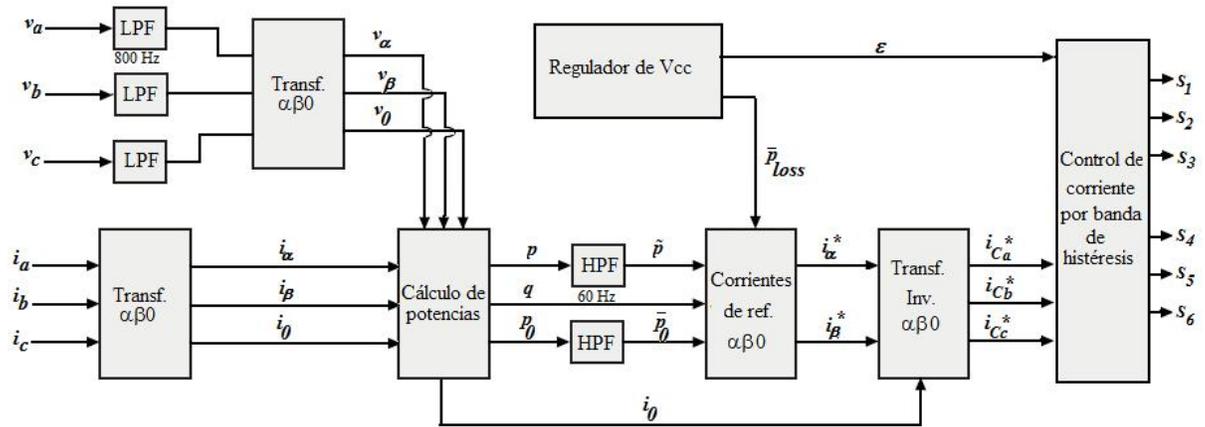


Fig. 3.7. Diagrama de bloques del SAF con estrategia de control a potencia constante [13].

3.4. Simulación del SAF usando MATLAB /Simulink

Antes que nada, debe haber claridad en el número de bloques que componen el controlador del SAF. Este trabajo se basa en los algoritmos propuestos en [13], y se ha implementado el algoritmo de control de la estrategia de potencia constante, por lo tanto los bloques que se implementan son los que se muestran en la fig. 3.7. Los filtros pasivos se utilizan para eliminar los armónicos de alta frecuencia, pero, al contar con un prototipo experimental de baja potencia, pueden descartarse.

Luego de presentar la estrategia de control del filtro *Shunt*, basada en la teoría $p-q$, es tiempo de comprobar esta en *Simulink*, antes de proceder a implementarla en tiempo real, esto se presenta en el capítulo siguiente.

Los resultados obtenidos para esta estrategia se realizan considerando el modelo de la CNL descrito en el capítulo dos, el orden de las señales es el que se

presenta en el diagrama de bloques de la fig. 3.7. Las entradas para el controlador son las corrientes de fase de la carga no lineal y las tensiones de fase de la fuente de CA, estas señales se muestran en la fig. 3.8 y la fig.3.9 para la fase A.

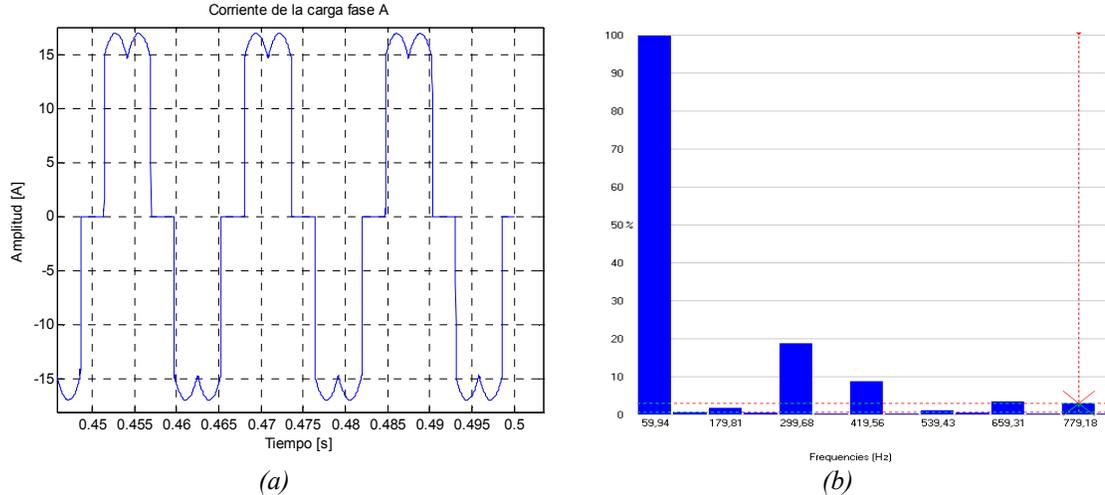


Fig. 3.8. a. Corriente de la carga no lineal, fase A, b. Espectro en frecuencia.

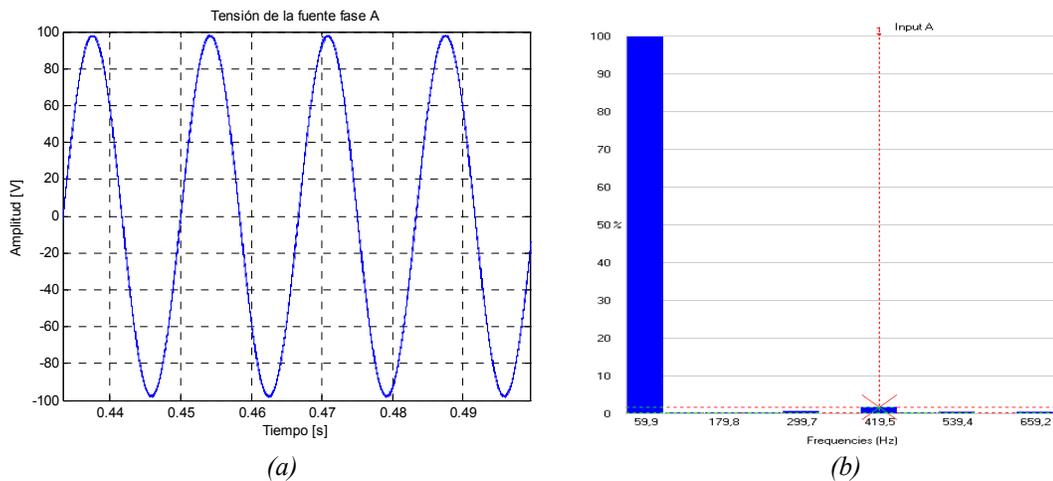


Fig. 3.9. a. Tensión de la fuente de CA variable, fase A, b. Espectro en frecuencia

Como se puede apreciar en las dos gráficas anteriores, las señal de tensión es sinusoidal y para la señal de corriente se observa la presencia de armónicos impares que no son múltiplos de tres, puesto que esta señal de corriente tiene simetría de media onda.

El primer bloque del controlador hace uso de la transformación de *Clarke* y convierte las corrientes al marco de referencia estacionario, esto se puede ver en las figuras 3.10 y 3.11. El ángulo de desfase presente entre la corriente de la componente alfa i_α y la componente beta i_β es ahora de 90° .

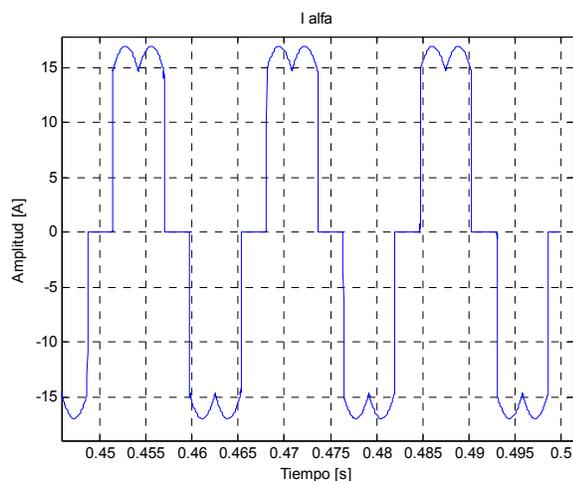


Fig. 3.10. Corriente de la CNL, componente en el eje alfa.

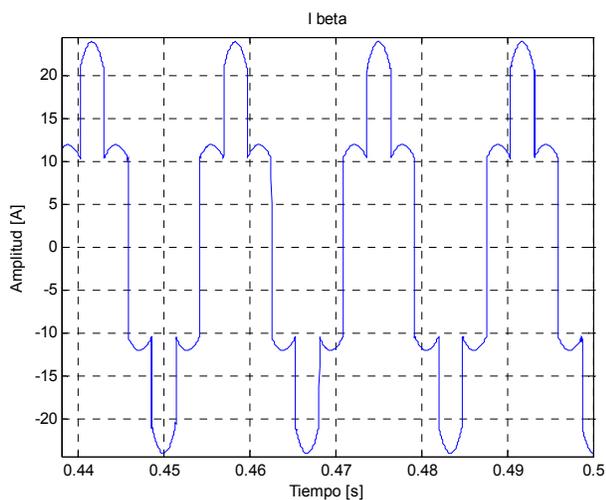


Fig. 3.11. Corriente de la CNL, componente en el eje beta.

El segundo bloque del controlador de la estrategia de fuente de potencia constante, realiza la misma transformación de *Clarke* [17], pero esta vez aplicada a las tensiones de la fuente de CA variable. Al ser las tres señales balanceadas y sinusoidales, lo único que se observa es el desfase ortogonal entre las dos componentes en el marco estacionario, esta es una ventaja dado que la estrategia de control escogida es la adecuada para trabajar con tensiones balanceadas y no distorsionadas, las componentes de las tensiones transformadas representan en la fig. 3.12 y la fig.3.13.

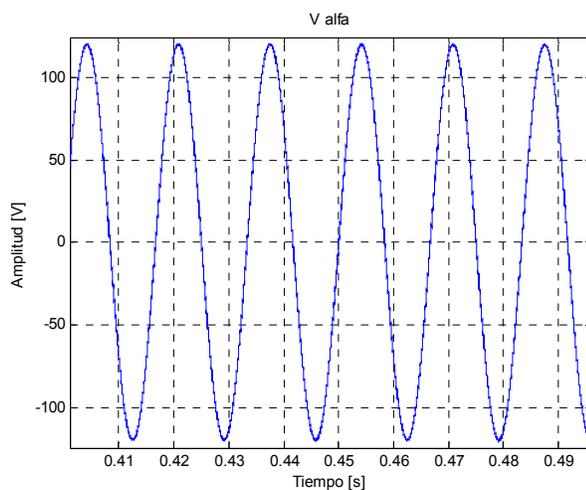


Fig. 3.12. Tensión de la fuente de CA variable, componente en el eje alfa.

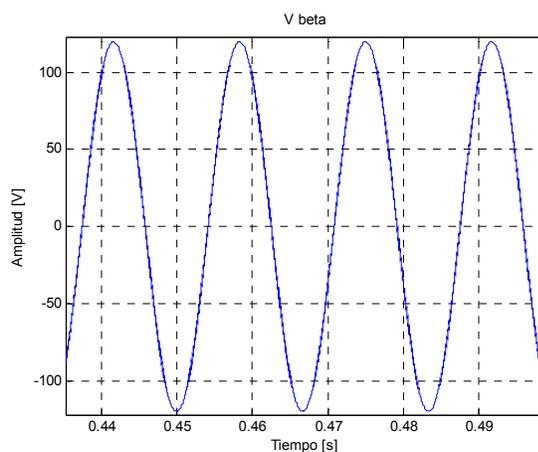


Fig. 3.13. Tensión de la fuente de CA variable, componente en el eje beta.

Cuando se han transformado al marco estacionario las corrientes de la CNL y las tensiones de la fuente CA, se hace uso de la teoría de la potencia instantánea, mas exactamente de la matriz de potencia (3.3) para calcular las potencias real (\mathbf{p}), imaginaria (\mathbf{q}) y de ser necesario la potencia de secuencia cero (p_0), si el sistema de potencia presenta hilo de neutro. Las potencias real e imaginaria se muestran en la fig. 3.14. y la fig. 3.15.

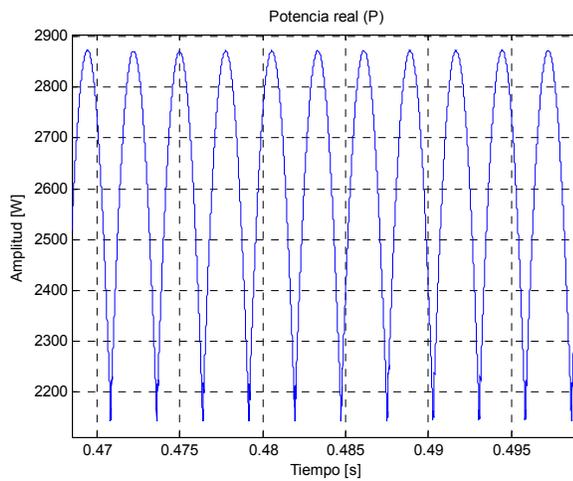


Fig. 3.14. Potencia real (activa) obtenida a partir de la matriz de potencias (3.3).

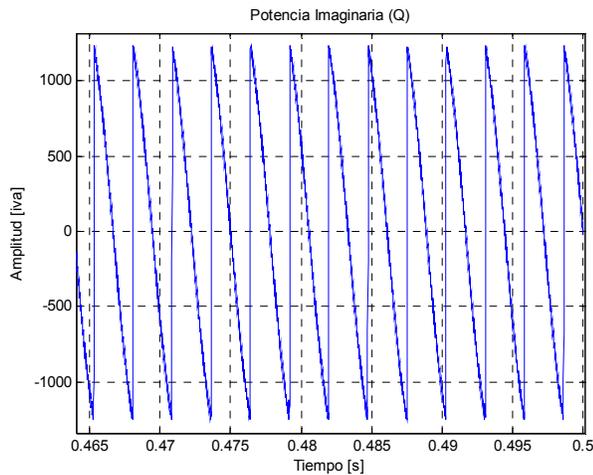


Fig. 3.15. Potencia imaginaria (reactiva) obtenida a partir de la matriz de potencias (3.3)

Una vez que se ha calculado la potencia real e imaginaria, se puede obtener las corrientes reactivas $i_{q\alpha}$ e $i_{q\beta}$ usando las tensiones transformadas al marco estacionario v_α y v_β , de acuerdo a (3.9), como lo ilustra la fig. 3.6.

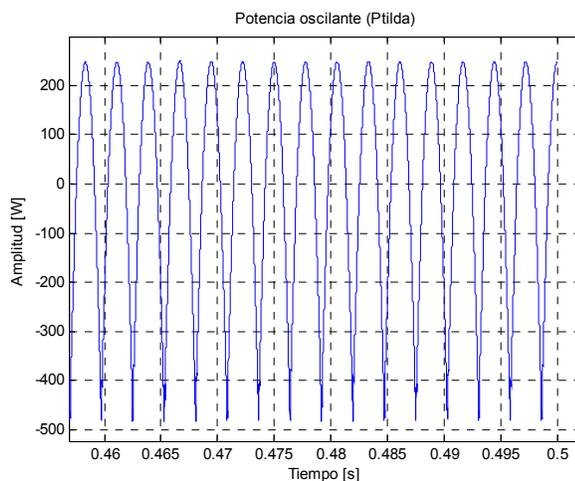


Fig. 3.16. Potencia oscilante \tilde{p} .

Para esto hay que filtrar la potencia real instantánea de la potencia oscilante (\tilde{p}), en aplicaciones prácticas se utiliza un filtro pasa altas (Butterworth de 5° orden), pero una ventaja para no implementar este filtro, es hacer uso del hecho que $p = \bar{p} + \tilde{p}$. Se debe además calcular el determinante de las tensiones (Δ). La potencia oscilante \tilde{p} , es la potencia que contiene todas las componentes armónicas producidas por la carga no lineal, al calcularse las corrientes reactivas, llamadas también corrientes de compensación, se obtiene las señales adecuadas para filtrar todos los armónicos de la carga. Las corrientes reactivas se ilustran en la fig. 3.16. y la fig. 3.17.

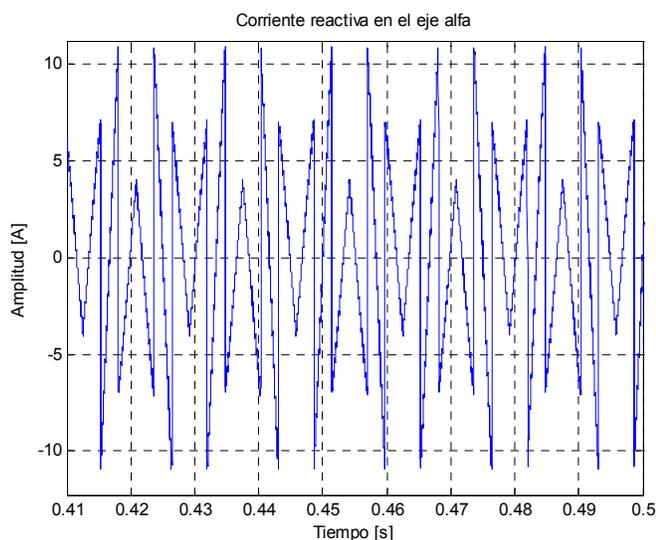


Fig. 3.17. Corriente reactiva en el eje alfa.

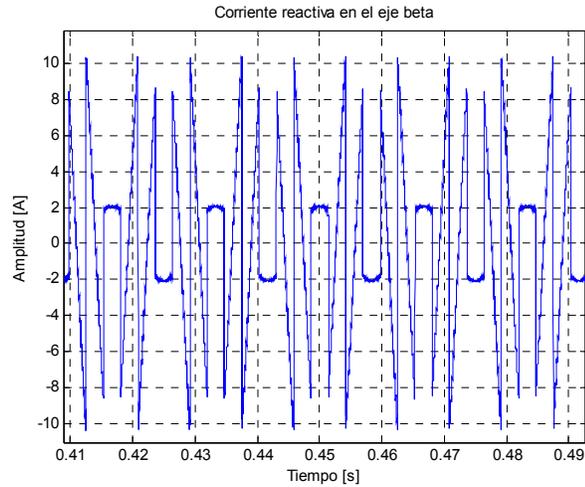


Fig. 3.18. Corriente reactiva en el eje beta.

Como paso final del algoritmo de control, resta transformar las corrientes reactivas calculadas anteriormente al marco de referencia abc , por medio de (3.9), usando la matriz de transformación inversa de Clarke (3.2). Estas corrientes ($i_{c,abc}^*$) son las salidas del controlador del SAF y a su vez son la entrada del controlador que se encarga de producir los pulsos de control de compuerta para disparar los *MOSFET* del *VSI*, reproduciendo así fielmente las señales de compensación que serán inyectadas por los reactores de conmutación al punto de conexión común, cerrándose de esta manera el lazo de corriente. La señal de corriente de compensación para la fase A se muestra en la fig. 3.18.

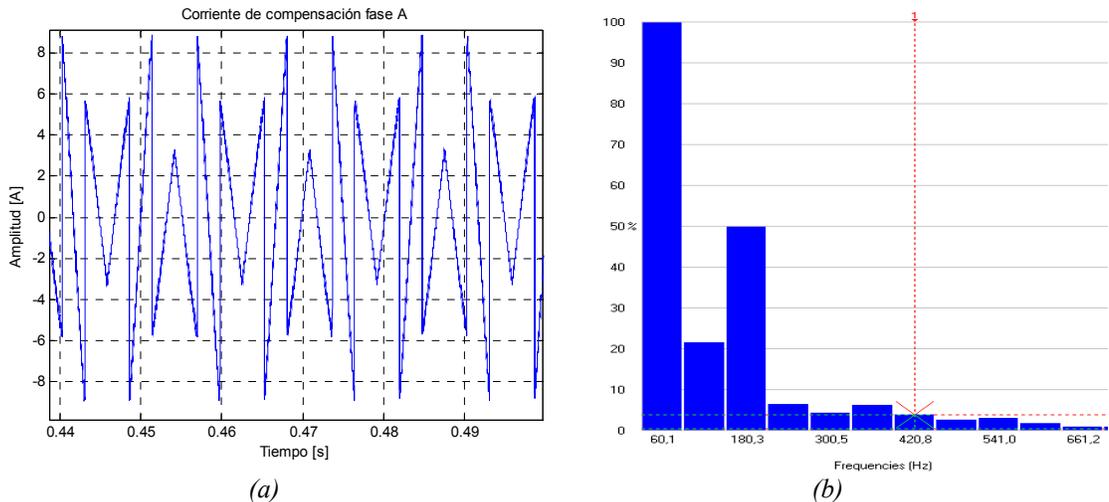
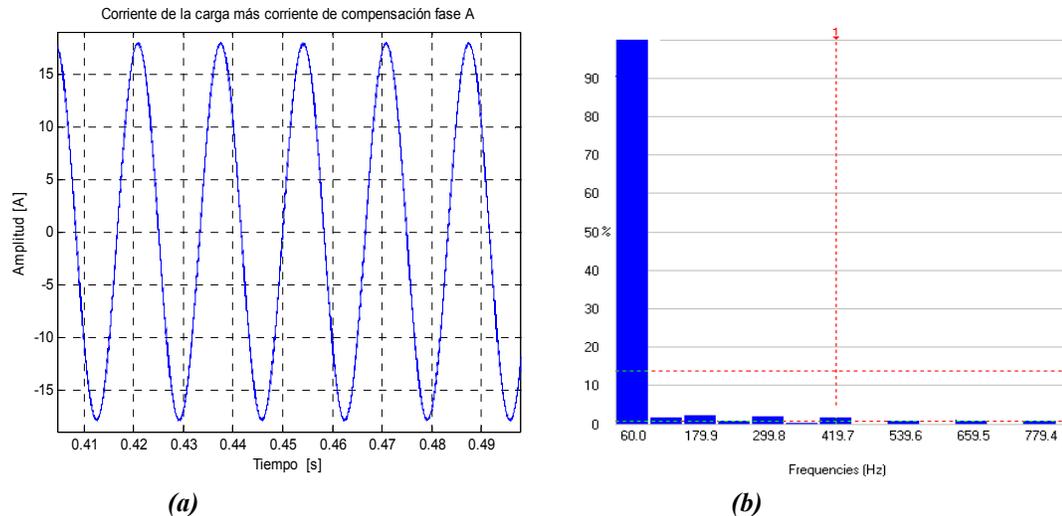


Fig. 3.19. a. Corriente de compensación para la fase A, b. Espectro en frecuencia.

Una manera de comprobar si el algoritmo de control del SAF funciona correctamente es sumar la corriente de la fase A de la CNL con su

correspondiente señal de corriente de compensación, esto es lo que se indica en la fig. 3.20.



(a) (b)
Fig. 3.20. a. Corriente compensada para la fase A, b. Espectro en frecuencia.

Para comprobar la efectividad del SAF al compensar las componentes armónicas de corriente, generalmente se compara la señal antes y después de aplicar la estrategia de control.

3.5. Conclusión del capítulo

Se realizó una revisión completa de la teoría de la potencia instantánea o *Teoría p-q*, se planteó el principio de compensación de corriente y se describió paso a paso, con las señales obtenidas por medio de simulación el algoritmo de la estrategia de control seleccionada (CPS).

A nivel de simulación, se observa un trabajo prácticamente perfecto en la compensación de la señal de corriente. El algoritmo es capaz de compensar toda la banda de armónicos de baja frecuencia, considerando la componente de 1020 Hz, no importa cuán agresivo sea su porcentaje (mayor para el 5°, el 7° y el 11° componentes), como límite superior. Así, a este nivel, el SAF es capaz de llevar los límites de distorsión aún por debajo de los máximos considerados por la normativa.

El paso siguiente en la comprensión y el manejo de la herramienta de simulación, se centró en el uso de funciones embebidas y la escritura del pseudo código, así como los instrumentos de medida virtuales contenidos en el toolbox de *Simulink*. Se está entonces en condiciones de pasar a trabajar con un sistema en tiempo real.

Capítulo 4

Implementación del RCP para el Filtro Activo en Derivación

Resumen:

El capítulo siguiente presenta la implementación del prototipo experimental del SAF que será controlado mediante el RCP bajo consigna de potencia constante, estrategia que se describió en el capítulo precedente. Para lograr que el algoritmo trabaje en tiempo real, es necesario implementar el circuito de adquisición de señales de tensión y corriente, por medio del uso de transformadores. En segunda instancia se comprueba el desempeño del controlador del SAF en lazo abierto y en lazo cerrado, por medio de la implementación el lazo de corriente y se verifican además, los índices de la calidad de la energía (THDi y fp) antes y después de efectuar la compensación. Se presentan resultados tabulados de la distorsión individual por fase y de la distorsión total de cada fase, se comparan estos valores con lo estipulado por la norma IEC 61000 – 3 – 2, las medidas realizadas se hacen conforme a lo que se estipula en IEEE 1459 - 2000. Finalmente se presentan las conclusiones del capítulo.

En los capítulos anteriores se ha descrito lo necesario para poder llevar a cabo la implementación real básica de un AFP en derivación, a saber:

La configuración de la fuente de CA y de la carga no lineal, la revisión de la *Teoría p–q* y el principio de compensación de corriente, los elementos distintivos de un SAF, los componentes principales que conforman su circuito de control y de potencia, y se ha resumido a manera de apéndice (ver el apéndice C) la filosofía de trabajo con los RCP, los circuitos que los componen y la metodología de medición empleada. Se ha realizado también la simulación del sistema completo (CNL y SAF) y se ha verificado el índice de distorsión armónica antes y después de efectuar la compensación en el marco de la simulación.

Para validar la implementación del RCP para el SAF, es necesario probar el **VSI** que será usado como filtro activo *Shunt* sobre el sistema similar al descrito en el capítulo dos (fuente de CA CNL). Ahora se usa una fuente de tensión de CA variable pero con autotransformador. Se verifica la efectividad del algoritmo del RCP para trabajar en tiempo real, para tal fin, se analiza la disminución de las distorsiones armónicas totales en corriente y el factor de potencia por medio de

una serie de experimentos, que se describen y registran más adelante en este mismo capítulo. El diagrama circuital del sistema completo se indica en la fig. 4.1.

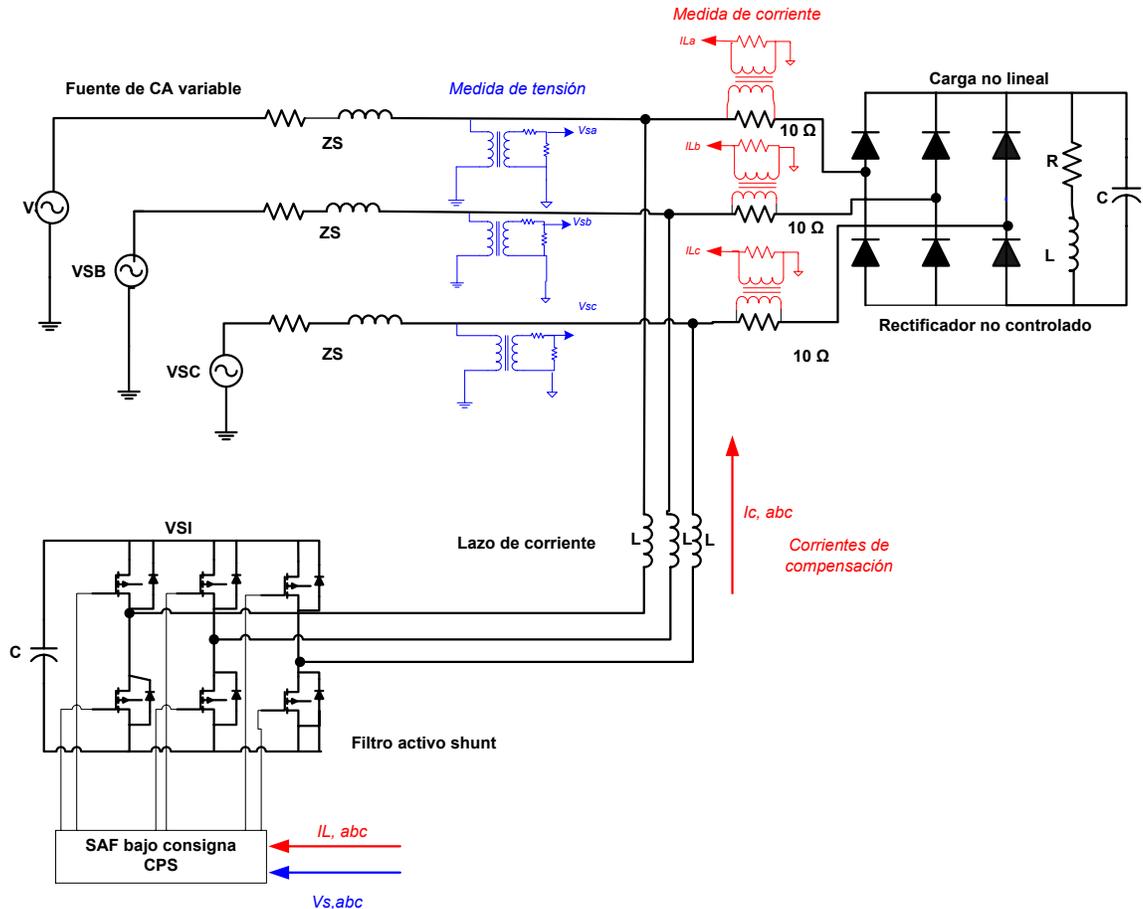


Fig. 4.1. a). Diagrama circuital del sistema completo con puntos de medida para tensión y corriente
b). Prototipo experimental.

Se ha decidido presentar también los puntos de medida para las señales de corriente de la carga ($I_{L,abc}$) y las tensiones de fase de la fuente ($V_{S,abc}$), pues estas señales son requeridas como entradas para el algoritmo de control del SAF.

Puede observarse también el **VSI** configurado como filtro activo *Shunt* (conforme se describe en el capítulo 3), además se ilustra el lazo de corriente, en este caso simbolizado por los tres inductancias de inyección, finalmente se tiene como CNL el rectificador de seis pulsos no controlado, sus resistencias de medida del lado de CA ($10\ \Omega$) y su carga RLC del lado de CC.

4.1 Algoritmo del RCP

Se ha presentado en el capítulo tres, el algoritmo del filtro activo *Shunt* utilizado, este es, en esencia el propuesto en [15]. De las estrategias de control, se decidió utilizar la consigna con restricción de fuente de potencia constante –CPS–, pues se cuenta con una fuente de tensión sinusoidal y balanceada. Además, los algoritmos de regulación de tensión en el filtro y de las pérdidas dentro de él, se descartan dada la potencia del prototipo experimental implementado en el laboratorio.

Puesto que el excitador trifásico está protegido del fenómeno de la conducción cruzada, el modelo de la tarjeta DSP y sus bloques de control PWM incluyen el efecto de tiempo muerto y estado inicial de operación de cada transistor; no se requiere por lo tanto de algoritmos adicionales que prevengan estos fenómenos indeseables en el puente inversor utilizado como SAF. El algoritmo completo para su funcionamiento en tiempo real se ilustra en la fig. 4.2.

A nivel de simulación, el algoritmo abarca hasta el cálculo de las corrientes de compensación ($i_{C,abc}$), los bloques grises son los procesos de disparo de los transistores de cada rama, realizados por el excitador trifásico. La técnica de conmutación que emplea la tarjeta DSP es la de PWM con portadora triangular, esta es otra de las diferencias con el SAF para sistema $3\phi - 4H$ de [15]. El cálculo de la potencia oscilante (\tilde{p}) difiere también del algoritmo del capítulo 3 (se partía del hecho que $p = \bar{p} + \tilde{p}$, se calculaba el valor p promedio mediante el bloque del *Power Tool Systems* de *Simulink* y luego mediante una resta se obtenía el valor de la potencia oscilante).

En el caso de señales reales de V e I adquiridas mediante la tarjeta DSP, el valor medio se obtiene usando la herramienta **FDA Tool** de *Matlab*, con la que es posible configurar un modelo específico de filtro y generar un bloque de *Simulink* que cumpla con el propósito de calcular la potencia oscilante. En [15] se propone un filtro pasa altas con frecuencia de corte de 50 Hz, tipo Butterworth de 5° orden. El modelo que se ajustó para este caso fue el *filtro clase II de Chebicheff*, la frecuencia de corte es de 60 ciclos, pues es ésta la frecuencia de red en el sistema colombiano.

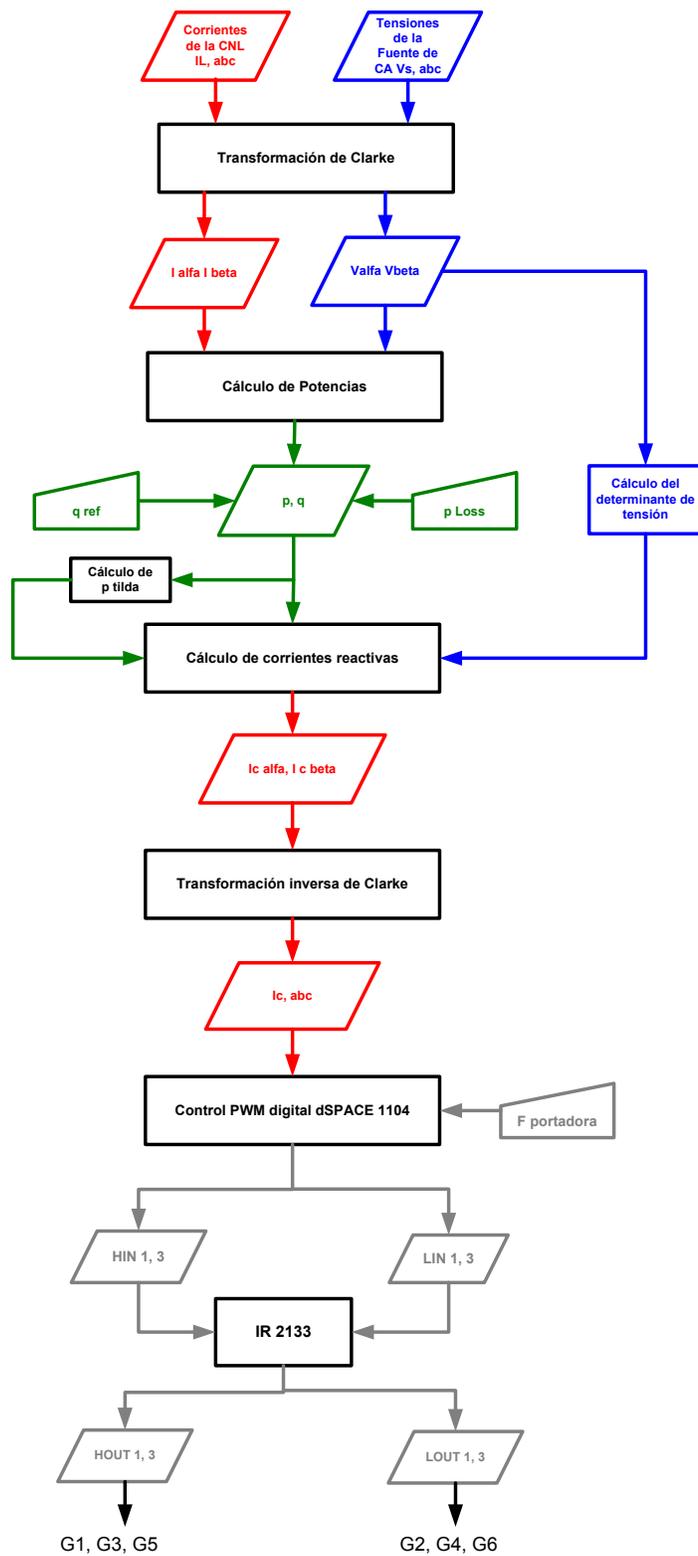


Fig. 4.2. Algoritmo completo del RCP para el SAF

4.2 Resultados

Con el prototipo experimental en funcionamiento, se procede a registrar los resultados obtenidos al evaluar su comportamiento ante unos escenarios previamente escogidos y se hace mediciones del factor de potencia y distorsión armónica de corriente total e individual y por fase antes y después de activar el SAF.

4.2.1 Cálculo de la tasa de distorsión armónica (THDi) y factor de potencia (fp) trifásicos

Las expresiones usadas para determinar la tasa de distorsión armónica trifásica y el factor de potencia trifásico son:

Tasa de distorsión armónica total por fase:

$$THDi = \frac{\sqrt{\sum_{n=2}^{\infty} A_{harm}[i][n]^2}}{A_{harm}[i][1]} \quad (4.1)$$

Donde: *i*: fase (A, B, C)

n: rango de las componentes armónicas.

Tasa de distorsión armónica total trifásica:

La distorsión armónica total trifásica se calcula como el promedio del *THDi* por fase:

$$THDi_{3\phi} = \frac{THDi_A + THDi_B + THDi_C}{3} \quad (4.2)$$

Donde: *i*: fase (A, B, C)

Factor de potencia monofásico:

Se obtiene así:

$$PF[i] = \frac{W[i]}{VA[i]} \quad (4.3)$$

Factor de potencia trifásico:

Se calcula como el promedio del fp de cada una de las fases del sistema.

$$PF_{3\phi} = \frac{PF_A + PF_B + PF_C}{3} \quad (4.4)$$

4.2.2 Resultados con el SAF conectado al sistema

La metodología para evaluar el comportamiento del algoritmo de control bajo consigna de potencia constante, consiste en reemplazar en el modelo en *Simulink* visto en los capítulos dos y tres, los bloques que representan los sistemas de fuente de tensión de CA variable y carga no lineal -CNL-, por señales reales de tensión y corriente adquiridas mediante los canales análogo digitales de la tarjeta DSP.

La evaluación del comportamiento del controlador con señales reales, se hace con una carga resistiva pura en primera instancia, posteriormente se realizan tres experimentos más, variando la naturaleza de la carga del lado de CC del rectificador. Se considera un arreglo en paralelo de resistencia y condensador, un arreglo en serie de carga resistiva e inductiva y finalmente, un arreglo en serie RL, en paralelo con una carga capacitiva (carga RLC). Los valores de estos elementos se consignan en la tabla 4.1. Así se pone a prueba al algoritmo de control, antes de la conexión del SAF.

Tabla 4.1 Elementos para la carga del lado de CC

Elemento	Valor
Reóstato	100 Ω
Inductancia	42.5 mH
Condensador	2200 μ F

Experimento 1. Carga resistiva

El rectificador de seis pulsos usado como carga no lineal, se prueba primero con una carga resistiva con valor de 100 Ω . La corriente medida para esta condición de carga es la que se presenta a continuación. Tiene una forma de onda similar a la obtenida para la simulación del sistema completo (ver fig. 2.7).

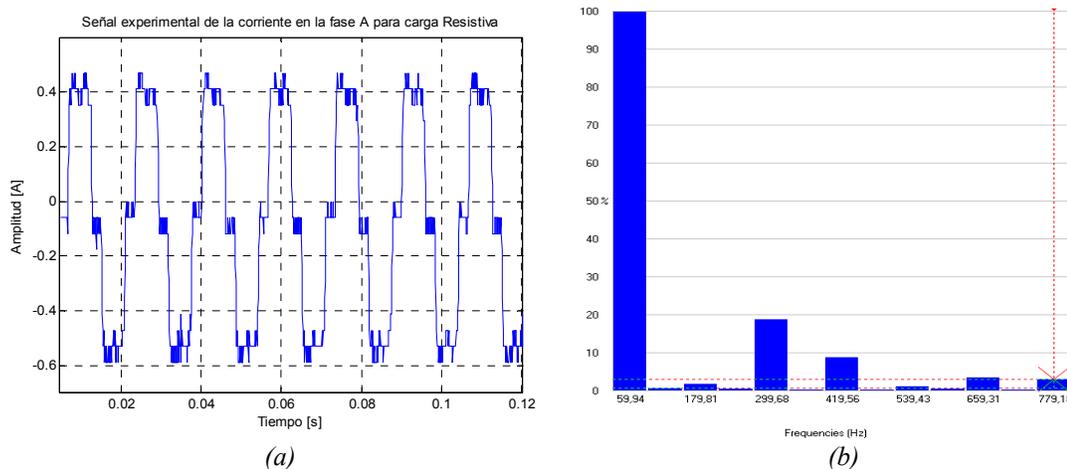


Fig. 4.3. a. Corriente real de la fase A de la CNL b. Espectro en frecuencia.

El algoritmo necesita de señales de corriente de fase distorsionadas. La corriente para las otras dos fases, tiene una forma de onda similar. El espectro en frecuencia para un periodo completo de la corriente de la fig. 4.3 a, se presenta en la fig. 4.3 b. La tensión en la fase A de la fuente de CA es sinusoidal y se ilustra mas abajo, también junto con su espectro (ver fig. 4.4).

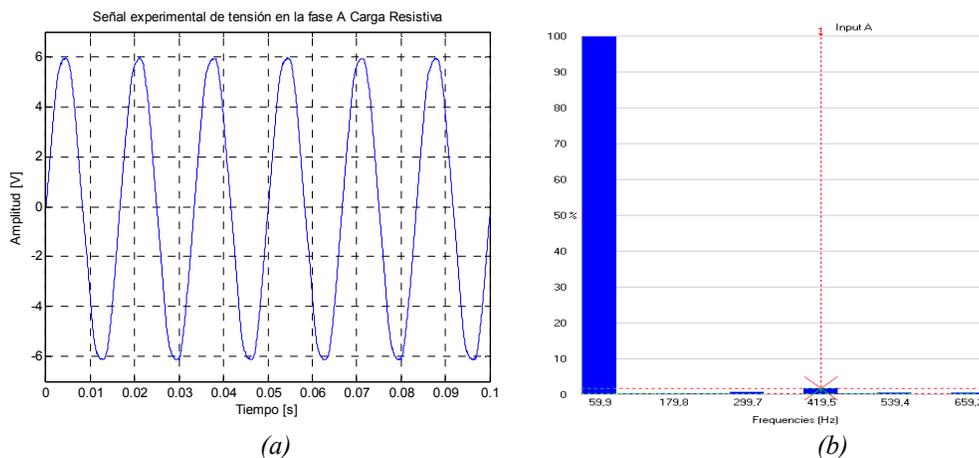
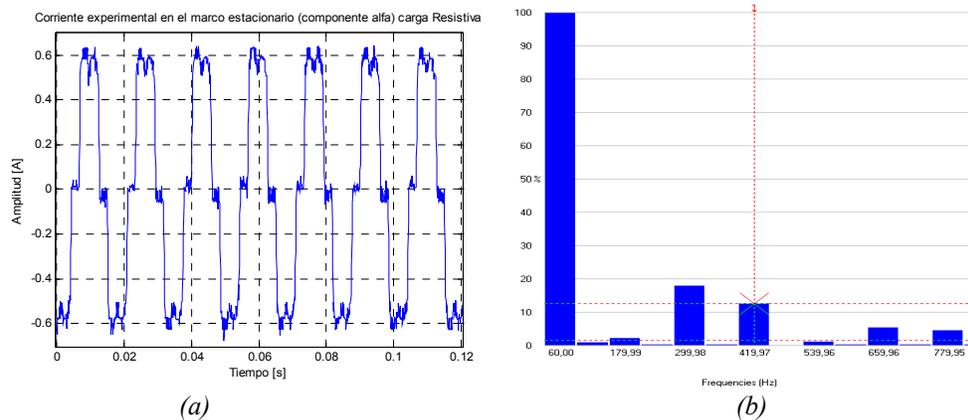


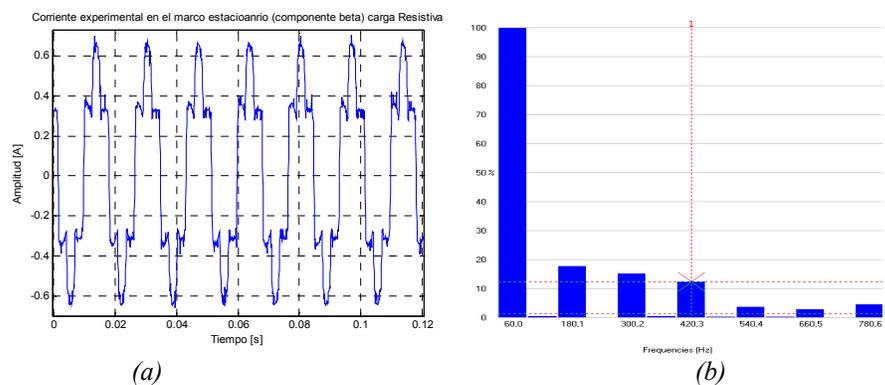
Fig. 4.4. a). Tensión de la fase A de la fuente de CA, b). Espectro en frecuencia

Las entradas de tensión para el algoritmo de la figura 4.2, deben tener características sinusoidales puras. Las señales de tensión para las fases B y C son similares a la señal de la fig. 4.4 la cual es usada como entrada de tensión para la fase A.

Para el experimento con carga resistiva se hace un seguimiento completo del algoritmo de control con CPS del SAF. La transformación de corrientes al marco estacionario ($\alpha\beta 0$) se presenta en las siguientes figuras:

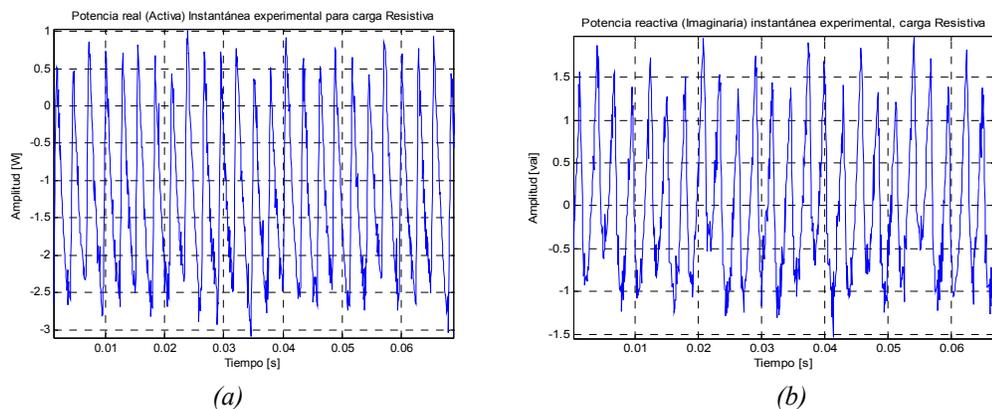


(a) (b)
 Fig. 4.5. a). Corriente en el eje alfa. b). Espectro en frecuencia.



(a) (b)
 Fig. 4.6. a). Corriente en el eje alfa. b). Espectro en frecuencia.

Es posible observar el desfase de noventa grados característico de la transformada de Clarke (3.2) [19]. El paso siguiente es el cálculo de las potencias instantáneas, estas se obtienen a partir de las señales de tensión y corriente ya transformadas, es la denominada matriz de potencias (3.3). Así es posible calcular las potencias activa (real) p y reactiva (imaginaria) q .



(a) (b)
 Fig. 4.7. a). Potencia activa (real) instantánea b). Potencia reactiva (imaginaria) instantánea.

Puede observarse que ambas señales se parecen a las obtenidas con el sistema simulado (ver fig. 3.14 y fig. 3.15) la potencia reactiva (imaginaria), presenta valor medio cercano a cero. La potencia real (activa) tiene un valor medio diferente de cero. El cálculo de corrientes reactivas es el paso siguiente (3.10) en el algoritmo de la figura 4.2, éstas se muestran en la figura 4.8.

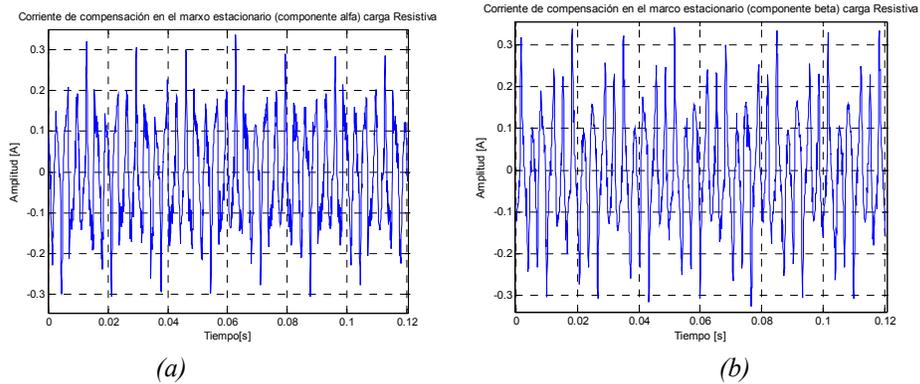


Fig. 4.8. Corriente reactiva a). Componente del eje alfa b). Componente del eje beta

Estas corrientes deben ser similares a las obtenidas a nivel de simulación (ver fig. 3.17 y fig. 3.18).

Las corrientes de compensación en el marco *abc* se obtienen aplicando la matriz de transformación inversa de Clarke (3.11) a las corrientes reactivas. La señal de la corriente de compensación de la fase A, debe parecerse a la obtenida en la fig. 3.19. La señal para la fase A se presenta en la fig. 4.9. Las formas de onda para las fases B y C son similares.

Finalmente en la fig.4.10 se presenta la corriente de la carga no lineal después de efectuarse la compensación y su correspondiente espectro en frecuencia.

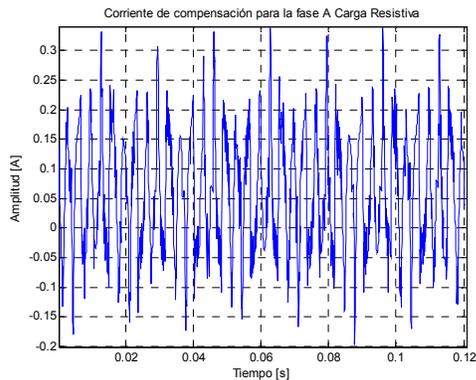


Fig. 4.9. Corriente de compensación de la fase A.

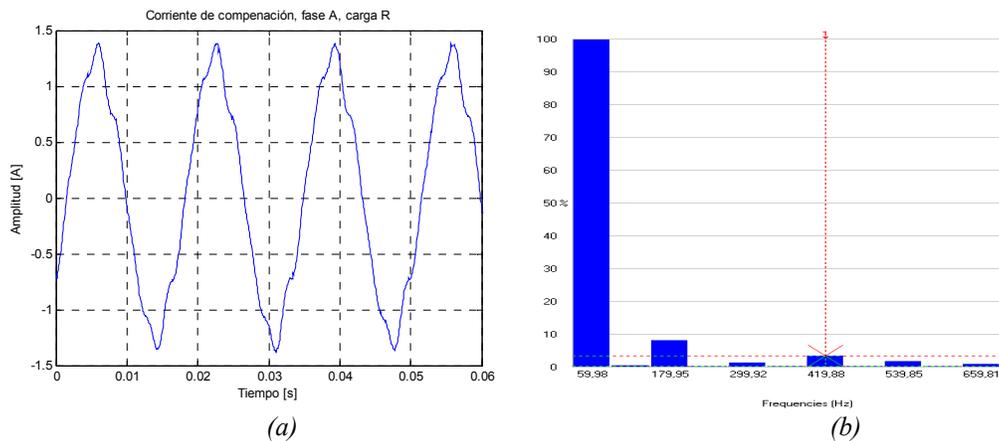


Fig. 4.10. a). Corriente de la fase A de la CNL, compensada b). Espectro en frecuencia.

Tabulando individualmente el resultado del espectro en frecuencia para la fase A, antes y después de efectuar la compensación, puede visualizarse una disminución en el porcentaje de distorsión, esto equivale a decir que, el algoritmo efectivamente está compensando cada componente armónica en el porcentaje indicado, excepto en la tercera y séptima componentes, las que se incrementan en un 3% y 4%, respectivamente.

Tabla 4.2. Componentes armónicas en la corriente de la fase A para una carga Resistiva

Antes de la Compensación			Después de la Compensación		
Orden del armónico	Frecuencia	% de distorsión	Orden del armónico	frecuencia	% de distorsión
1	60	–	1	60	–
3	180	1.3	3	180	11.5
5	300	25.9	5	300	3.1
7	420	3.7	7	420	7
9	540	0.5	9	540	3.2
11	660	4.5	11	660	1.5
13	780	2	13	780	0.8

Los resultados para las otras dos fases, se resumen en la tabla siguiente:

Tabla 4.3. Índices de la calidad de la energía para una carga Resistiva

Experimento	Antes de la compensación		Después de la compensación	
	THDi (3 Φ) (%)	fp (3 Φ) (p.u)	THDi (3 Φ) (%)	fp (3 Φ) (p.u)
Carga R	22.18	0.83	11.03	0.91

De la tabla 4.3, es posible observar que aún cuando algunas componentes armónicas se incrementan, en general la distorsión armónica total para cada una de las fases se disminuye, siendo mayor la disminución en la fase A.

Experimento 2. Carga RC

El siguiente escenario experimental consiste en agregar un condensador de 2200 μF en paralelo con la carga resistiva de 100 Ω . Se presentan las mismas señales del experimento anterior, se comparan estas señales y se ilustran los índices de distorsión armónica de corriente y factor de potencia antes y después de la compensación, con el propósito de generar un cuadro comparativo al final de todos los escenarios y evaluar el desempeño del algoritmo escogido para el SAF.

La corriente en la fase A de la carga RC presenta ahora con picos mucho más pronunciados, no simétricos, y que son debidos a la carga y descarga del condensador del lado de CC del rectificador de seis pulsos, consecuentemente se espera obtener un espectro en frecuencia más agresivo que en el escenario anterior, como efectivamente ocurre en la fig. 4.11.

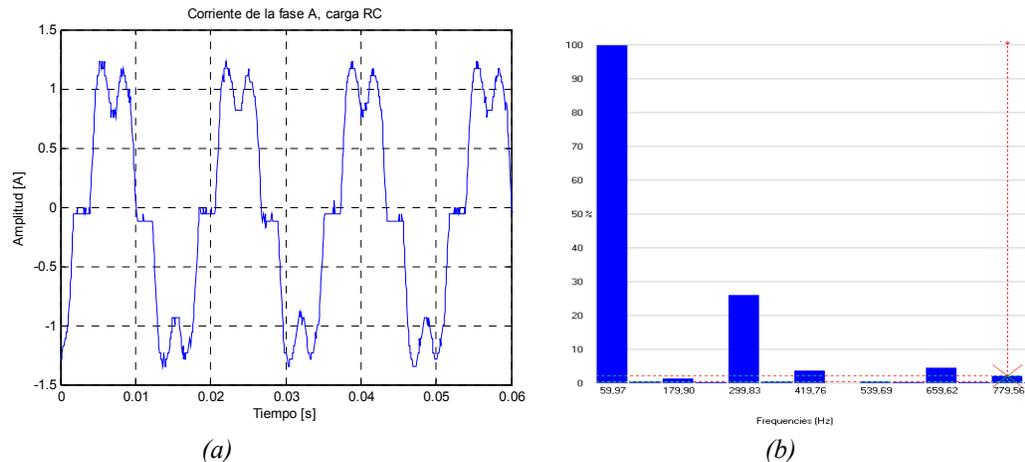


Fig. 4.11. Corriente de la fase A para una carga RC del lado de CC del rectificador.

Una vez que se ejecuta el algoritmo de compensación, la señal de corriente de la carga se modifica, como se ve en la fig. 4.12. Es apreciable la reducción del quinto armónico que disminuye hasta un 30% luego de la compensación. Las distorsiones armónicas individuales para la fase A, se resumen en la tabla 4.4. El $THDi$ y el fp para las tres fases se resumen en la tabla 4.5.

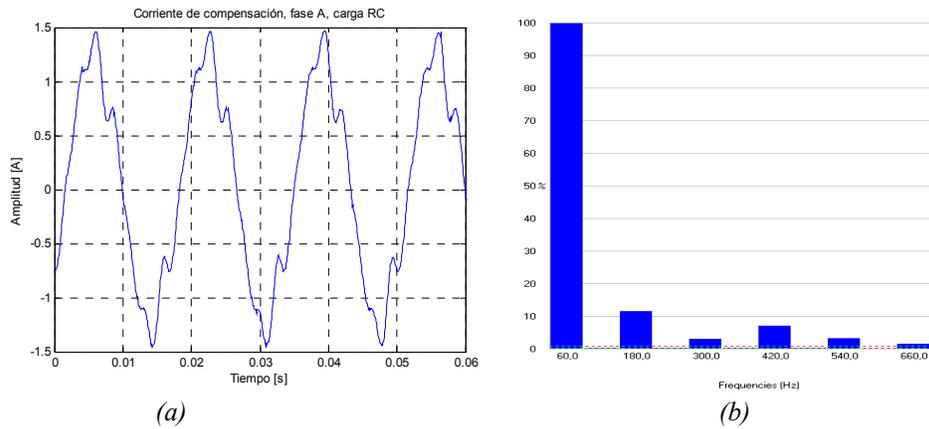


Fig. 4.12. a). Corriente de la fase A después de la compensación para una carga RC del lado de CC del rectificador. b) Espectro en frecuencia.

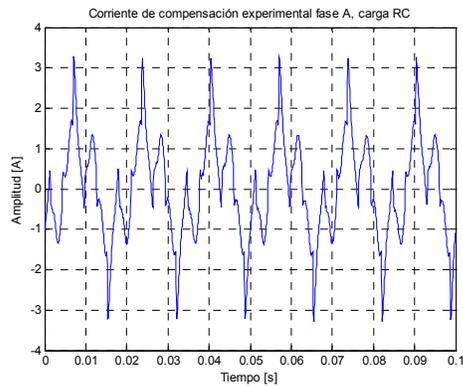


Fig. 4.13. Corriente de compensación en la fase A para una carga RC del lado de CC del rectificador.

Resulta interesante observar también los cambios que sufren las formas de onda de las potencias real (activa) e imaginaria (reactiva) instantáneas ante un cambio en la naturaleza de la carga.

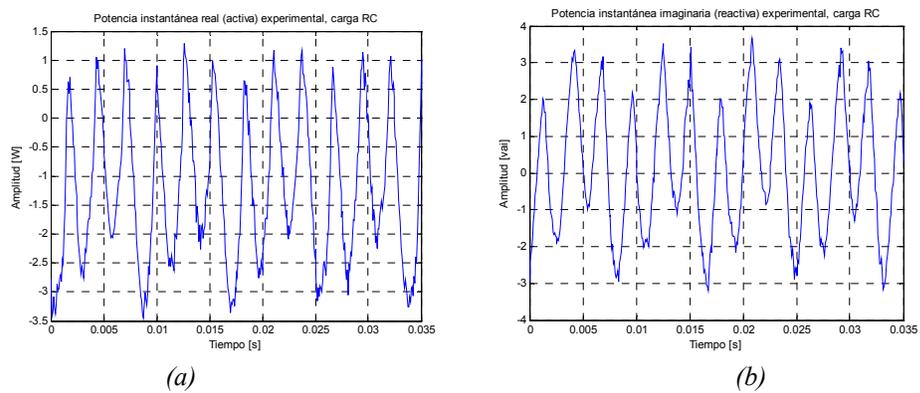


Fig.4.14. Potencia Activa (Real) Instantánea b. Potencia Reactiva (Imaginaria) Instantánea, carga RC

Era de esperar un cambio en la forma y en el valor de la magnitud de las potencias real e imaginaria instantáneas al presentarse un cambio en la naturaleza de la carga, con la inclusión del condensador en paralelo el nivel de reactivos en el prototipo aumenta al doble con respecto al escenario anterior.

Tabla 4.4. Componentes armónicas en la corriente de la fase A para una carga RC

Antes de la Compensación			Después de la Compensación		
Orden del armónico (n)	Frecuencia (Hz)	% de distorsión	Orden del armónico (n)	Frecuencia (Hz)	% de distorsión
1	60	–	1	60	–
3	180	1.3	3	180	11.5
5	300	25.9	5	300	3.1
7	420	3.7	7	420	7
9	540	0.5	9	540	3.2
11	660	4.5	11	660	1.5
13	780	2	13	780	0.8

Tabla 4.5. Índices de la Calidad de la Energía por fase para una carga RC

Experimento	Antes de la compensación		Después de la compensación	
	THDi (3 Φ) (%)	fp (3 Φ) (p.u)	THDi (3 Φ) (%)	fp (3 Φ) (p.u)
Carga RC	24.53	0.83	15.46	0.89

Como se observa, a partir de la Tabla 4.5, el porcentaje de compensación para este tipo de carga es mayor que en el caso de una carga netamente resistiva. La compensación para la fase A es nuevamente mayor con respecto a las otras dos fases.

Experimento 3. Carga RL

Ahora, la carga cambia de naturaleza capacitiva a naturaleza inductiva, para esto se conecta en serie con el reóstato de 100Ω un inductor de 402.5 mH . Se analizan las señales de corriente antes y después de efectuar la compensación y se tabulan los resultados individuales y totales.

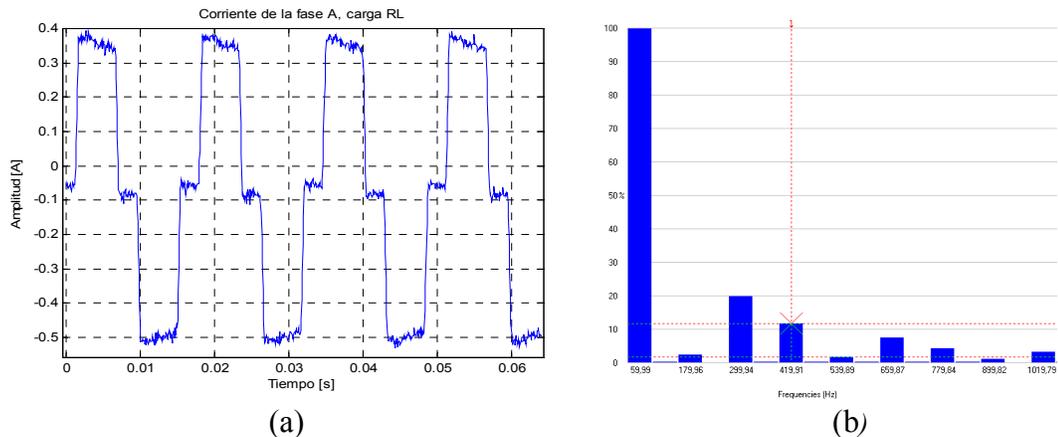
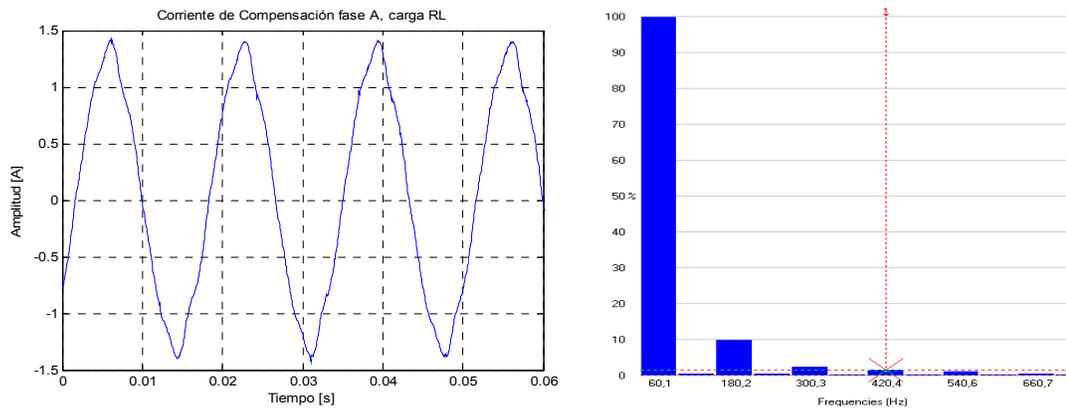


Fig. 4.15. a). Corriente de la fase A para una carga RL del lado de CC del rectificador. b). Espectro en frecuencia



(a) (b)
 Fig. 4.16. a). Corriente de la fase A después de la compensación para una carga RL del lado de CC del rectificador. b). Espectro en frecuencia

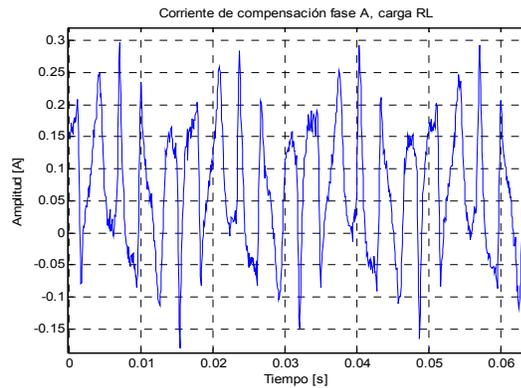


Fig. 4.17. Corriente de compensación en la fase A para una carga RL.

Las potencias instantáneas real e imaginaria presentan una oscilación que es propia del sistema real. La potencia real (activa) tiene un valor medio de 2 W y la potencia imaginaria (reactiva) presenta un valor medio cercano a 1 var, como se ilustra en la fig. 4.18.a) y b) respectivamente.

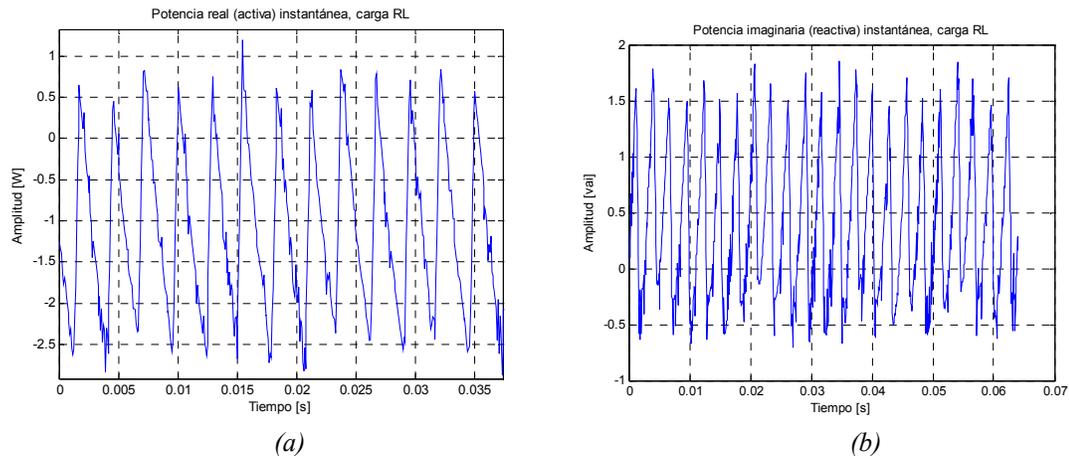


Fig. 4.18. a). Potencia Activa (Real) Instantánea b). Potencia Reactiva (Imaginaria) Instantánea, carga RL

Nuevamente las tablas 4.6 y 4.7 presentan un resumen de la distorsión armónica individual para la fase A y el porcentaje de THDi y el fp para las tres fases.

Tabla 4.6. Componentes armónicas en la corriente de la fase A para una carga RL.

Antes de la Compensación			Después de la Compensación		
Orden del armónico	frecuencia	% de distorsión	Orden del armónico	frecuencia	% de distorsión
1	60	–	1	60	–
3	180	2.4	3	180	9.8
5	300	18.7	5	300	2.3
7	420	9.7	7	420	1.5
9	540	1.4	9	540	1
11	660	4.7	11	660	0.3
13	780	2.5	13	780	0.1

Tabla 4.7 Evaluación de los índices de la calidad de la energía por fase para una carga RL

Experimento	Antes de la compensación		Después de la compensación	
	THDi (3 Φ) (%)	fp (3 Φ) (p.u)	THDi (3 Φ) (%)	fp (3 Φ) (p.u)
Carga RL	20.94	0.83	10.63	0.93

Experimento 4. Carga RLC

El ultimo experimento consiste en conectar al rectificador, una carga en serie resistivo inductiva y en paralelo a esta, la carga capacitiva del escenario anterior. Se evalúan los índices de distorsión armónica y factor de potencia antes y después de efectuar la compensación y se presentan las señales de corriente y potencias.

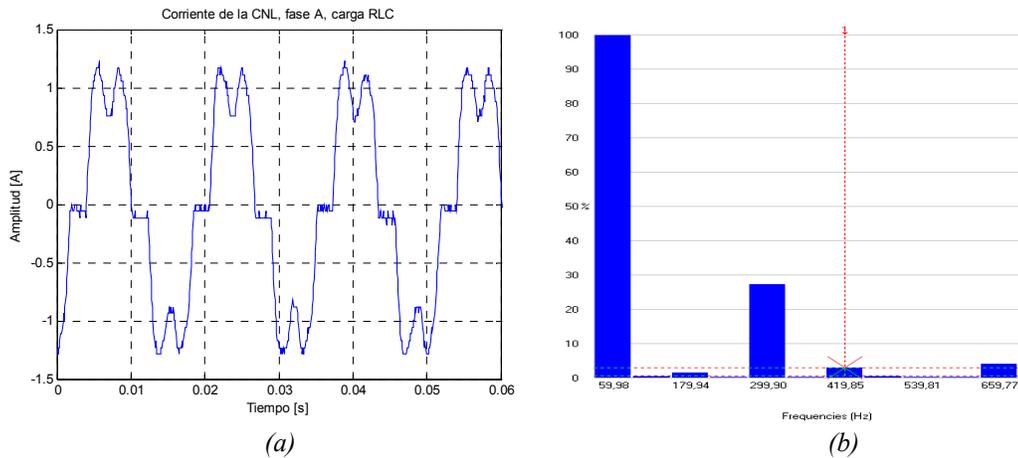


Fig. 4.19. a). Corriente de la fase A para una carga RLC del lado de CC del rectificador. b). Espectro en frecuencia.

Puede observarse cierta semejanza en la forma de onda de la corriente del caso con carga RC. Nuevamente la compensación de los armónicos es apreciable, sobretodo en la componente de quinto orden que se ve reducida en un 30%. Esto puede comprobarse en la Fig. 4.20 b.) y en la tabla 4.8.

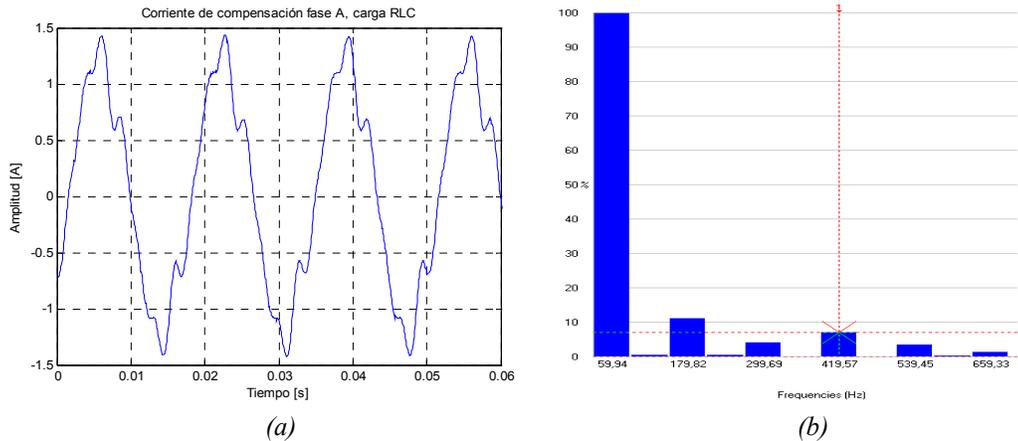


Fig.4.20 a). Corriente de la fase A después de la compensación, para una carga RLC del lado de CC del rectificador. b). Espectro en frecuencia.

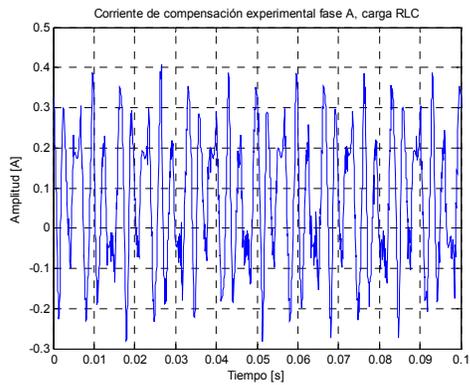


Fig. 4.21. Corriente de compensación en la fase A para una carga RLC del lado de CC del rectificador.

Se presentan de nuevo las potencias real e imaginaria para este experimento y finalmente se resumen los índices de evaluación de la calidad de la energía ($THDi$ y fp) para una carga de naturaleza RLC, de manera individual para la fase A y de manera total para las otras dos fases.

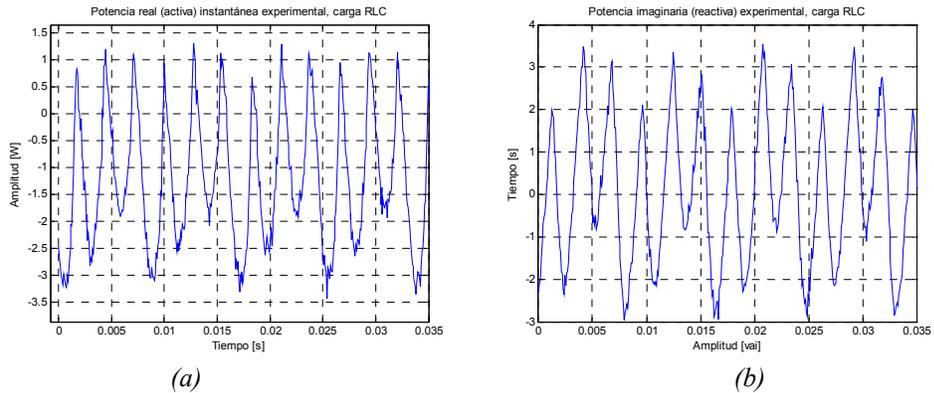


Fig. 4.22. a). Potencia Activa (Real) Instantánea b). Potencia Reactiva (Imaginaria) Instantánea, carga RLC.

Las potencias real e imaginaria presentan una forma similar al escenario con carga RC, pero se observan oscilaciones menos pronunciadas esta vez. La magnitud de ambas es también similar para este experimento.

Tabla 4.8 Distorsión armónica individual en la fase A para una carga RLC.

Antes de la Compensación			Después de la Compensación		
Orden del armónico	frecuencia	% de distorsión	Orden del armónico	frecuencia	% de distorsión
1	60	–	1	60	–
3	180	1.1	3	180	14.2
5	300	26.7	5	300	4.1
7	420	2.9	7	420	7
9	540	0.7	9	540	3.3
11	660	4.3	11	660	1.2
13	780	2.3	13	780	0.6

Tabla 4.9 Evaluación de los índices de la Calidad de la Energía por fase para una carga RLC

Experimento	Antes de la compensación		Después de la compensación	
	THDi (3 Φ) (%)	fp (3 Φ) (p.u)	THDi (3 Φ) (%)	fp (3 Φ) (p.u)
Carga RLC	23.87	0.83	15.35	0.89

Nuevamente, el porcentaje de compensación es mayor para la fase A que para las otras dos fases.

4.3 Conclusión del capítulo

Las conclusiones de este capítulo se hacen a partir de las siguientes tablas comparativas:

Tabla 4.10 Comparación de la distorsión armónica individual para cada ensayo antes y después de la compensación.

Orden del armónico (n)	f (Hz)	Antes de la compensación				Después de la compensación				Corriente armónica máxima permitida [A]*	Máxima distorsión armónica de corriente en porcentaje de I_L (% I_L)**
		R	RC	RL	RLC	R	RC	RL	RLC		
3	180	1.8	7.8	2.3	12.9	4.7	6.6	3.2	8.6	1.14	4
5	300	23.2	40.3	19.8	38.6	12.7	14.8	10.5	11.4	0.77	4
7	420	9.4	8.6	11.7	5.5	12.5	15.7	10.8	14.1	0.4	4
9	540	0.5	2.7	1.8	4.1	1.1	0.2	1.2	0.3	0.33	2
11	660	7.6	7.3	7.5	8.6	2.4	0.8	1.8	1.1	0.21	2
13	780	5.1	0.7	4.2	0.6	2.5	1.2	2	1.6	0.21	5

*IEC 61000 –3-2

**IEEE 519 – 1992

Tabla 4.11. Comparación del THDi antes y después de la compensación.

Experimento	Carga	Antes de la compensación			Después de la compensación		
		I_h mayor (%)	THDi (3Φ) (%)	fp (3Φ) (p.u)	I_h mayor (%)	THDi (3Φ) (%)	fp (3Φ) (p.u)
1	R = 100 Ω	$I_5 = 21.3$	22.18	0.83	$I_5 = 0.8$	11.03	0.91
2	R = 100 Ω, C=2200μF	$I_5 = 25.9$	24.53	0.83	$I_5 = 3.1$	15.46	0.89
3	R =100 Ω, L= 42.5mH	$I_5 = 18.7$	20.94	0.836	$I_5 = 2.3$	10.63	0.95
4	R =100 Ω, L= 42.5mH; C = 2200μF	$I_5 = 26.7$	23.87	0.831	$I_5 = 4.1$	15.35	0.89

Fue posible implementar el prototipo experimental del filtro activo en derivación y evaluar el comportamiento del RCP bajo diferentes escenarios en los que se consideró variar la naturaleza de la carga.

El porcentaje de compensación sobre la onda de corriente es mayor para el experimento con carga RL. Para todos los escenarios, la compensación es mayor sobre la fase A. La mejoría del factor de potencia es aceptable, pues se logra elevarlo por encima de 0,89, siendo mayor en el caso de una carga RL. En ningún caso se logra una compensación de corriente total (señal sinusoidal, es decir $THDi = 0\%$, $fp=1$) para el sistema trifásico. Si bien algunos componentes armónicos de orden elevado se incrementan un poco, para los escenarios considerados el *THDi* siempre es menor, es decir, el SAF elimina los armónicos más representativos logrando así disminuir este índice de la CEL. En todos los escenarios el armónico con mayor magnitud es el de 5° orden, la compensación de esta componente es mayor en el experimento con carga resistiva, llegando a una disminución mayor al 20%, con lo cual se logra dejar este armónico por debajo de los límites establecidos en [9] y [10].

Capítulo 5

Conclusiones y futuros trabajos de investigación

Resumen:

Se presentan en este capítulo las observaciones, recomendaciones y conclusiones generales para este trabajo de investigación y se esbozan las líneas de investigación futura.

5.1 Observaciones y recomendaciones generales

La realización del RCP para el SAF ha tomado como base la teoría de la potencia instantánea de [14] y el algoritmo de control bajo consigna de potencia constante propuesto en [15] para ser aplicado a un sistema trifásico de tres hilos y considerando algunas simplificaciones prácticas en el controlador, debido principalmente al bajo nivel de potencia del prototipo experimental y a que el sistema no lineal a compensar, es simplemente un puente rectificador con conmutación natural, y no un conjunto de cargas no lineales de topología diferente como lo presentado en [15].

El sistema real utiliza de hecho tensiones balanceadas y sinusoidales, motivo por el cual la estrategia CPS es la más adecuada.

Teniendo en cuenta todo lo anterior, se logra un RCP bastante compacto, que responde sin problemas a los requerimientos de velocidad de compilación del RTW de *Matlab*, así como también a la velocidad de conmutación de la tarjeta inversora de potencia. El tamaño del sistema real completo es factible de manejarse en la mesa trifásica del laboratorio.

La configuración del sistema fuente de CA - carga no lineal se hace por medio del auto transformador trifásico, un circuito de medida de tensión y corriente que usa transformadores monofásicos y un puente rectificador no controlado hecho con diodos y que alimenta una carga de naturaleza resistivo inductiva.

Se utiliza también un transformador trifásico con relación aproximada uno a uno, como mecanismo de aislamiento (galvánico) para salvaguardar de fallos a tierra la fuente de CA variable (auto transformador), de la etapa de electrónica de potencia (tarjeta de inversores trifásicos). A este uso del transformador se le denomina transformador de aislamiento. Para el prototipo del lazo de corriente se utilizaron fusibles de corriente por cada una de las fases del **VSI** usado como filtro activo y la fase de la fuente de CA.

La adquisición de las señales de entrada para el algoritmo de control, hecha con la tarjeta DSP y su panel de canales A/D y D/A hace posible monitorear en *Controldesk* tanto las variables físicas (V e I medidas), como las variables internas del algoritmo de control, con lo cual se facilita la evaluación del algoritmo para su funcionamiento en tiempo real. Es necesario aislar galvánicamente (usando el mismo circuito de medida) las variables de entrada, y llevarlas a niveles de tensión y corriente seguros para la tarjeta DSP, por consiguiente ha de considerarse un factor de escalamiento adecuado para adquirir de forma correcta las señales de V e I.

Debe asegurarse un buen aislamiento en el neutro flotante del sistema de medida en ambos lados de los transformadores, dado el tipo de conexión trifásica seleccionada (Yy1 flotante), así como para el neutro del sistema de potencia.

5.2 Conclusiones

- Se ha implementado un prototipo rápido de control para un filtro activo en derivación, utilizando los componentes disponibles en el laboratorio de Electrónica de Potencia y Calidad de la Energía.
- Se ha probado que la topología de la tarjeta inversora de potencia, pensada originalmente como un variador de velocidad –ASD–, pudo ser configurada como un filtro activo en paralelo, con lo que se ha conseguido una apropiación de tecnología para uso investigativo, ya que se deja un primer modelo de filtro activo usando la mesa trifásica del LACEP.
- Se ha evaluado la eficacia de la estrategia de control a potencia constante CPS para un sistema no lineal, ante diferentes escenarios experimentales en los que se consideró variaciones sobre la naturaleza de la carga y se ha encontrado que funciona mejor con una carga RL.
- La herramienta de simulación *Simulink* demostró ser eficaz tanto para la simulación del sistema completo (capítulo 2), para el desarrollo del algoritmo del SAF (capítulo 3), haciendo uso del *toolbox* de sistemas de

potencia, y de los bloques de funciones embebidas, los que resultan adecuados para compactar y personalizar el código del controlador, y al utilizarse en conjunto con la herramienta para tiempo real –RTW–, el modelo en tiempo real fue prácticamente transparente, pues la compatibilidad con la interfaz gráfica era completa.

- Se profundizó en el manejo y conocimiento de la tarjeta inversora de potencia, de tal forma que fue posible configurarla, primero como una fuente de tensión PWM tipo VSI, con magnitud y frecuencia variables, probándola sobre diferentes tipos de cargas y usarla además como filtro activo en derivación (capítulo 4), lo que denota la versatilidad de esta topología que, en conjunto con una interfaz análogo digital eficiente y rápida como el sistema de adquisición y control dSPACE, permite evolucionar rápidamente en la complejidad y el tamaño de los RCP para una variedad de aplicaciones dentro del estudio de los filtros activos y los FACTS y el control de máquinas de inducción trifásicas.
- Se ha validado el sistema Fuente de CA – CNL – SAF, bajo las consideraciones contempladas por la norma IEC 61000 – 3 – 2 y se han verificado las disminuciones en el índice de distorsión armónica total a nivel de simulación completa del sistema (Capítulo 2) y a nivel experimental (capítulo 4).

5.3 Líneas de trabajo futuro

A nivel de postgrado las siguientes líneas de investigación quedan abiertas a partir de esta investigación:

- Desarrollar y validar nuevas estrategias de control para problemas diferentes a la compensación de corriente.
- Implementar diferentes topologías de acondicionadores activos de potencia (filtros híbridos, filtros activos en serie, FACTS).
- Investigar el comportamiento no lineal de los sistemas de conmutación, estimar la cantidad de EMI emitida por los convertidores de potencia y la manera de reducirla, etc.

Apéndice A: El sistema de adquisición y control digital de señales dSPACE 1104

Resumen:

Este apéndice resume las características más relevantes de la tarjeta o placa de adquisición y control digital de señales DSP dSPACE 1104 y su conexión en la mesa de ensayo de máquinas y filtros activos del LACEP.

Esta tesis utiliza un sistema de desarrollo de *dSPACE*, referenciado como DS 1104 R&D Controller Board. Un diagrama esquemático de esta tarjeta de adquisición, se muestra en la fig. A.1. Sus características más sobresalientes son:

- **Master PPC** representa el poder computacional de la tarjeta con varios canales de entrada y salida.
- **Slave DSP** Tiene un bloque de generación PWM y canales adicionales de entrada y salida.
- **Controlador de interrupciones** provee varias interrupciones por hardware y software.
- **Memoria** contiene bloques de memoria DRAM y memoria FLASH.

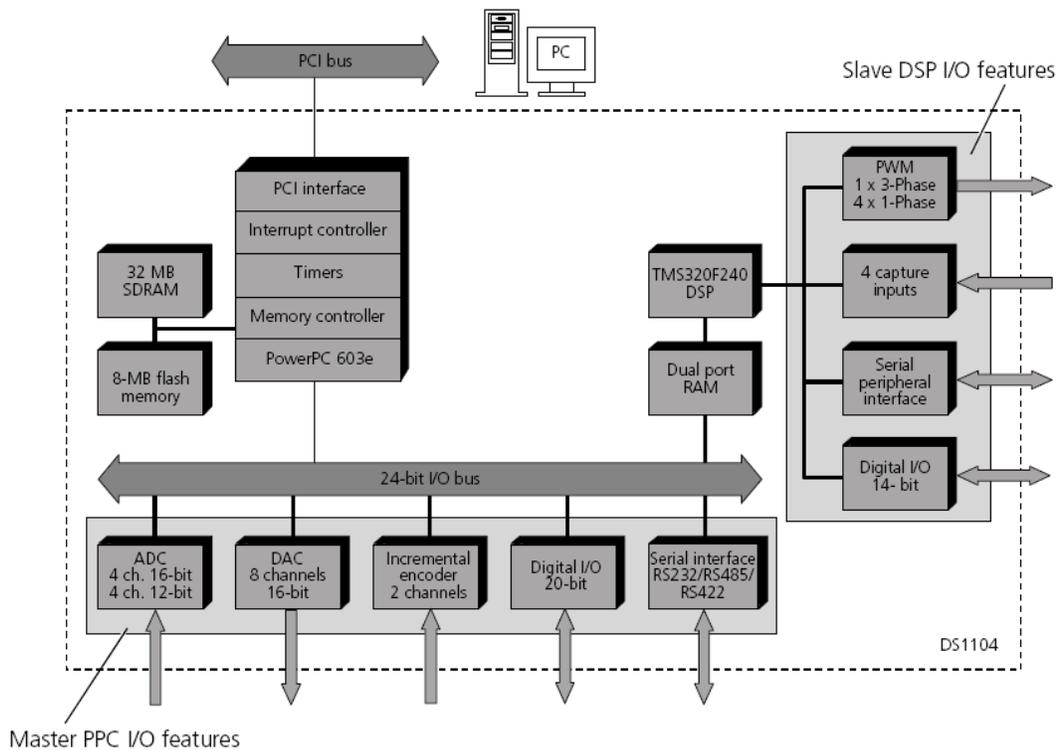


Fig. A.1. Diagrama de bloques de a tarjeta de adquisición y control DSP dSPACE 1104 R&D.

- **Temporizadores** contiene temporizadores y contadores.
- **Host interface** esta interfaz es útil para parametrizar la tarjeta DS1104, además transfiere programas desde y hacia el computador personal.

Hay tres formas de interconectar equipos externos a la tarjeta DS1104, para acceder a las unidades de entrada/salida (I/O) del procesador maestro y el DSP esclavo:

- Por medio del conector de 100 pines I/O P1 de la tarjeta.
- Por medio del cable adaptador con dos conectores P1A y P1B, incluidos en el hardware de la tarjeta.
- Por medio de un panel opcional de conectores CP1104.

La mesa de máquinas y filtros activos del LACEP presenta esta ultima opción. La unidad de procesamiento principal de la tarjeta DS1104, MPC 8240, consta de un microprocesador PowerPC 603e con las siguientes características más relevantes:

- 250 MHz de frecuencia de reloj.
- 16 kBytes de memoria caché de datos.

- 16 kBytes de memoria caché de instrucciones.

Además del microprocesador, la unidad principal de procesamiento tiene un controlador de interrupciones, un controlador sincrónico para la memoria DRAM, varios temporizadores y una interfaz PCI. El microprocesador controla además las siguientes características de entrada/salida de la tarjeta DS1104:

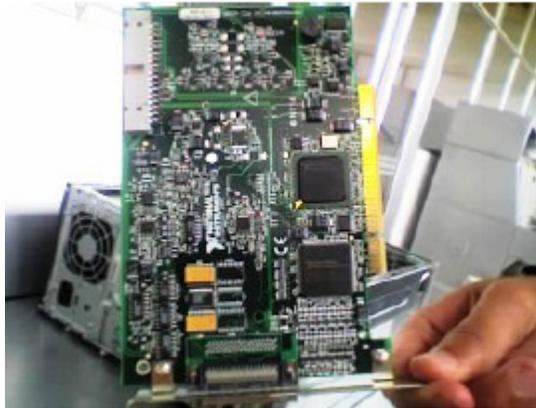


Fig. A.2. Tarjeta DSP dSPACE 1104 R&D.

- Unidad ADC.
- Unidad DAC.
- Unidad de entrada/salida de bits.
- Interfaz para el encoder incremental.
- Interfaz serie.

Esta tarjeta de adquisición, consta además de una unidad esclava de proceso cuyo núcleo consiste en un microprocesador DSP Texas Instruments TMS 320F240 DSP, que trabaja a 20 MHz, y que presenta las siguientes características:

- Memoria de 4Kx16 bits de puerto dual usada para comunicarse con la unidad central de proceso.
- Unidad de entrada/salida de bits.
- Unidad de temporización entrada/salida.
- Unidad de interfaz con los periféricos.

Resumiendo, se utiliza el sistema de desarrollo descrito para adquirir las señales de corriente y tensión, por medio de los canales análogos digitales 1 a 6, retornando como variables de control las señales de disparo para la etapa de potencia (apéndice B), obtenidas a partir del algoritmo del filtro activo shunt descrito en el capítulo 3, usando la interfaz de salida de control PWM digital de 37 pines.

La disposición de los canales análogo digitales en la caja de expansión que se encuentra en la mesa de ensayos a máquinas y filtros activos, se presenta a continuación.

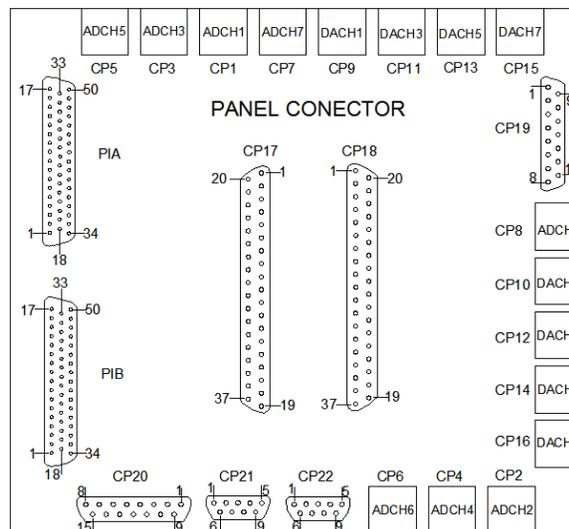


Fig. A.3. Diagrama esquemático de la caja de expansión del módulo de adquisición y control de señales [37].

CONFIGURACIÓN DE PINES CONECTOR P1A

P1A	PIN	SEÑAL	PIN	SEÑAL	PIN	SEÑAL
	1	TIERRA	18	RTS (RTS)	34	RTS
	2	DTR (TXD)	19	SCAP4	35	TXD (TXD)
	3	SCAP3	20	SCAP1	36	SCAP2
	4	Vcc (+5)	21	SPWM5	37	SPWM6
	5	SPWM4	22	SPWM2	38	SPWM3
	6	SPWM1	23	IDX (I)	39	TIERRA
	7	IDX (I)	24	PHI90 (I)	40	PHI90 (I)
	8	PHI0 (I)	25	TIERRA	41	PHI0 (I)
	9	IO18	26	IO14	42	IO16
	10	IO12	27	IO8	43	IO10
	11	IO6	28	IO2	44	IO4
	12	IO0	29	DACH7	45	TIERRA
	13	TIERRA	30	TIERRA	46	DACH5
	14	DACH3	31	DACH1	47	TIERRA
	15	TIERRA	32	TIERRA	48	ADCH7
	16	ADCH5	33	ADCH3	49	TIERRA
	17	TIERRA			50	ADCH1

Fig. A.4. Configuración de pines del conector digital PWM en la caja de expansión.

Descripciones similares se pueden observar en los planos del anexo 1 para los

conectores de encoders, control PWM esclavo y puertos seriales. Finalmente, la disposición de la caja de expansión de la tarjeta dSPACE 1104 y su correspondiente cableado se pueden observar en la siguiente figura.

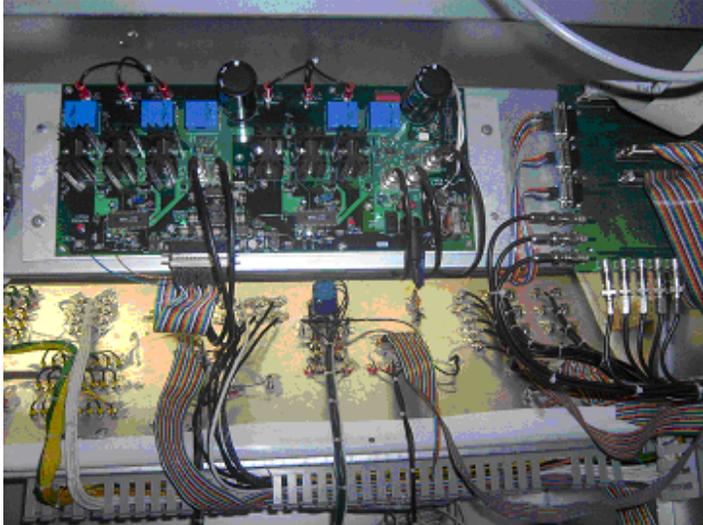


Fig. A.5. Detalle de las conexiones de la caja de expansión y la tarjeta inversora de potencia de 300 W.

Apéndice B: La interfaz de potencia (Tarjeta inversora de potencia trifásica)

Resumen:

Se presenta aquí una descripción de la placa o tarjeta inversora de potencia trifásica con que cuenta la mesa de máquinas y filtros activos del LACEP, se detallan sus partes, sus características más sobresalientes, así como los conectores digitales que la hacen compatible con la tarjeta DSP descrita en el apéndice anterior.

La tarjeta de inversores trifásicos que se ha usado en [1], se ha diseñado para la realización de múltiples experimentos con máquinas CC y CA [3]. Las características más relevantes de esta tarjeta de inversores son:

- Dos inversores trifásicos PWM que controlan completa y simultáneamente dos máquinas eléctricas.
- Baja tensión de alimentación CC, con lo que se reduce el riesgo por electrocución.
- Control digital en tiempo real por medio de canales de entrada PWM.
- Interfaz analógica/digital completa con la tarjeta dSPACE.

El diagrama de bloques básico de la tarjeta inversora se muestra en la fig. B.2. Una fotografía de la tarjeta se muestra en la fig. B.6. Con ayuda de la tabla 1.1 y la cuadrícula de la fig. B.6 es posible identificar las partes más importantes de la tarjeta inversora.

B.1. Inversores.

Cada inversor trifásico utiliza MOSFETS como elementos para efectuar la conmutación. Las salidas trifásicas se marcan como A1, B1 C1, para el primer inversor y A2, B2, C2 para el segundo.

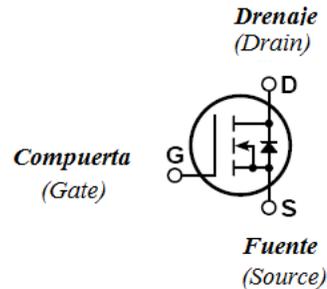


Fig. B.1 Transistor *MOSFET*.

El terminal de *fuentes* es normalmente el negativo, y el de *drenaje* es el positivo (los nombres se refieren a la fuente y drenaje de electrones). El control se hace mediante la aplicación de una tensión entre *compuerta* y *fuentes*; es decir V_{GS} , esta tensión controla la magnitud de I_D . Obsérvese en la Fig. B.1. un diodo conectado en antiparalelo al *MOSFET*. Este diodo es llamado *diodo intrínseco*, porque forma parte de la estructura de silicio del *MOSFET*. El mismo es una consecuencia de la forma en que los *MOSFET* de potencia son fabricados, y cuando la frecuencia lo permite puede utilizarse como *diodo de rueda libre* [2].

Las características más relevantes de los transistores utilizados se resumen a continuación:

Modelo: APT10M25BVR.
Tensión: 100 V.
Corriente: 75 A.
Capacidad compuerta/fuentes: 1600 pF.
 R_{ON} (Conducción): 0.025 Ω .

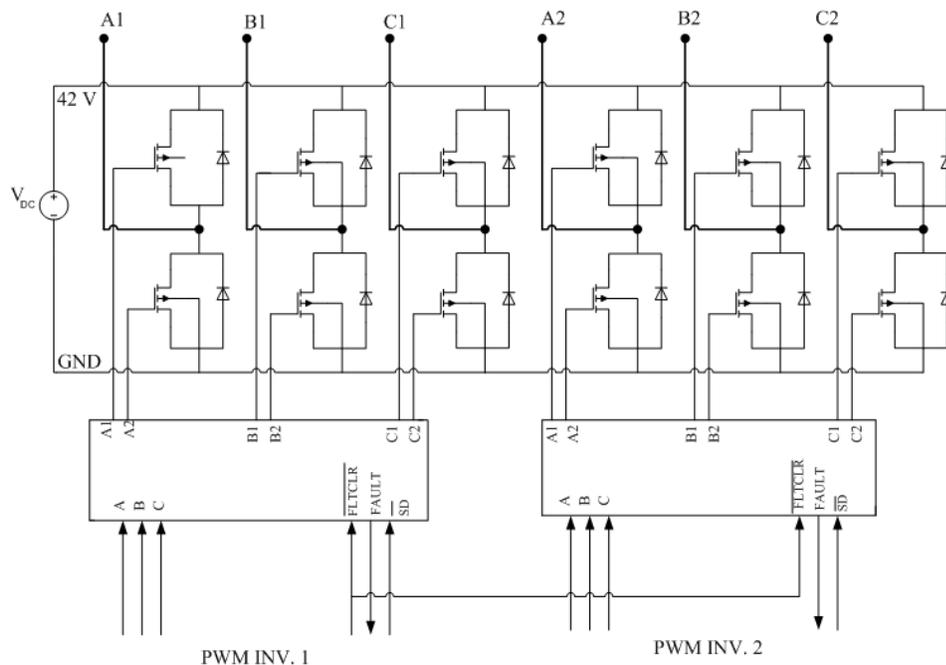


Fig. B.2 Diagrama de bloques de la tarjeta inversora de potencia.

B.2. Circuito excitador (Driver trifásico)

Este circuito es el encargado de generar las señales *PWM* de disparo a partir del modelo *PWM* de salida de la tarjeta de adquisición y control. Este circuito de excitación estará compuesto por seis subcircuitos de excitación (uno por cada interruptor). Lo que se necesita básicamente es, convertir las señales de salida de la tarjeta (0-5V) a señales que sean capaces de poner en conducción a los interruptores de estado sólido. En este trabajo, se utilizan transistores de potencia *MOSFET*, descritos en la sección anterior. Para ponerlos en conducción, es necesario que la tensión de excitación de *compuerta* (V_G) sea por lo menos 10V mayor que la de *fuentes* (V_S) [2].

Por lo tanto, para el circuito de excitación, se utiliza el integrado **IR-2133** (“*3-Phase Bridge Driver*”) de *International Rectifier* que, además de cumplir con las características mencionadas, posee otras que son útiles para la aplicación. Entre las características importantes del **IR-2133** se cuentan:

- Canales flotantes proyectados para una operación tipo *bootstrap*.
- Rango de tensión de excitación de compuerta entre 11.5V y 20V.
- Lógica de prevención de conducción simultánea.

- Apagado de todos los canales por baja tensión de alimentación.
- Protección por sobre corriente (apagado de los seis canales).

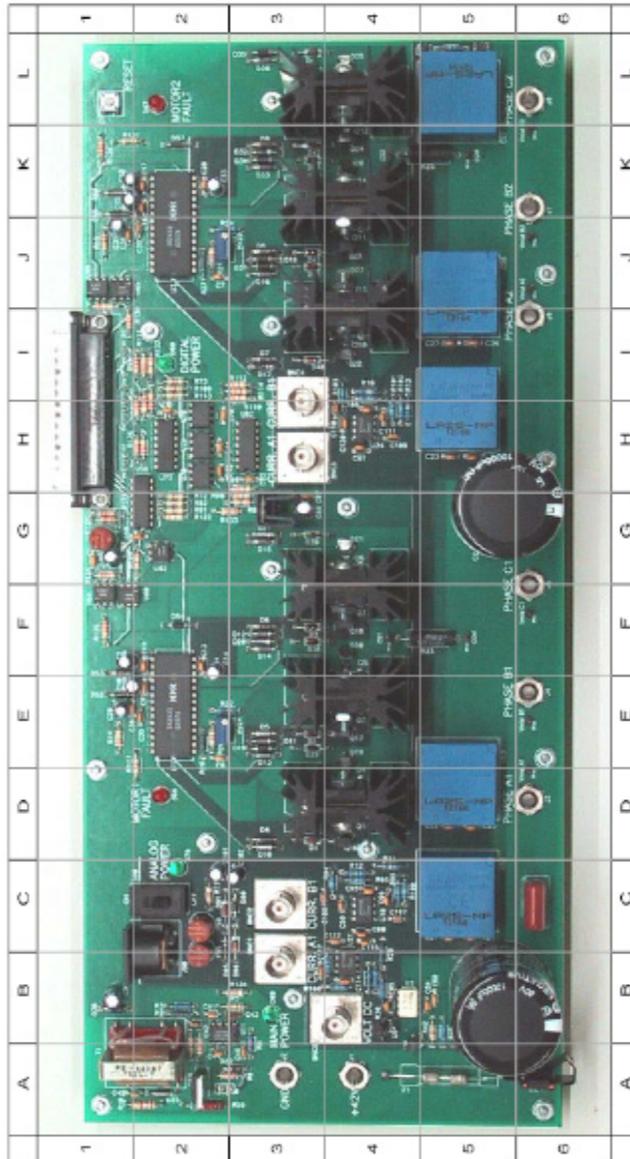


Fig. B.3. Tarjeta inversora de potencia.

Tabla B.1 Componentes principales de la tarjeta inversora de potencia.

Nº Componente	Descripción	Localización en la Fig. B.6
1	Terminal +42 J1	A – 4
2	Terminal GND J2	A – 3
3	Terminal PHASE A1 J3	D – 6
4	Terminal PHASE B1 J4	E – 6
5	Terminal PHASE C1 J5	G – 6
6	Terminal PHASE A2 J6	J – 6
7	Terminal PHASE B2 J7	K – 6
8	Terminal PHASE C2 J8	L – 6
9	DIN connector for ± 12 V signal supply J90	B – 2
10	Signal supply switch S90	C – 2
11	Signal supply +12 V fuse F90	C – 2
12	Signal supply -12 V fuse F95	B – 2
13	Signal supply LED D7	C – 2
14	MOTOR1 FAULT LED D66	D – 2
15	MOTOR2 FAULT LED D67	L – 2
16	DIGITAL POWER LED D68	I – 2
17	MAIN POWER LED D69	B – 3
18	Inverter 1	D – 1 a G – 4
19	Inverter 2	I – 3 a L – 4
20	DC Link capacitor of Inverter 1 C1	B – 5
21	DC Link capacitor of Inverter 2 C2	G – 5
22	Driver IC IR2133 for Inverter 1 U1	E – 2
23	Driver IC IR2133 for Inverter 2 U3	J – 2
24	Digital Supply Fuse F2	G – 1
25	dSPACE Input Connector P1	H – 1 e I – 1
26	RESET switch S1	L – 1
27	Phase A1 current sensor (LEM) CS2	C – 5
28	Phase B1 current sensor (LEM) CS3	D – 5
29	Phase A2 current sensor (LEM) CS5	H – 5
30	Phase B2 current sensor (LEM) CS6	J – 5
31	DC link current sensor (LEM) CS1	L – 5
32	VOLT DC BNC5	B – 4
33	CURR A1 BNC1	B – 3
34	CURR B1 BNC2	C – 3
35	CURR A2 BNC3	H – 3
36	CURR B2 BNC4	I – 3

B.3. Circuitos de medida de corriente

Para la medida de la corriente se usan transformadores de corriente a la salida de los inversores. Se cuenta con cuatro de estos, para las fases A y B de ambos inversores, la corriente para la fase C, se puede obtener a partir de la relación de corriente:

$$I_a + I_b + I_c = 0 \quad (1.1)$$

Asumiendo que no existe conexión de neutro. El sensor está calibrado de tal forma que cuando fluye 1A por él, la salida tiene 0,5 V.

Si se desea medir la corriente en la fase A del inversor 1, se debe hacer:

- Conectar el conector BNC a CURR A1.

Si se desea medir la corriente en la fase B del inversor 1, se debe hacer:

- Conectar el conector BNC a CURR B1.

Si se desea medir la corriente en la fase A del inversor 2, se debe hacer:

- Conectar el conector BNC a CURR A2.

Si se desea medir la corriente en la fase B del inversor 2, se debe hacer:

- Conectar el conector BNC a CURR B2.

B.4. Tensiones de alimentación

Para operar con señales analógicas, se requiere una tensión de ± 12 V. Esta se consigue por medio de una fuente aislada, que se acopla con el conector J90. El interruptor que controla la potencia de la tarjeta es el S90. Para comprobar que la tarjeta se encuentra correctamente alimentada, se debe verificar el encendido del led verde D70. Existen dos fusibles de protección para las fuentes de +12 V y -12 V, estos son F90 y F95, respectivamente.

Se debe anotar que aún cuando se desconecte el interruptor de potencia S90, las señales PWM que van hacia las compuertas de los MOSFET siguen llegando.

La fuente para estos puentes trifásicos se toma de la barra de CC por medio de un convertidor Flyback.

B.5. Medida de tensión.

Para sensar la tensión a la salida de los inversores, se tienen puntos de prueba. Con el uso de un conector BNC VOLT DC, se mide la tensión en la barra de continua (CC). Lo que se debe hacer es conectar este cable al punto de prueba VOLT DC BNC.

B.6. Señales digitales de PWM.

Las señales digitales PWM y otras señales digitales que necesite la tarjeta inversora de potencia, se suministran a través del conector de 37 pines DSUB. La información sobre este conector se resume en la tabla 1.2.

Tabla B.2 Conector de 37 pines DSUB.

Nº Componente	Identificación	Descripción
1	GND Digital	Tierra digital
2	FAULT 1	Falla en la salida del inversor 1
3	NC	Sin Conexión
4	GND Digital	Tierra digital
5	NC	Sin Conexión
6	GND Digital	Tierra digital
7	PWM A1	Señal de la fase A del inversor 1
8	PWM B1	Señal de la fase B del inversor 1
9	PWM C1	Señal de la fase C del inversor 1
10	PWM A2	Señal de la fase A del inversor 2
11	PWM C2	Señal de la fase C del inversor 2
12	GND Digital	Tierra digital
13	GND Digital	Tierra digital
14	GND Digital	Tierra digital
15	GND Digital	Tierra digital
16	SD 1	Señal de apagado para el inversor 1
17	FLTCLR – IN	Señal de borrado de falla
18	VCC	
19	VCC	
20	GND Digital	Tierra digital
21	FAULT 2	Falla en la salida del inversor 2
22	NC	Sin Conexión
23	NC	Sin Conexión
24	NC	Sin Conexión
25	GND Digital	Tierra digital
26	NC	Sin Conexión

27	NC	Sin Conexión
28	NC	Sin Conexión
29	PWM B2	Señal de la fase B del inversor 2
30	GND Digital	Tierra digital
31	GND Digital	Tierra digital
32	GND Digital	Tierra digital
33	GND Digital	Tierra digital
34	NC	Sin Conexión
35	SD 2	Señal de apagado para el inversor 2
36	GND Digital	Tierra digital
37	GND Digital	Tierra digital

Apéndice C: Prototipos Rápidos de control usando Real Time Workshop

Resumen:

El apéndice presenta la metodología llevada a cabo para la implementación de los RCP utilizados en este trabajo de investigación: el RCP para la fuente de CA descrita en el capítulo 2 y el RCP para el SAF que se detalla en el capítulo 4. Las tarjetas integradas, tanto de adquisición y control (dSPACE 1104 R&D) como de potencia (Inverter Drive Board) descritas en los apéndices A y B, son completamente compatibles y requieren de la herramienta de trabajo en tiempo real (RTW) de MATLAB para comunicarse. En términos generales, para la construcción de cualquier RCP se sigue la filosofía detallada en [Hincapié].

Se describen además los circuitos involucrados en el funcionamiento del RCP para el SAF, los cuales son de dos tipos: embebidos y externos. Los primeros, se alojan en la tarjeta de potencia, los segundos son los circuitos de medida y los circuitos de fuentes.

C.1. El Real Time Workshop –RTW–

El Real-Time Workshop es una parte integral del entorno Simulink, este genera un código en C a partir de modelos de *Simulink* para que se puedan ejecutar en tiempo real [20]. Es posible trabajar con datos de 8, 16, 32 bits y punto flotante. RTW admite cualquier sistema operativo y lo más importante, permite una gran personalización de código mediante el uso de funciones embebidas en bloques (S – Functions). Las salidas de RTW son de cuatro tipos:

- Código C a partir del modelo en *Simulink*.
- Código ADA.
- Programación en real time.
- Simulaciones autosuficientes de alto desempeño.

Se interacciona con Real-Time Workshop utilizando la interfaz gráfica de usuario *ControlDesk*, la que ofrece un espacio gráfico único para configurar los parámetros de generación del código, la visualización de las señales y el control de la planta por medio del control digital PWM de la tarjeta dSPACE.

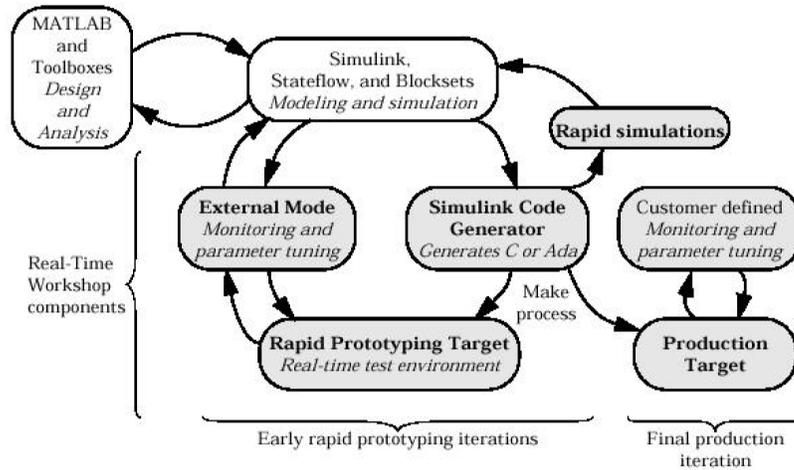


Fig. C.1. Componentes del RTW [20].

El RTI se instala automáticamente en *Simulink* al instalar el *soft* de la placa y se vincula con éste quedando disponible como una librería adicional. Los bloques de I/O están especificados gráficamente como parte del modelo de simulación. La figura C.1 presenta la interacción de los principales componentes del RTW de *Matlab*, un muy buen resumen sobre su funcionamiento se puede leer en [2].

C.2. RCP para la fuente de CA variable en magnitud y frecuencia

Con las ecuaciones de los ciclos útiles descritas en la sección 2.4 del capítulo dos, se genera un bloque submodelo en *Simulink* que aloje las ecuaciones en tiempo real. Este puede verse en la figura C.2. El modelo completo se muestra en la fig. C.3.

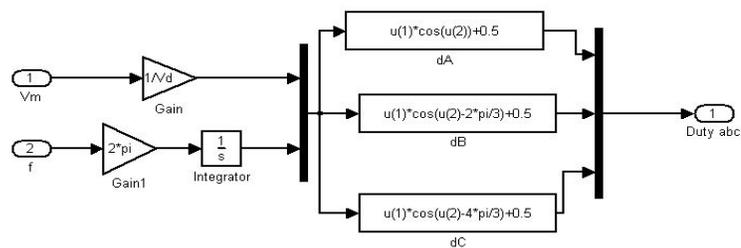


Fig. C.2. Submodelo en *Simulink* para ingresar las expresiones de los ciclos útiles (2.7).

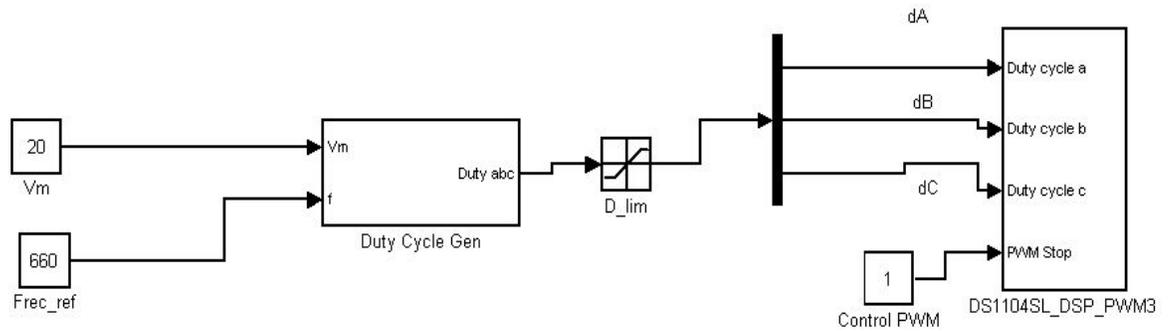


Fig. C.3. Modelo en Simulink de una fuente de tensión CA de magnitud y corriente variables.

C.3. Creación del experimento en Controldesk

Con el modelo en *Simulink* listo para ser ejecutado en tiempo real, debe realizarse un *layout* en *Controldesk* para poder visualizar las señales que se envían desde el sistema DSP hacia el conjunto inversor de potencia. Con este experimento en tiempo real es posible controlar el valor de la magnitud y la frecuencia del RCP para la fuente de tensión de CA y además registrar y reproducir en *Matlab* las corrientes de la carga no lineal para las fases A y B, el valor de la corriente para la fase C, necesaria para el algoritmo de control del filtro, se mide sumando estas dos señales de corriente, pues en un sistema trifásico sin neutro: $i_a + i_b + i_c = 0$.

En este nuevo *layout*, deben colocarse dos botones deslizantes (*sliders*), dos visualizadores (*displays*), dos botones de edición, un osciloscopio (*plotter arrays*) y finalmente un botón de chequeo (*check button*) para el encendido y el apagado del convertidor. Estos instrumentos se encuentran ubicados en la ventana derecha del experimento de *controldesk*, existen varias pestañas deslizantes, las más utilizadas son dos (*Virtual Instruments* y *Data Acquisition*) [4]. Al terminar, el *layout* para la fuente de tensión de CA debe lucir semejante al que se muestra en la fig. C.4.

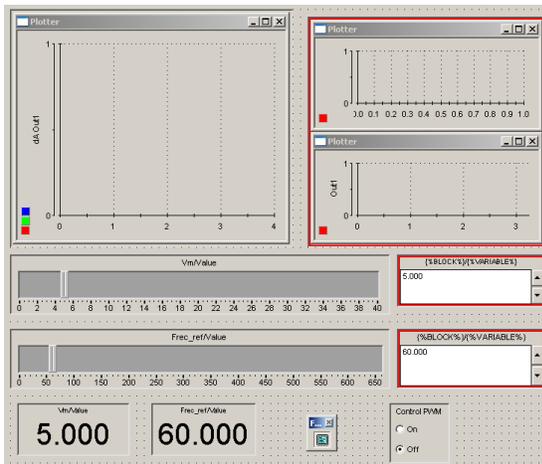


Fig. C.4. Layout en Controldesk para la fuente de tensión variable de CA

Una vez se encuentra listo el layout del experimento, se debe “quemar” (ctrl. + B) el modelo realizado en *Simulink* a la tarjeta DSP, esto significa que *Matlab* optimiza automáticamente el modelo y lo traslada a un código en C que luego graba en el sistema de adquisición *dSPACE*.

En este ejemplo, la frecuencia va hasta 660 Hz y la magnitud no sobrepasa los 40 V. Se debe agregar límite a los ejes de la corriente, se deben asignar también las etiquetas de los ejes y nombrar los estados del botón de encendido y apagado, así como también los de ingreso de tensión y frecuencia. Esto se puede apreciar en la figuras 2.12 y 2.15 de [6].

Ahora es posible correr el experimento en tiempo real. Basta con poner en modo de animación el programa y dar clic en el botón de encendido del layout, previo encendido de la tarjeta inversora desde el interruptor del módulo de trabajo. Si se quiere variar la frecuencia y la magnitud de la tensión, se puede hacer de dos maneras, una por medio de los botones deslizantes, o la otra, por medio de los botones de edición para cada variable.

Al tener en funcionamiento el experimento en tiempo real, es posible comenzar a adquirir las señales de interés, con el objetivo de obtener finalmente los índices de CEL experimentales al sistema **VSI – CNL**.

C.4. RCP para el filtro activo en derivación

En general un RCP está conformado por dos tipos de bloques bien diferenciados: Los llamados bloques de control y los bloques físicos. Los primeros alojan los algoritmos de control, los segundos son circuitos físicos que se encargan de adquirir la información proveniente del exterior, pueden ser transductores y sensores. El controlador del RCP interactúa con los elementos físicos por medio de las entradas y salidas que posee la tarjeta de adquisición y control, estas se

hallan vinculadas con los bloques de I/O del modelo en bloques realizado en *Simulink*.

La figura C.5 ilustra el esquema del RCP para el SAF, este presenta el siguiente flujo de información:

- Señales de entrada al DSP:**
 Son seis señales de naturaleza análoga, tres señales de corrientes de fase de la CNL y tres señales de tensión de fase de la fuente de CA variable, estas se adquieren por medio de usando un arreglo trifásico de transformadores para lograr que las señales de tensión y corriente tengan un nivel adecuado y se encuentren aisladas galvánicamente antes de ingresarse a la tarjeta DSP.
- Señales de salida del DSP:** Serán seis señales PWM de disparo, que tendrán a cargo el control del funcionamiento del inversor trifásico **VSI**, estas señales generadas por la tarjeta DSP son las señales de compuerta para cada uno de los MOSFETS de las tres ramas del puente inversor. Luego de generadas, deben ser correctamente reconstruidas, por medio de circuitos de acondicionamiento de señal que se describen más adelante en este mismo capítulo y que se alojan en la placa de potencia.

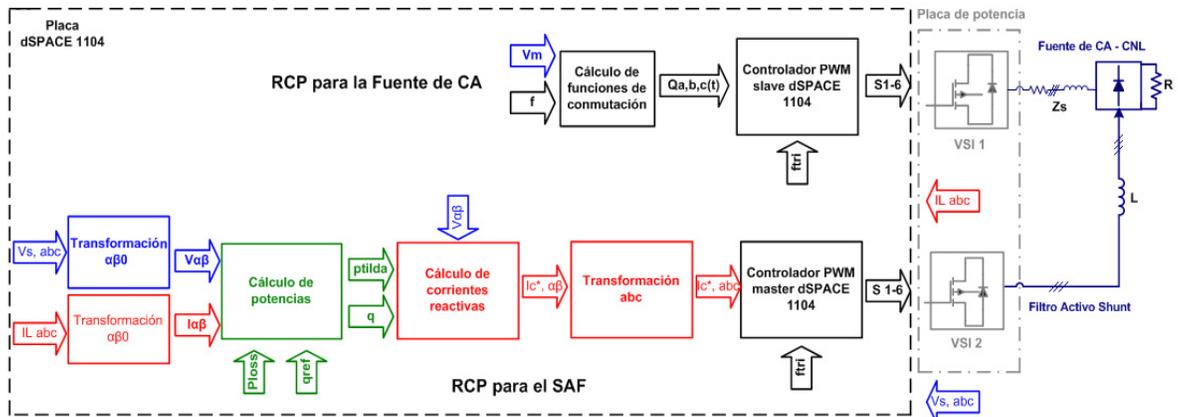


Fig. C.5. Diagrama de bloques del RCP para el filtro activo en Derivación.

Usando los circuitos de sensado de corriente y tensión, se envían éstas al DSP para ser utilizadas como entradas del RCP para el SAF. Obsérvese que la medida de tensión y corriente se hace por medio de un circuito externo a la tarjeta inversora de potencia, por tal motivo esta medida se ubica por fuera del recuadro que simboliza esta tarjeta inversora. Caso contrario sucede con la medida de la corriente de compensación $i_{C,abc}$, pues los sensores de efecto Hall se encuentran embebidos en la misma placa inversora.

C.5. Circuitos

Al observar la figura C.5, puede notarse que el flujo de señales es bidireccional entre la tarjeta DSP y la planta que se quiere controlar. Para proteger es sistema de adquisición de altas tensiones y corrientes, se necesita diseñar circuitos de aislamiento entre la etapa de electrónica de potencia y la tarjeta DSP. Existen otros circuitos que es necesario describir, como son los circuitos de fuentes, de medida, excitadores o drivers, inversor trifásico, enlace de corriente, etc.

Los circuitos que conforman este RCP para el filtro activo *Shunt* son:

- **Fuentes de alimentación CC:**
 - 42 Vcc.
 - +5 Vcc.
 - ±12 Vcc.
 - +15 Vcc (convertidor Flyback).

- **Circuitos de aislamiento y acondicionamiento óptico:**
 - Circuito de señales PWM digitales.
 - Circuito de la señal de fallo.
 - Circuito de la señal de reset de fallo.
 - Circuito de a señal de apagado del inversor.

- **Circuitos de sensado:**
 - Circuito de sensado de corrientes.
 - Circuito de sensado de tensiones.

- **Circuito de excitación (“driver” trifásico IR2133).**
- **Inversor trifásico de tensión.**
- **Enlace de corriente.**

Fuentes de alimentación CC

El funcionamiento de la tarjeta de potencia o placa inversora, requiere de cuatro diferentes niveles de tensión de alimentación directa (**Vcc**): ±5 V, +12 V, +15V y 42 V. Todas se obtienen a partir de la red de alimentación monofásica de CA. El nivel de tensión de 42 Vcc se utiliza para alimentar los MOSFETS de los dos puentes inversores, los otros tres niveles se requieren para la polarización de los componentes electrónicos de los circuitos de excitación (drivers), de sensado y acondicionamiento de señal. El nivel de 15 Vcc se consigue por medio de un

convertidor Flyback embebido en la misma tarjeta de potencia. Cada una de estas fuentes se describe a continuación:

- **Fuente de 42 Vcc:** Fuente de tensión CC regulada, proporciona el nivel de tensión CC para alimentar la parte superior del puente inversor. Se utiliza un bajo nivel de tensión de alimentación, para evitar daños a los componentes y a las personas que trabajen con la tarjeta.
- **Fuente de ± 5 Vcc:** Fuente de tensión regulada que se utiliza para la polarización de los circuitos de acondicionamiento y aislamiento óptico de los pulsos PWM de ambos inversores.
- **Fuente de +12 Vcc:** Suministra la tensión de polarización para los sensores de corriente y sus correspondientes circuitos de acondicionamiento de señal.
- **Fuente de +15 Vcc:** Puesto que algunos componentes electrónicos de la tarjeta de potencia, requieren de un nivel de polarización de 15 volts de naturaleza directa: excitador trifásico y circuitos de aislamiento óptico, se hace necesario utilizar un convertidor elevador que reciba tensiones de 12 Vcc y entregue señales de tensión de 15 Vcc. El convertidor Flyback realiza esta función sin los consecuentes problemas de espacio, disipación de calor y tamaño que aparecerían al usar un transformador. Este convertidor, utiliza un control por corriente y se encuentra embebido en la placa de potencia. Al ser un convertidor que utiliza la integración magnética, su tamaño es bastante reducido y la interferencia electromagnética producida por el convertidor usado como filtro se reduce ostensiblemente [38]. Las aplicaciones más frecuentes de este convertidor son: fuentes de alimentación conmutadas de baja potencia para cargadores de baterías, teléfonos móviles, fuentes de alimentación de PC, generación de grandes tensiones para tubos de rayos catódicos en televisiones y monitores, sistemas de ignición en motores de combustión interna, etc.

El esquema circuital del convertidor *Flyback* se presenta en la fig.C.6.

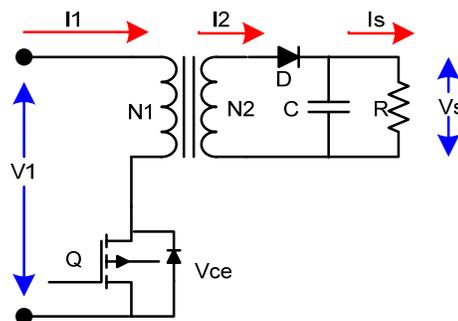


Fig. C.6. Diagrama circuital del convertidor *Flyback*.

Circuitos de aislamiento óptico:

Los circuitos de aislamiento óptico y acondicionamiento de señales digitales operan todos con disparadores de Smith (74HC14) que sirven para reconstruir adecuadamente los pulsos PWM que provienen del sistema DSP, ya que cuentan con un ciclo de histéresis para determinar el nivel de cero lógico de una manera segura, evitando falsos disparos que se encuentren por encima del valor dado al “0” lógico por el ciclo de histéresis. Además todos estos circuitos cuentan con un dispositivo optoacoplador que separa la tierra de la etapa de potencia “G” (inversor trifásico) de la tierra de la etapa de control (tarjeta DSP) “GND_DIG” y evitar así altos niveles de tensión y corriente que podrían destruir los circuitos integrados.

Se tienen básicamente cuatro circuitos de acondicionamiento y aislamiento óptico, a saber:

- **Circuito de acondicionamiento señales PWM digitales:**

Se utiliza para reconstruir y aislar las señales digitales que provienen de la tarjeta DSP, como se cuenta con una placa de potencia con dos inversores trifásicos independientes, se necesita de dos circuitos excitadores que conviertan estos pulsos de control en señales de tensión adecuadas para activar o desactivar la compuerta de los MOSFETS de cada inversor, por lo tanto se necesitan seis circuitos como el que se presenta en la fig. C.7. Para las salidas de las fases A, B y C del inversor VSI_1 y VSI_2 .

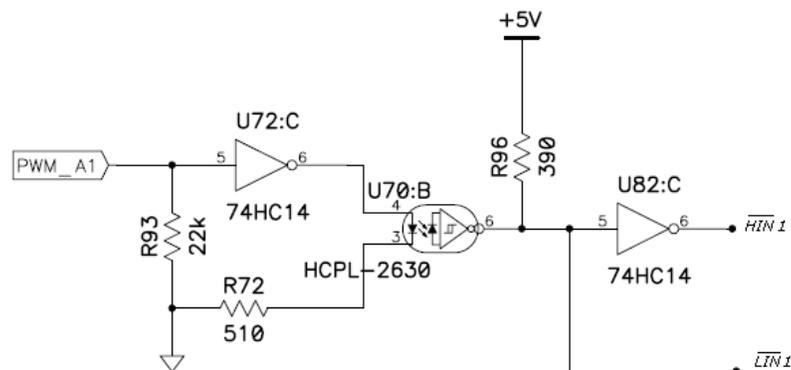


Fig. C.7. Circuito de acondicionamiento de los pulsos PWM.

Cada uno de estos circuitos provee dos salidas que son a su vez las entradas de los pulsos PWM para la mitad superior del inversor (H_{IN1}) y para la mitad inferior (L_{IN1}) que se controlan por medio del circuito excitador, este se describe con mayor detenimiento más adelante en este mismo capítulo.

- **Circuito de acondicionamiento de la señal de Fallo:**

Es el encargado de indicar cuando se ha presentado una falla en el puente inversor debido a una sobre corriente o a una caída de tensión, se cuenta con dos circuitos de la misma topología, uno para cada inversor, la señalización de la falla se hace por medio de un LED de color rojo. Este circuito se puede observar en la fig. C.8.

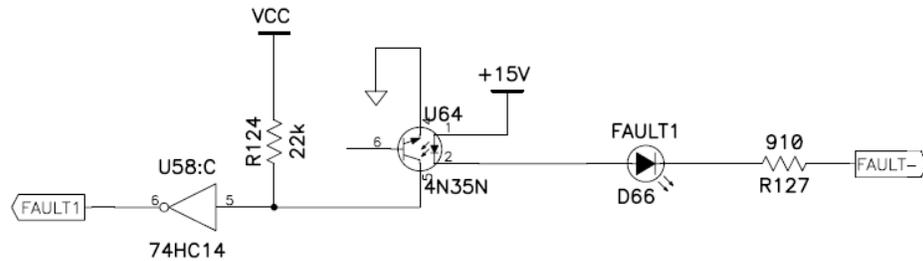


Fig. C.8. Circuito de acondicionamiento de la señal de fallo FAULT.

- **Circuito de acondicionamiento de la señal de Reset de fallo:**

Una vez se ha presentado la condición de fallo y se han verificado las condiciones de conectividad y operación, es posible poner de nuevo en funcionamiento el inversor de potencia. Para esto se requiere de un circuito que permita resetear la condición de fallo por medio de un pulsador S1. Nuevamente se necesitan dos de estos circuitos, uno por cada inversor. Este se indica en la fig. C.9.

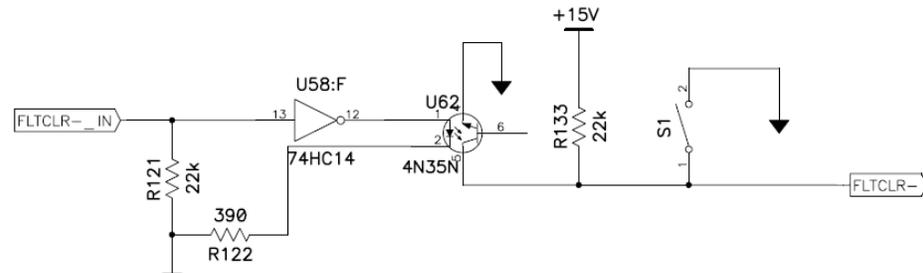


Fig. C.9. Circuito de la señal de fallo RESET de fallo.

- **Circuito de acondicionamiento de la señal de apagado del inversor:**

Al presentarse una acción equivocada, debe asegurarse que el excitador del puente inversor trifásico se desenergice de una manera rápida y segura, este circuito cumple con esa función. Se necesita uno por cada inversor. Esta topología se presenta en la fig. C.10.

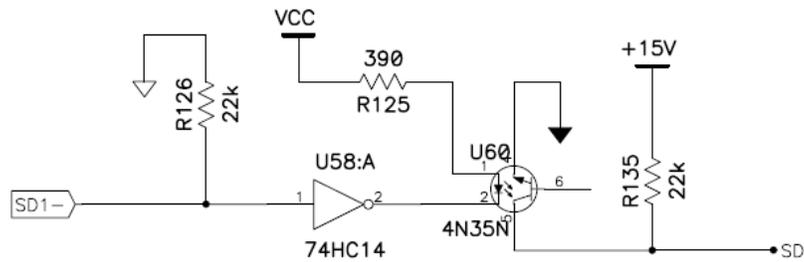


Fig. C.10. Circuito de la señal de fallo apagado del inversor.

Circuitos de sensado

El RCP para el filtro activo *Shunt* debe ser capaz de medir las corrientes de fase de la carga no lineal y las tensiones de fase suministradas por la fuente de CA. Así, se hace necesario contar con circuitos de medida adecuados para estas variables. La corriente de la carga se mide por medio de un arreglo de transformadores, la corriente de compensación se medirá usando sensores de efecto Hall, la tensión de la fuente se medirá también por medio de un arreglo de transformadores. Estas configuraciones para las medidas así como una breve explicación del efecto hall se describen a continuación.

Medida de la corriente de compensación:

Sensores de efecto Hall:

El efecto Hall ocurre cuando sobre un material desconocido se hace circular una corriente CC y se coloca a su vez en medio de un campo magnético uniforme y perpendicular al material bajo prueba. Aparecerá entonces una fuerza magnética sobre los portadores de carga del material, que tenderá a agruparlos a un lado del mismo, apareciendo de este modo una tensión llamada de Hall -en honor a su descubridor *Edwin Herbert Hall*- y un campo eléctrico entre ambos extremos del material.

Entonces un sensor de efecto Hall crea una tensión saliente proporcional al producto de la fuerza del campo magnético y de la corriente. Así, si se conoce el valor de la corriente, entonces se puede calcular la fuerza del campo magnético; si se crea el campo magnético por medio de corriente que circula por una bobina o un conductor, entonces se puede medir el valor de la corriente en el conductor o bobina.

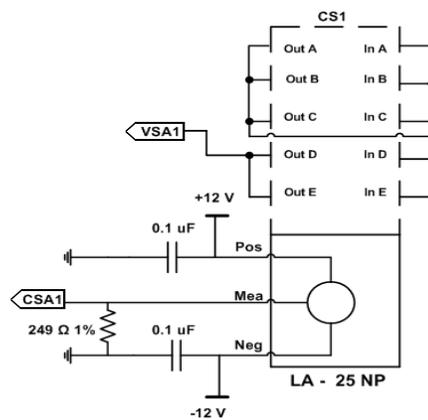


Fig. C.11. Diagrama de conexión del sensor de corriente.

La tarjeta de potencia en la que se alojan los dos inversores trifásicos cuenta con dos sensores de efecto Hall LEM LA 25 NP para la medida de las corrientes de las fases A y B, entre las características más sobresalientes de estos medidores están: excelente precisión y linealidad, alta capacidad de sobrecarga de corriente, alta inmunidad a interferencias externas. Se utilizan principalmente en variadores de velocidad ASD, convertidores estáticos para motores CC, UPS's y en general aplicaciones de electrónica de potencia.

La configuración de la conexión del sensor se indica en la figura C. 11., los parámetros para la topología de conexión se resumen en la tabla C.I. Existen otras configuraciones posibles que se pueden consultar en la hoja de datos suministrada por el fabricante.

Tabla C.1 Parámetros de conexión de los sensores de corriente de efecto Hall.

Número de vueltas del primario	Corriente del Primario		Corriente nominal de salida	Relación de vueltas K_N	Resistencia del primario R_P [mΩ]	Inductancia de inserción del primario [μH]
	Nominal I_{PN} [A]	Máxima I_P [A]				
2	12	18	24	2/1000	1.1	0.09

El circuito que recibe la señal del sensor de corriente se ilustra a continuación, utiliza como tensión de polarización la fuente de ± 12 Volts. Se utiliza un amplificador operacional de instrumentación en configuración seguidor o buffer como circuito de acondicionamiento y amplificación de la señal.

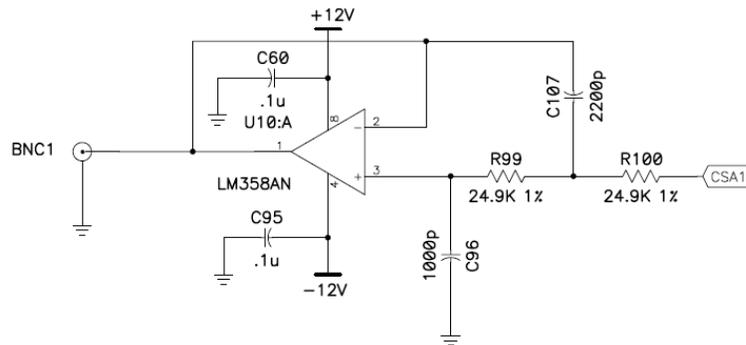


Fig. C.12. Diagrama del circuito de instrumentación para la señal de corriente del sensor de la fase A del inversor VSI_1 .

Esta misma topología se usa para la medida del nivel de tensión en el bus del lado de continua de ambos inversores trifásicos.

Medida de la tensión y de la corriente usando transformadores:

Como solución ante el problema que representaba la medida de la tensión de fase de la fuente de CA y de la CNL, se optó finalmente por la solución clásica y económica del uso de transformadores. En este caso un banco trifásico de transformadores monofásicos de relación 115:9V se usa en configuración Yy no aterrizada pues el sistema implementado es trifásico trifilar. De esta forma, no se presenta desfase en las señales de tensión entre ambos devanados.

La configuración para la medida de la tensión se muestra en la figura C.13 a, en ésta es posible apreciar la diferenciación entre las puestas a masa de la etapa de potencia (placa inversora trifásica) demarcada con la letra **G** y la masa de control (tarjeta DSP) demarcada con la etiqueta **GND DIG**. La configuración de los transformadores para la medida de la corriente es similar, el primario se conecta en serie con cada una de las fases del sistema y el secundario se configura en Y flotante con un resistor en paralelo, así la corriente que medida en el secundario se induce en el secundario y se transforma en tensión siguiendo la ley de Ohm. La configuración usada se muestra en la fig. C.13 b.

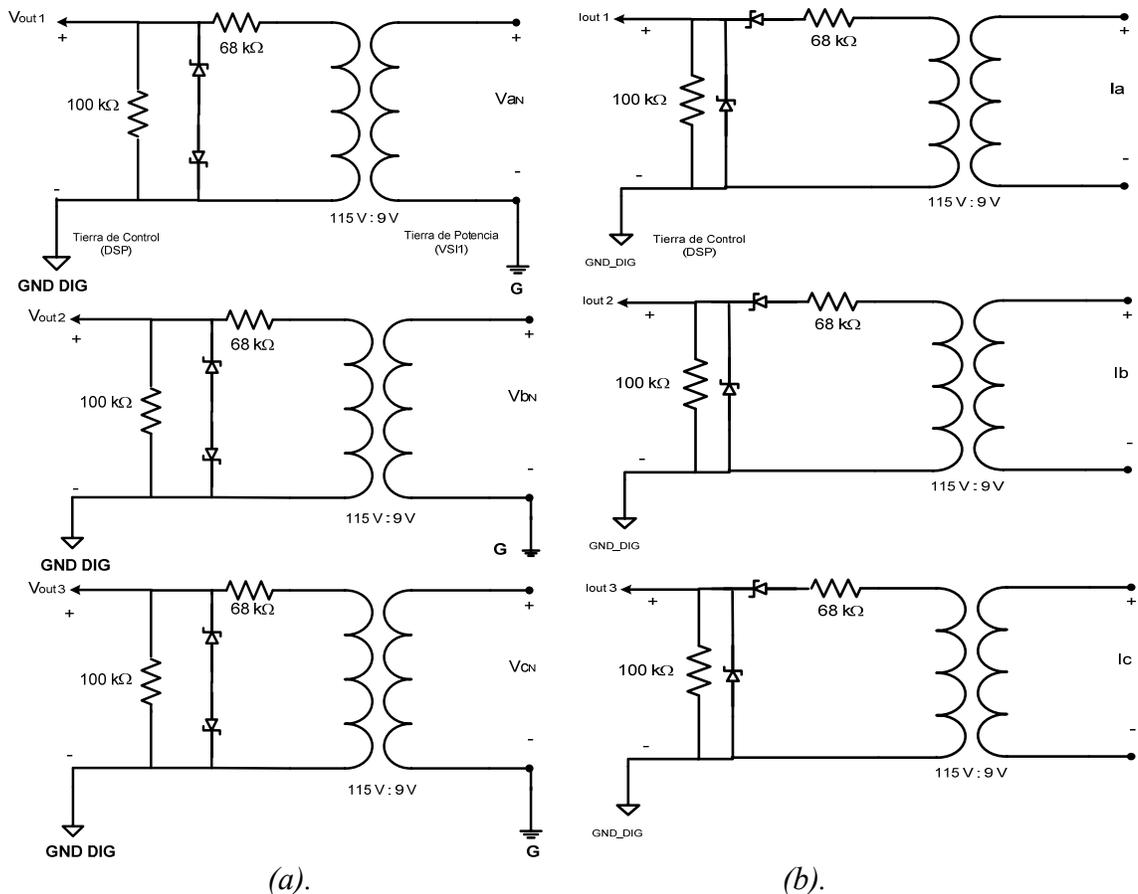


Fig. C.13. a). Conexión trifásica del circuito de medida de tensión y la corriente. (b).

Finalmente, las salidas de tensión V_{aN} , V_{bN} , V_{cN} y las salidas de corriente I_{aN} , I_{bN} , I_{cN} del banco de transformadores de medida, ingresan a la tarjeta DSP por medio de conectores banana – BNC a diferentes canales analógicos digitales para servir como entradas al algoritmo de control del RCP para el SAF.

Circuito excitador trifásico IR 2133:

El excitador trifásico es el encargado de reproducir los pulsos de control provenientes de la tarjeta DSP (es decir, provenientes del circuito de procesamiento digital, con niveles de tensión de 5 Volts máx.), al nivel del circuito de potencia (los puentes inversores trifásicos controlados, que en este caso tienen una tensión máxima de 42 Volts de CC) en el que las señales de disparo del terminal de compuerta llega a ser de 10 o 15 Volts. Como la placa de potencia aloja dos inversores idénticos e independientes, existen consecuentemente dos excitadores trifásicos. Así, bástenos solamente aquí con describir uno de los drivers.

La figura C.14 muestra el bloque que representa el excitador trifásico para el inversor uno. Este debe generar seis señales de disparo de compuerta a partir del patrón PWM, es decir que se tienen seis subcircuitos de control, uno por cada interruptor.

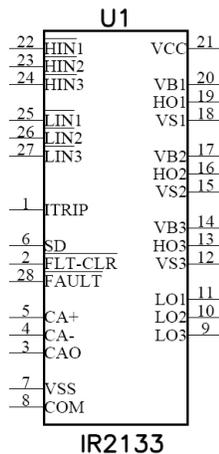


Fig. C.14. Excitador trifásico IR2133.

El lado izquierdo del bloque contiene las entradas $H_{IN1,2,3}$ y $L_{IN1,2,3}$. Estas señales provienen de los circuitos de acondicionamiento del control PWM digital (ver Fig. C.6) y tienen un nivel de tensión de 0 – 5 Volts para los niveles “1” (*high*) y “0” (*low*) lógicos. Las entradas **SD**, **FLT_CLR** y **FAULT**, reciben las señales provenientes de los circuitos de acondicionamiento y aislamiento descritos previamente (Figs. C.7, C.8 y C.9) y se encargan de apagar el inversor, de despejar la condición de falla y de reportar la ocurrencia de una falla por sobrecorriente, respectivamente. La entrada **ITRIP** contiene un comparador de corriente y es la protección primaria del driver contra sobrecorrientes. Está también la entrada de polarización del driver (**Vcc**) que utiliza un nivel de 12 Volts y el pin para el hilo de retorno.

Las señales de disparo tienen que ser capaces de poner en conducción los transistores, es decir deben disparar los MOSFET de la parte superior ($H_{O1,2,3}$) del inversor y los de la parte inferior ($L_{O1,2,3}$), respectivamente. Las entradas y las salidas se hallan fuera de fase. La tensión de la compuerta V_G debe ser mayor en 10 Volts a la tensión de la fuente V_s para los transistores de la mitad superior del inversor, e igual a **Vcc** para los de la mitad inferior. Es decir, ambos transistores operan con una sola fuente de alimentación (operación bootstrapp). El inversor está diseñado para trabajar con canales flotantes, los niveles de tensión de compuerta tienen un rango de 10 a 20 volts de CC, además presenta una lógica que impide la conducción simultánea de los interruptores de una misma rama.

El diagrama de bloques funcionales del excitador trifásico se presenta a continuación:

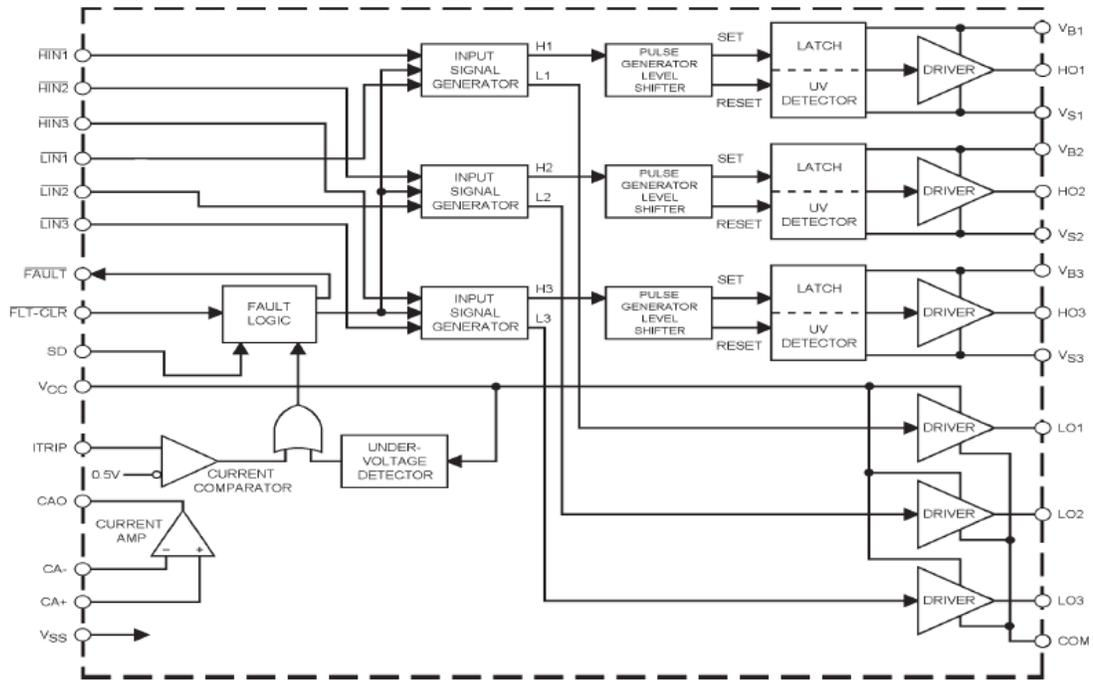


Fig. C.15 Diagrama de bloques funcionales del excitador trifásico IR2133.

La topología del inversor trifásico y su correspondiente excitador se describen en la sección siguiente.

Inversor Trifásico de tensión

Los inversores trifásicos controlados (VSI_1 y VSI_2) están contruidos con transistores de efecto de campo MOSFET de canal N.

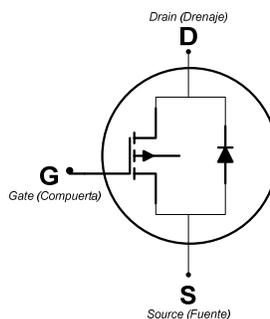


Fig. C.16. Terminales de un transistor MOSFET

El terminal de fuente normalmente el negativo, el positivo es el terminal de fuente, reciben sus nombres por que son la fuente y el drenaje de electrones en el material semiconductor. E control se realiza mediante el terminal de compuerta, el

cual se activa al presentarse un nivel de tensión determinado entre *compuerta* y *fuentes*, es decir que V_{GS} controla la magnitud de I_D .

Se puede observar en la Fig. C.16 un diodo conectado en antiparalelo al MOSFET, este se conoce como diodo intrínseco, pues forma parte de la estructura de silicio del transistor, esto equivale a decir que es una consecuencia de la manera en que se fabrican los MOSFET de potencia. Se puede usar como diodo de rueda libre si la frecuencia lo permite [2].

La rama para la fase A del inversor VSI_1 , se muestra en la fig. C.17.

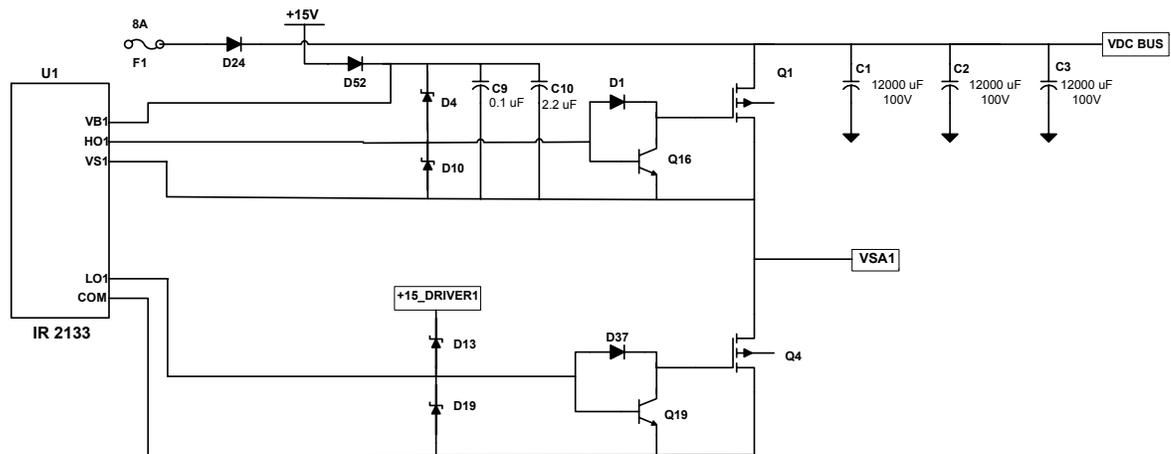


Fig. C.17. Circuito de la fase A del inversor trifásico VSI_1

Una característica que hace interesante la topología de este inversor es la presencia del transistor bipolar de unión y el diodo conectados en paralelo al terminal de compuerta de ambos MOSFETS de las ramas. Su presencia constituye una ventaja pues en aplicaciones en las que se requieran altas frecuencias de conmutación, es este transistor auxiliar el que realiza la descarga del tanque de tensión V_{GS} y evitar así errores en la conmutación. Esta topología se conoce como topología de descarga activa. Las otras dos ramas de inversor VSI_1 y el inversor VSI_2 completo, siguen la misma topología, en la Fig. C.17 no se muestra el circuito de polarización del excitador trifásico U1, ni el circuito de medida de la corriente. Para un análisis exhaustivo del inversor y sus ramas restantes, revísense los planos del anexo 1.

Con este circuito se termina la descripción de todos los circuitos involucrados en el desarrollo de este RCP para el SAF.

ÍNDICE GENERAL

A

Acondicionadores Activos de la Calidad de la Potencia, 26
acondicionadores activos de potencia, 4
Active Power Filters, 26
adquisición, 7
APF, 8
armónicos, 28
armónicos impares, 38

B

balance de fases, 26
Butterworth, 42

C

calidad de la energía, 3
carga no lineal, 4
carga resistiva, 17
CEL, 18

Ch

Chevicheff, 47

C

Circuito de excitación, 85
Circuito excitador trifásico, 91
Circuitos de aislamiento óptico, 86
compensación, 4
Componentes armónicas, 24
conmutación natural, 17
control, 7
controlador, 32
Controldesk, 10
convertidor de corriente alterna, 11
convertidor Flyback, 86
convertidor PWM, 32
corrección del factor de potencia, 26
corrientes de compensación, 33
corrientes de referencia, 35
corrientes reactivas, 34

D

distorsión armónica de corriente, 24
distorsión armónica en corriente, 16
distorsión armónica trifásica, 49
dSPACE, 7

E

Enlace de corriente, 85
escenario experiment, 55
Estrategia de control a potencia constante, 36
Estrategia de control con fuente de corriente sinusoidal, 36
Experimento, 49

F

factor de potencia, 26
factor de potencia trifásico, 49
FACTS, 4
FDA Tool, 47
filtro activo en derivación, 4
filtro activo en paralelo, 27
filtro pasa altos, 36
filtro Shunt, 27
Filtros Activos de Potencia, 26
filtros activos en derivación, 5
Flicker, 26
fp, 4
frecuencia de corte, 36
fuente de CA, 11
Fuentes de alimentación CC, 85
funciones de conmutación, 13

I

IEC 61000-3-2, 4
impedancia, 24
índices de calidad de la energía, 21
inversor de CC / CA,, 12
inversor trifásico, 93
Inversor trifásico de tensión, 85
inversores trifásicos controlados, 93

L

laboratorio de calidad de la energía y electrónica de potencia, 5
LACEP, 5

M

marco de referencia estacionario, 38
Matlab, 7
medida de la corriente, 90
medida de la tensión, 90
MOSFET, 16

O

ondulador, 12

P

pérdidas, 18
potencia eléctrica, 27

potencia imaginaria, 30
potencia oscilante, 42
potencia real, 30
Principio de compensación de corriente en derivación, 28
prototipo experimental, 49
PS, 36
puntos de medida, 46
PWM, 10

R

RCP para el SAF, 79
Real Time Workshop, 10
rectificador de seis pulsos, 11

S

sensor de efecto Hall, 89
señales de disparo, 92
simulación, 21
Simulink, 16
sistema de desarrollo DSP, 10
sistema trifásico, 27

T

tarjeta DSP, 47
tarjeta inversora de potencia trifásica, 7
teoría p-q, 27
THDi, 4
tiempo real, 7

V

VSI, 22

Bibliografía

[1] Hincapié Jaime L., “Construcción de un control RCP para ser utilizado como herramienta Pedagógica y de Investigación”, Tesis de Maestría, UN sede Manizales, DIEEC, 2006, capítulo 1, páginas 14 – 19, capítulo 2, páginas 19 – 21.

[2] Bruno Marcelo A., “Control Continuo de Velocidad por Flujo Orientado, de un Motor de Inducción, Utilizando Metodología RCP”, Tesis de Maestría, Facultad de Ingeniería, Universidad de Buenos Aires, 2003. Cap 5, páginas 53 – 55, 60 – 63.

[3] Mohan, Ned. “Electric Drives, an integrative approach”, Department of Electrical and Computer Engineering University of Minnesota, Minneapolis, USA, MNPERE, 2003. Cap 4, Section 4.6.2, páginas 4-17 a 4-22.

[4] dSPACE user manuals: “First Works Steps”, “Hardware installation and Configuration”, “dSPACE Software installation and Management Guide”, “DS 1104 Hardware Installation and Configuration”, “Controldesk Automation Guide”, “Controldesk Experiment Guide”, dSPACE Manufactures, for release 5.0, 2005, <http://dSPACE.de>.

[5] “DSP Based Electric Drives Laboratory USER MANUAL”, Department of Electrical and Computer Engineering University of Minnesota, 2005. Experiment # 7 Charaterization of Induction Motor, páginas 65 – 69.

[6] Hincapié Jaime L., “Construcción de un control RCP para ser utilizado como herramienta Pedagógica y de Investigación” Manual de prácticas de laboratorio, práctica 2, “Construcción de un modelo en tiempo real”.

[7] Mohan Ned, Robins W., Imberston P., Tore M., Undeland, Razvan, Kumar A. and Philip J. “Restructuring of First Courses in Power Electronics and Electric Drives That Integrates Digital Control”. IEEE Transactions on Power Electronics, vol. 18, No 1, 2003.

[8] Electromagnetic compatibility (EMC) – Part 3-2: Limits – Limits for harmonic current emissions” (equipment input current ≤ 16 A per phase), IEC 61000 - 3- 2, IEC 2004.

[9] IEEE Trial-Use Standard Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Non sinusoidal, Balanced, or Unbalanced Conditions, IEEE standard 1459 – 2000.

[10] IEEE Recommended Practice for Monitoring Electric Power Quality IEEE Standard 1159-1995.

[11] IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems IEEE Standard 519-1992.

- [12] Guide for Applying Harmonic Limits on Power Systems P519A/D5 May 4, 1996 Prepared by the P519A Task Force of the Harmonics Working Group (IEEE PES T&D Committee) and SCC22 - Power Quality, May 1996.
- [13] Gyugi L.y Strycula E. C, “Active AC Power Filters”, IEEE – IAS Annual Meeting, 1976, páginas 529 – 535.
- [14] Akagi H., et al., “Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components”, IEEE Transactions on Industry Applications, Vol 1A, N° 3, May / June 1984, páginas 625-630.
- [15] Aredes, M. “Power Line Conditioners”, Tesis de Doctorado, Universidad Técnica de Berlín, capítulo 2, páginas 20 – 28, capítulo 3, páginas 31 – 35, Berlín, 1996.
- [16] Cano Eduardo., Ramírez S., “Calidad de la Energía Eléctrica”, Universidad Nacional de Colombia sede Manizales, Departamento de Ingenierías Eléctrica, Electrónica y de Computación, Ed. Unibiblos, 2006, capítulo 7.
- [17] López A., “Método de control de Filtros Activos de Potencia en Paralelo Tolerante a Perturbaciones de la Tensión de Red”, Universidad de Cantabria, Facultad de Ciencias, Departamento de Electrónica y Computadores, Santander, Junio 2004, Capítulo 3.
- [18] Milanés M., et al., “Comparison of Control Strategies for Shunt Active Power filters in Three Phase Four Wire Systems” , IEEE Transactions on Power Electronics, Vol 22, N° 1, Enero 2007, páginas 229 – 236.
- [19] Clarke, Edith, Circuit analysis of A-C power systems Vol. 1 y Vol. 2. New York 1943.
- [20] Watanabe E., Aredes M. , “Teoría de Potencia Activa y Reactiva Instantánea y Aplicaciones - Filtros Activos y FACTS”-, UFRJ, Rio de Janeiro, Brasil, 1998.
- [21] PIGASO A., “Método de Control de Filtros Activos de Potencia Paralelo Tolerante a Perturbaciones de la Tensión de Red”, Universidad de Cantabria., Cap. 3.
- [22] Real Time Workshop, <http://www.mathworks.es/products/rtw/description1.html>, Mathworks, descripciones 1 a 6. Mathworks, Mayo de 2009.
- [23] Bird M., J. F. Marsh, y p. R. Mclellan “Harmonic reduction in multiple converters by triple-frequency current injection,” inst. Elect.eng. Proc., vol. 116, no. 10, pp. 1730-1734, 1969.
- [24] Ametani, A “harmonic reduction in thyristor converters by harmonic current injection,” IEEE trans. Power appl. Syst., Vol. Pas-95, pp. 441-449, 1976.
- [25] Nuñez C., Londoño Alexander, “filtro activo híbrido”, grupo de investigación en Electrónica de Potencia, UTP, Pereira, proyecto en ejecución (del 01 – feb – 2005 al 01 – abr. 2007), Pereira 2007.

[26] Alzate Alfonso, “Compensación de armónicos con un filtro activo de potencia”, grupo de investigación en Electrónica de Potencia, UTP, Pereira, proyecto en ejecución (del 01 – sep – 2006 al 01 – sep. 2007) Pereira 2007.

[27] Lumbreras Manuel, “Filtros Activos de Potencia para la compensación instantánea de armónicos y energía reactiva”, Tesis Doctoral, Universitat Politècnica de Catalunya Departament d’Enginyeria Eléctrica, Barcelona, mayo 2006.

[29] Esfandiari A., Parniani M., Eemadi A., Mokhtari H., “Application of the UPQC for mitigating electric arc furnace disturbances”, international journal of power and energy systems, November 2006.

[30] Chandra A. Et al., “An improved control algorithm of shunt active filter for voltage regulation, harmonic elimination, PF correction, and balancing of nonlinear loads”, IEEE transactions on industry applications, vol. 15, n° 3, May 2000, pp 495 – 507.

[31] Ribeiro E. R., Y Barbi I., “harmonic voltage reduction using a series active filter under different load conditions”, IEEE trans. Power electronics, vol. 21, n° 5, September 2006, pp. 1394 – 1402.

[32] Svensson J. Y Ottersten R., “Shunt Active Filtering of Vector Current Controlled VSC at a moderate switching frequency, IEEE transactions on industry applications, vol. 35, n° 5, September, october 1999, pp 1083 – 1090.

[33] Asiminoaei, L., Lascu, C., Blaabjerg, F., “performance improvement of shunt active power filter with dual parallel topology”, IEEE transactions on power electronics, vol 22, n° 1, January 2007, pp 249 - 259.

[34] Mohan N, Robins W., Imbertston P., Tore M., Razvan H., Kumar A. and Philip J. “Restructuring of first courses in power electronics and electric drives that integrates digital control”. IEEE transactions on power electronics, vol. 18, no 1, 2003.

[35] Detjen, D., Schroder, S., “”Embedding DSP Control Algorithms In Pspice”, IEEE transactions on Power Electronics. Vol. 18, n° 1 January 2003, pp. 294 – 300.

[36] Mohan N, “First Course on Power Electronics and Drives”. Minneapolis, Mn: Mnpere, 2005. [online]. Disponible: www.mnpere.com.

[37] Prado F., Patricia, “Implementación de una técnica de conmutación suave a un convertidor Boost monofásico para corregir el factor de potencia”, Universidad Nacional de Colombia, sede Manizales, Maestría en Ingeniería – Automatización Industrial, DIEEC, 2008.

[38] Ding Kai Zha Xiao-ming Chen Yun-ping, “The Analysis of Nonlinear Dynamical Behaviours of Active Power Filter and its Capability of Suppressing EMI”, ICIEA 2006

[39] Akagi H., “Active Harmonic Filters”, Proceedings of the IEEE, vol. 93, no. 12, December 2005.