referencia, se procede a mostrar un diagrama de bifurcaciones del comportamiento de la tensión en la carga y el error frente a la variación de la referencia. Esto se ve en las figuras (5.20(a)) y (5.21(a)) donde se puede apreciar que para valores de referencia de -18V, -5.5V, 5.5 y 18V, el error es más bajo. Para valores de referencia cercanos a cero se puede observar que el error tiende a infinito esto es debido a que en la ecuación (5.1) la referencia esta en el divisor y cuando pasa por cero, el error se hace infinito.

De las gráficas (5.18(b)),(5.19(b)),(5.20(b)) y (5.21(b)). Se puede concluir que el convertidor controlado con la técnica ZAD y FPIC regula muy bien las señales a la salida y se comporta igual para el caso cuando no se esta sensando la alimentación  $\pm E$ .

#### Perturbaciones en la alimentación

En este apartado se realizan pruebas, perturbando la entrada de alimentación E que entra al inversor, con el fin de evaluar cómo es el comportamiento del sistema ante variaciones de la entrada de alimentación de la etapa de potencia. Para esto se dejan los parámetros usados en la tabla 5.1, con una tensión de referencia de 20V y con un valor de  $K_s = 2$ .

Para comparar resultados y sacar conclusiones se procede a realizar cambios en la entrada de alimentación así: con E = 30V, con E = 27 y con E = 25.

**CON E=30V** En la figura (5.22(a)) se muestra la tensión a la salida en el condensador y error presente en el mismo con E=30V, en esta gráfica se puede observar que el error esta en la franja de -0.5% a 0.5%.

**CON E=27V** En la figura (5.23(a)) se muestra la tensión a la salida en el condensador y error presente en el mismo cuando E=27V, se puede observar que al disminuir en 3V el tensión de alimentación el error aumento y ahora varia entre -0.5 % y 0.8 %.

**CON E=25V** En la figura (5.24(a)) se muestra la tensión a la salida en el condensador y error presente en el mismo cuando E=25V, se puede observar que al disminuir en 5V el tensión de alimentación el error aumento y ahora varia entre -0.5 % y 1 %.



Figura 5.20: Diagrama de bifurcaciones de  $v_c$  y Error ante variación de referencia



Figura 5.21: Diagrama de bifurcaciones de  $v_c$  y Error ante variación de referencia



Figura 5.22: Tensión la salida, Error y ciclo de trabajo para  $K_s=1,\!1$ 



Figura 5.23: Tensión a la salida  $\upsilon_c$ y Error con E=27V



Figura 5.24: Tensión a la salida  $v_c$  y Error con E=25V

### CON E VARIABLE DESDE 21V y 33V

Para esta prueba se hace una variación de la tensión de alimentación (E) desde 21V hasta 33V con el fin de observar como cambia el tensión y el error de tensión a la salida. Los resultados se ven en

21.0 20.8 20.6 20.4 20.2 [<u>></u>] 20.0 19.8 19.6 19.4 19.2 19.0 21 E[V] (a) Sensando E [^] 19 Ň 20 E[V] (b) Sin sensar E

las figuras (5.25(a)) y (5.26(a)), de estos se puede concluir que el convertidor sigue regulando bien con errores inferiores al +/-1 % incluso con disminución de la tensión E de entrada.

Figura 5.25: Salida  $v_c$  con E variable entre 21V y 33V

De las señales tomadas cuando no se esta sensando E (ver figuras 5.22(b), 5.23(b), 5.24(b), 5.25(b),



Figura 5.26: Error de  $v_c$  con E variable entre 21V y 33V

5.26(b). Se concluye que al disminuir la alimentación E, la tensión ( $v_c$ ) cae proporcionalmente y por lo tanto se incrementa el error.

#### 5.1.3. Diagramas de bifurcaciones variando el parámetros de control Ks

A continuación se realiza una variación del parámetro de control  $K_s$  desde 2 hasta 0 teniendo fijo el parámetro de control N=1, esto con el fin de determinar las dinámicas presentes en las variables del sistema cuando se varia el parámetro  $K_s$ . Estos resultados son mostrados tanto para el sistema simulado, el sistema real sensando la alimentación (*E*) y para el sistema real sin sensar la alimentación (*E*).

Para esta prueba se trabajó con los valores de la tabla 5.1 y los resultados son los mostrados en las figuras: (5.27), (5.28),(5.29), (5.30), (5.31),(5.32) y (5.35)).

En la figura (5.27) se muestra la dinámica presente en la variable controlada  $v_c$  para un rango de valores de  $K_s$  entre 0 y 2. En la figura (5.27(b)) puede apreciar que en la zona desde 1.2 hasta 2 el sistema es regulado (ver figura (5.28(a))) y el error presente en esta zona es inferior a  $\pm 0.5$ %. Para valores menores a 1.2 en el parámetro  $K_s$ , el sistema no regula, presenta caos y el error se incrementa hasta que el sistema se apaga.

En las figuras (5.27(c) y (5.28(b). Se puede ver que para el caso donde no se sensa el valor de alimentación E el diagrama de bifurcaciones esta desplazado un poco a la derecha con lo que se tiene que el límite de la estabilidad para este caso es  $K_s = 1,5$  y para valores inferiores a este se presenta caos al igual que en el caso donde se sensa E.

En la figura (5.29(a)) se muestra el mismo diagrama de bifurcaciones de  $v_c$  contra el parámetro  $K_s$ , visto en un osciloscópio Tektronix donde se grafica la tensión  $v_c$  contra el parámetro de bifurcación  $K_s$ .

En la figura (5.31(b)) se muestra el diagrama de bifurcaciones de  $i_L$  contra  $K_s$ , muestreando para cada periodo de conmutación.



Figura 5.27: Diagrama de bifurciones de  $v_c$  contra el parámetro  $K_s$ 



Figura 5.28: Diagrama de bifurciones de  $\upsilon_c$  contra el parámetro K<br/>s en el rango de 0.7 a 2



Figura 5.29: Diagrama de bifurcaciones de  $v_c$  contra el parámetro  $K_s$  en osciloscópio



Figura 5.30: Diagrama de bifurcaciones de Error de  $v_c$  contra el parámetro  $K_s$ 



Figura 5.31: Diagrama de bifurcaciones de  $i_L$  contra el parámetro  $K_s$ 



Figura 5.32: Diagrama de bifurcaciones de iR contra el parámetro  $K_s$ 

En la figura (5.32(a)) se grafica la corriente en la carga, la cual converge aproximadamente a 0.13A como muestra la figura (5.33(a)).



Figura 5.33: Diagrama de bifurcaciones de iR contra el parámetro  $K_s$  en el rango de 0.7 a 2 Por último se grafica en (5.34(b)) el ciclo de trabajo contra el parámetro de bifurcación y para el

estado estable este converge aproximadamente a 0.83.

Se concluye que para las dos condiciones (sensando E y con E constante) el sistema regula con errores inferiores del orden de  $\pm 0.5$  % cuando no se tiene el parámetro de control N=1 y  $K_s$  mayor a 1.2, y cuando el parámetro de control  $K_s$  disminuye se pierde la regulación y se encuentra caos.

De los diagramas de bifurcaciones simulados ( ver figuras (5.34(a)), (5.31(a)), (5.30(a)) y (5.27(a))), se observan órbitas nT periódicas presentes al variar el parámetro de control  $K_s$ , las cuales no se observan en los resultados experimentales. Se tendría que sincronizar el muestreo en el modelo real al igual que se hizo en la simulación, pero hay que tener presente que existen ruidos que se suman a las señales reales.

Con esta sección se concluye que se han obtenido mejores resultados cuando se trabaja con las técnicas de control ZAD y FPIC, para el caso donde se sensa la alimentación a la entrada (E), sobre todo cuando hay perturbaciones en esta.





Figura 5.35: Diagrama de bifurcaciones de d contra el parámetro  $K_s$  en el rango de 0.7 a 2

## Capítulo 6

# Resultados con ZAD y FPIC para señales DC-AC

#### Resumen:

En este capítulo se presentan los resultados obtenidos para el convertidor en estudio controlado con las técnicas de control ZAD y FPIC, para seguimiento de señales en modo alterno (sinusoidal, cuadrada, triangular). Todos los resultados son tomados sensando la tensión de alimentación (E) e ingresándola a los controladores.

Los resultados presentados en esta sección son obtenidos del prototipo experimental descrito en el capítulo (3). El convertidor toma la energía de una fuente dual marca BK PRECISION referencia (1761) configurada para entregar  $E=\pm 32$  Voltios. Esta tensión de alimentación (E) es sensada y llevada a los controladores ZAD y FPIC, con el fin de que detecten las posibles variaciones que pueden ocurrir en la tensión de alimentación. Los parámetros del convertidor y de los controladores son mostrados en la tabla 6.1.

Fue necesario reducir el valor del condensador utilizado en el filtro LC con el propósito de poder seguir señales AC a mayor frecuencia por lo tanto se colocó uno de valor  $C = 57,68 \,\mu F$ .

### 6.1. Seguimiento de señales AC

En las gráficas ((6.1),(6.2) y (6.3)), se muestra el desempeño de las técnicas de control cuando la señal a seguir tiene forma sinusoidal de  $20 * sen(2\pi * 20t) V$ .

En la figura (6.1), en la parte superior (CH2) se muestra la salida de potencia que alimenta al filtro LC. Esta señal es de tipo PWM de pulso centrado, tiene una amplitud de  $\pm 32V$ ; notese que este canal tiene una ganancia de 50V/div y esta señal está conmutando a una frecuencia constante de

Parámetro	Descripción	Valor
R	Resistencia de Carga	$151,3\Omega$
С	Capacitancia	$57,\!68\mu f$
L	Inductancia	3,945mH
rL	Resistencia interna	$4\Omega$
Е	Tensión de entrada	$\pm 32V$ (Fuente dual)
Fc	Frecuencia de conmutación	5 kHz
Fs	Frecuencia de muestreo	25 kHz
$K_s$	Parametro de control con ZAD	5
Ν	Parámetro de control con FPIC	1

Tabla 6.1: Tabla de parámetros usados para seguimiento de señales



Figura 6.1: PWMC,  $v_c e iR$  cuando  $v_{ref} = 20sen(2\pi * 20t)$ 

5kHz. En la parte media de la figura (CH3) con una ganancia de 10V/div, se muestra la salida de tensión  $v_c$  que tiene una amplitud de 20V y frecuencia 20Hz. En la parte inferior (CH1) con una ganancia de 200mV/div, se muestra la salida de corriente el la carga iR puesto que la impedancia de carga es de 151,3 $\Omega$  la corriente en la misma es de aproximadamente de 132mA pico.

En la figura (6.2) se muestran la tensión en el condensador ( $v_c$ ), la corriente en el inductor ( $i_L$ ) y



Figura 6.2:  $v_c$ ,  $i_L$  e iR vistas en *ControlDesk*, cuando  $v_{ref} = 20sen(2\pi * 20t)$ 



Figura 6.3:  $v_c$ , d y Error vistas en ControlDesk, cuando  $v_{ref} = 20sen(2\pi * 20t)$ 

la corriente en la carga (iR) y en la figura (6.3) se muestra la tensión en el condensador  $(v_c)$ , el ciclo de trabajo (d) y el error de la salida de tensión (Error) en porcentaje. Las señales mostradas en las dos figuras son adquiridas en el programa *ControlDesk* para la misma señal de referencia  $20 * sen(2\pi * 20t)$ . De ellas se puede concluir que el ciclo de trabajo no se satura, presenta la misma

forma de la onda de tensión a la salida, en cuando al error se puede ver que está en la franja de  $\pm 5$  %, la corriente en el inductor ( $i_L$ ) está atrasada de la señal de tensión ( $v_c$ ). La señal de corriente en el inductor en su forma real tiene un rizado grande debido a la conmutación de los transistores a 5kHz, pero para este caso solamente se está mostrando la señal muestreada a 5kHz.



Figura 6.4: PWMC,  $v_c \in iR$  cuando  $v_{ref}$  es una onda triangular

La figura (6.4) se muestra el desempeño de los controladores cuando la señal a seguir es una onda triangular de amplitud 20V y frecuencia de 20Hz. En ella se muestra en la parte superior la entrada PWMC de alimentación del filtro, la tensión a la salida  $v_c$  y la corriente iR.

# 6.2. Comportamiento ante cambios en la señal de referencia ( $v_{ref}$ )

En la gráfica (6.5) se muestra el desempeño del convertidor ante una variación en amplitud de la señal a seguir. Primero se tiene una onda seno de amplitud 30V con frecuencia 20 Hz y luego de un tiempo se cambia instantáneamente su amplitud a 20V. Se puede observar en esta gráfica que el controlador PWM digital basado en las estrategias ZAD y FPIC responde rápidamente y sin sobreimpulsos en el transitorio ante cambios de amplitud en la señal de referencia.



Figura 6.5: Cambio instantáneo en la amplitud de la señal a seguir pasando de 30V a 20V



Figura 6.6: Cambio instantáneo en la forma de onda de la señal a seguir pasando de sinusoidal a cuadrada

En la gráfica (6.6) se hace un cambio rápido de la señal de referencia pasando de tener una señal seno de 20V pico con frecuencia de 10 Hz a tener una señal cuadrada de 20V pico con la misma frecuencia.

En la figura (6.7) se hace un cambio de la señal de referencia empezando con una triangular de 30V y 10Hz a tener una señal seno con las mismas características.



Figura 6.7: Cambio instantáneo de la señal a seguir pasando de triangular a sinusoidal

En la figura (6.8) se realiza un cambio en la frecuencia de la señal de referencia se pasa de tener una señal  $v_{ref} = 25sen(2\pi * 10t)$  a una de  $v_{ref} = 25sen(2\pi * 20t)$ .

En las gráficas ((6.9), (6.10) y (6.11)), se realizan cambios en la señal de referencia, la cual está compuesta por la suma de una señal de corriente alterna más una señal de corriente directa y se grafican tanto la tensión a la salida  $v_c$  como la corriente en la carga iR. En la figura (6.9) se realiza el cambio de  $v_{ref} = 10sen(2\pi * 50t) V$  a una de  $v_{ref} = 20 + 10sen(2\pi * 50t) V$ . En la figura (6.10) se parte de una onda  $v_{ref} = -20 + 10sen(2\pi * 50t) V$  a una de  $v_{ref} = 20 + 10sen(2\pi * 50t) V$ . En la figura (6.11) se realiza el cambio en la señal de referencia así: se parte de una señal triangular de amplitud 10V sumada con un *offset* de -20V y frecuencia 10Hz a una triangular de amplitud 10V con *offset* de +20V y frecuencia 10Hz. Se concluye que las técnicas de control ZAD y FPIC se adaptan rápidamente a cambios en la forma de onda, a cambios en la amplitud, y en la frecuencia de la señal de referencia.



Figura 6.8: Cambio de instantáneo de frecuencia en la señal de referencia pasando de 10Hz a 20Hz



Figura 6.9:  $v_c$  e iR cambiando la referencia de  $v_{ref} = 10sen(2\pi * 50t)$  V a  $v_{ref} = 20 + 10sen(2\pi * 50t)$  V

## 6.3. Comportamiento ante perturbaciones en la carga

En las figuras ((6.12), (6.13) y (6.14)), se muestra el comportamiento del convertidor controlado con las técnicas de control ZAD y FPIC (con  $K_s = 5$  y N=1), para seguimiento de la señal de referencia



Figura 6.10:  $v_c$  e iR cambiando la referencia de  $v_{ref} = -20 + 10sen(2\pi * 50t) V$  a  $v_{ref} = 20 + 10sen(2\pi * 50t) V$ 



Figura 6.11:  $v_c \in iR$  cambiando la  $v_{ref}$  cuando es triangular con offset

 $v_{ref} = 20sen(2\pi * 20t) V$ . En estas gráficas se muestra en la parte superior la tensión a la salida  $v_c$ y en la inferior la corriente en la carga iR, cuando se conecta y se desconecta la carga  $R = 151,3\Omega$ .

En las figuras (6.15 y 6.16) se realiza el cambio de carga así en el primer instante se tiene la carga



Figura 6.12:  $v_c \in iR$  con cambio de carga de  $R = 151, 3\Omega$  a circuito abierto  $(R \to \infty)$ 



Figura 6.13:  $v_c$  e iR con cambio de carga de  $R = 151,3\Omega$  a circuito abierto  $(R \rightarrow \infty)$ 

 $R = 256,3\Omega$  y se cambia instantáneamente a la carga  $R = 151,3\Omega$ . En estas gráficas se puede ver que la variable controlada en este caso la tensión  $v_c$  no sufre alteración mientras la corriente en la carga iR si cambia al hacer estas perturbaciones en la carga.



Figura 6.14:  $v_c$  e iR con cambio de carga de  $R = 151,3\Omega$  a circuito abierto  $(R \rightarrow \infty)$ 



Figura 6.15:  $\upsilon_c$ eiR con cambio de carga de  $R=256{,}3\Omega$  a  $R=151{,}3\Omega$ 



Figura 6.16:  $\upsilon_c$ eiR con cambio de carga de  $R=256{,}3\Omega$  a $R=151{,}3\Omega$ 

# Capítulo 7

# Conclusiones, observaciones y trabajo futuro

#### Resumen:

En esta sección se muestran las conclusiones generales del trabajo realizado y las posibles tareas a ejecutar como trabajo futuro, con base en los resultados obtenidos y a partir de nuevas ideas que han durgido del desarrollo del mismo.

### 7.1. Conclusiones generales

- Los controladores ZAD y FPIC implementados digitalmente usando la herramienta de control y desarrollo *DS1104* para el control del convertidor cumplen los requerimientos de frecuencia fija de conmutación, robustez y buen desempeño tanto en tareas de regulación de señales DC como para el seguimiento de señales AC.
- De las figuras ((7.1) y (7.2)), donde se muestran los diagramas de bifurcaciones de la tensión de salida  $v_c$  para un rango del parámetro de control  $K_s$  entre (0 y 2), se puede concluir que los resultados simulados y los experimentales son cualitativa y cuantitativamente concordantes.
- En las simulaciones (ver figuras (7.1(a)) y (7.2(a))), se observan órbitas nT periódicas presentes al variar el parámetro de control K<sub>s</sub>, las cuales no se observan en los resultados experimentales (ver figuras (7.1(b)), (7.1(c)), (7.2(b)), (7.2(c))). Se tendría que sincronizar el muestreo en el modelo real al igual que se hizo en la simulación, pero hay que tener presente que existen ruidos que se suman a las señales reales.
- De los diagramas de bifurcaciones obtenidos experimentalmente para regulación de señales
   DC con N = 1 mostrados en las figuras de (7.1) y (7.2). Se puede concluir que para valores grandes de K<sub>s</sub> el sistema regula bien con errores en tensión menores a 0,5 %. Si se reduce el valor de K<sub>s</sub> se llega a una zona donde el sistema empieza a regular con mayor error, dando



Figura 7.1: Diagrama de bifurciones de  $v_c$  contra el parámetro  $K_s$  cuando  $v_{ref} = 20$ V y N=1

lugar a la aparición de oscilaciones nT periódicas. Luego reduciendo más el parámetro se presentan momentos donde se presentan dinámicas caóticas y por lo tanto mayor inestabilidad.

- De las gráficas de tensión en el tiempo, mostradas en los capítulos (5) y (6) (ver figuras (5.1), (5.2), (6.10) y (6.11)) se puede concluir que los controladores trabajan bien en estado transitorio pues amortiguan en gran medida los sobreimpulsos y tienen tiempos de establecimiento reducidos. De las figuras ((5.12(a)) a la (5.18(a)), de (5.19(a)) a (5.32(a)), (5.26) y de (6.5) a la (6.16) ) se observa muy claro el rechazo a perturbaciones en la carga R, en la fuente de alimentación (+E y -E) y ante variaciones de la referencia v<sub>ref</sub>.
- Puesto que la máxima frecuencias de conmutación de las salidas PWM es 5kHz, se produce mayor error de regulación a medida que se aumenta la frecuencia de la señal a seguir en el caso AC. Por lo tanto se tiene ese limitante en la frecuencia de la señal a seguir.
- De las gráficas (5.3), (5.25) y (5.26) mostrada en el capítulo (5), se concluye que los controladores ZAD y FPIC sensando la alimentación (E) son más robustos ante perturbaciones de la tensión de alimentación (E) que cuando esta no es sensada.
- El valor crítico de estabilidad que se calcula numéricamente (ver figura (7.1(a)) se corroboró experimentalmente (ver figuras (7.1(b) y (7.1(c))). Este hecho es muy importante en tareas de diseño del prototipo experimental.
- Es importante considerar en el modelo del convertidor las pérdidas de energía debidas a la resistencia interna de la inductancia. Si no son consideradas (ver figura (7.3) el límite de la estabilidad, obtenido numéricamente no concuerda con el obtenido experimentalmente.
- Se calcularon las variables (s(x(kT), s+(x(kT)) y s-(x(kT))), requeridas para el calculo del ciclo de trabajo, a partir de parámetros constantes, de la señal de referencia y de las señales sensadas usando las ecuaciones presentadas en (7.1)

$$s(x(kT) = (1 + aK_s)x_1(kT) + K_shx_2(kT) - x_{1ref} - K_s\dot{x}_{1ref}$$
  

$$\dot{s}_+(x(kT)) = (a + a^2K_s + hK_sm)x_1(kT) + (h + ahK_s + hK_sp)x_2(kT) + hK_s\frac{E}{L} - \dot{x}_{1ref} - K_s\ddot{x}_{1ref}$$
  

$$\dot{s}_-(x(kT)) = (a + a^2K_s + hK_sm)x_1(kT) + (h + ahK_s + hK_sp)x_2(kT) - hK_s\frac{E}{L} - \dot{x}_{1ref} - K_s\ddot{x}_{1ref}$$
  
(7.1)



Figura 7.2: Diagrama de bifurcaciones de Error de  $v_c$  contra el parámetro  $K_s$  cuando  $v_{ref} = 20$ V y N=1



Figura 7.3: Perdida del límite de la estabilidad debido a que en la simulación rL = 0

## 7.2. Observaciones generales

- Se diseña e implementa un sistema de 200W usando redes analógicas. Este permite sensar tensiones y corrientes las cuales se acondicionan y se ingresan al controlador digital a una velocidad de muestreo de 25kHz. Las etapas para acondicionamiento de pulsos PWM permiten trabajar hasta 40kHz, pero debido a la baja frecuencia de muestreo de la tarjeta se decidió trabajar a una frecuencia de 5kHz.
- Para la etapa de adquisición de señales, el manejo de las interferencias electromagnéticas propias de la conmutación y de ruidos externos radiados e inducidos que afectan las señales a muestrear, se atenúan realizando un buen apantallamiento y filtrando con redes analógicas usando un filtro pasa bajas que elimina frecuencias mayores a 10khz.
- Se ha calibrado el sistema de tal manera que las señales reales llegan con alta precisión a los controladores a una velocidad de muestreo de 25kHz. Además, es posible la adquisición de varias señales a la vez con la misma tierra de referencia. Permitiendo la implementación de controladores, cuyas ecuaciones de control involucran diversas variables del proceso.
- La parte de software diseñada para ejecutar los controladores, se realizó usando librerías propias de simulink y las brindadas al instalar la tarjeta DS1104. Así cualquier programa

diseñado en simulink se transfiere a la tarjeta y esta los ejecuta en tiempo real.

- Se dispone de una excelente herramienta, llamada ControlDesk útil para monitoreo y registro de señales reales del proceso tales como (v<sub>c</sub>, i<sub>L</sub>, iR, E), la cual muestrea a una velocidad de 25kHz. Esta herramienta permite manejar cursores para diversos ejes, realización de acercamientos para evaluar detalles en las señales, en los que se muestra la evolución de estas en el tiempo. Además se pueden realizar diagramas de fase y almacenar registros de datos con el fin de realizar diagramas de bifurcaciones o para realizar estudios de las señales en otros lenguajes de programación.
- Para la protección de los dispositivos digitales se realiza una etapa de optoacoplamiento con los integrados J312 que tienen la capacidad de desacoplar señales TTL de alta frecuencia. Estos con la ayuda de transistores elevan las señales TTL a un nivel de 13.6V, adecuado para el buen funcionamiento del *driver IR2110* con el que se realiza la polarización de los transistores de potencia (*MOSFET*).
- Con la ayuda de un transformador se realiza la disminución de la tensión de entrada y se configura el sistema de potencia que en este caso es alimentado con una fuente dual (+E y -E) con referencia aislada del sistema de control. Lo cual garantiza la protección de todos los equipos electrónicos y es posible el sensado de señales de control usando solamente resistores.
- El *software* diseñado permite al usuario escoger que tipo de señales desea a la salida entre ellas están: señales DC, AC (cuadrada, triangular, sinusoidal, rampa), señales AC + (*offset*), en general cualquier señal que desee que no supere cierto límite dado por el filtro LC y la frecuencia de conmutación.
- Para el seguimiento de señales alternas se debe tener presente que para frecuencias altas se debe disminuir el valor del condensador del filtro LC pero esto provoca que aumente el rizado a la salida. Este hecho genera un incremento en el error de seguimiento.
- En cuanto a la generación de las señales de control PWM se tienen muchas posibilidades de configuración tales como: PWM simétrico, asimétrico, señales cuadradas, generación de PWM trifásico, PWM monofásico para el control de 4 máquinas a la vez, polarización e iniciación del PWM, control vectorial, medidas de los ciclos de trabajo, obtención de PWMinv. En general todas las señales PWM son de nivel TTL, variables en frecuencia de conmutación desde 1.25 Hz hasta 5 MHz con los que se pueden controlar diversos procesos.

 La tarjeta ejecuta en forma digital todas las etapas necesarias para el control con las siguientes características: realiza cada proceso a la misma velocidad que la velocidad de muestreo, ejecuta gran cantidad de operaciones de forma exacta. Logrando implementar técnicas de control en las que sus parámetros u otros valores del control pueden ser cambiados en tiempo real.

## 7.3. Trabajo futuro

Como trabajos futuros se proponen las siguientes tareas:

 Realizar estudios teóricos, simulaciones y experimentos para el convertidor controlado con las técnicas de control ZAD y FPIC para controlar cargas de carácter industrial como: motores AC, DC, servomotores y cargas no lineales ver figura (7.4).



Figura 7.4: Control con ZAD y FPIC para el control de motores

- Realizar estudios teóricos, simulaciones y pruebas experimentales para controlar el convertidor con las técnicas de control ZAD y FPIC para motores trifásicos como muestra la figura 7.5).
- Definir y usar mapas de Poincaré a nivel teórico y experimental, para encontrar las posibles bifurcaciones presentes en el convertidor, cuando se están siguiendo señales sinusoidales a la salida.
- Combinar dos etapas la primera un convertidor boost controlado con histéresis para corregir el factor de potencia [46, 47, 48] y tener una salida de tensión regulada para la alimentación



Figura 7.5: Control con ZAD y FPIC para el control de motores trifásicos

del convertidor. La segunda que consta de un convertidor buck para regular señales de tensión AC y DC a la salida para diferentes tipos de cargas (ver figura (7.6)).



Figura 7.6: Combinación de dos convertidores para regular señales a la salida y corregir el factor de potencia

- Realizar el estudio necesario para el control del convertidor usando a la vez la técnica de control con histéresis cero, constante y adaptativa más la técnica de control con FPIC.
- Diseñar un prototipo para entregar mayor potencia al usuario a niveles mayores a 1000W, diseñando así una UPS de uso industrial y comercial con el cual se puedan obtener tensiones

a la salida a niveles de 220VAC, 120VAC, 110VAC y valores en DC inferiores a 240 VDC.

 Implementar las técnicas de control en un dispositivo de mayor velocidad, donde se puedan adquirir señales a más de 100kHz y procesar las señales a 20kHz, con lo que se conseguiría señales de control PWM a 20kHz. Lo cual permitirá regular mejor las señales y seguir señales de modo alterno que tengan mayor frecuencia.

# Bibliografía

- Muhammad H. Rashid. *Electrónica de Potencia*. Circuitos, dispositivos y aplicaciones, Mexico, 1995.
- [2] Winograd E. Jesiotr V., Bernatene E. Fuentes de tensión y corriente. *Laboratorio de electrónica*, España, Agosto 2005.
- [3] Hart D. *Electrónica de Potencia*. Prentice Hall, Madrid, España, 2001.
- [4] Robbins W. MohanÑ., Undeland T. *Power Electronics*. Converters, Applications and Design, United States, 1995.
- [5] Ocampo C. Control de un conversor de potencia con modulador de ancho de pulso centrado usando modos deslizantes. *Universidad Nacional de Colombia Sede Manizales*, Julio 2003.
- [6] Fossas E. Griño R. Biel D. Nonlinear phenomena in power electronics. *IEEE Press*, Piscataway, 2001.
- [7] Fossas E. Griño R. Biel D. Quasi-sliding control based on pulse width modulation, zero averaged dynamics and the 12 norm. *in Advances in Variable Structure Systems, analysis, integration and applications*, pages 335–344, 2001.
- [8] Biel D. Fossas E. Ramos R. Sudria A. Programmable logic device applied to the quasi-sliding control implementation based on zero averaged dynamics. *Proceedings of the 40th IEEE Conference on Decision and Control*, 2:1825–1830, Dec. 2001.
- [9] Ramos R. Biel D. Fossas E. Guinjoan F. A fixed-frequency quasi-sliding control algorithm: application to power inverters design by means of fpga implementation. *IEEE Transactions* on Power Electronics, 18(1):344–355, Jan. 2003.

- [10] Biel D. Cardoner R. Fossas E. Tracking signal in a centered pulse zad power inverter. *Inter-national Workshop on Variable Structure Systems*, 5(7):104–109, June 2006.
- [11] Angulo F. Análisis de la dínámica de convertidores electrónicos de potencia usando pwm basado en promediado cero de la dinámica del error (zad). Universidad Politécnica de Cataluña, Mayo 2004.
- [12] Taborda J. Angulo F. Análisis de bifurcaciones en sistemas de segundo orden usando pwm y promediado cero de la dinámica del error. Universidad Nacional de Colombia Sede Manizales, Mayo 2006.
- [13] Taborda J. Angulo F. Olivar G. Análisis de estabilidad multiparamétrico en un convertidor de potencia buck. VII Congreso de la Asociación Colombiana de Automática ACA-2007, 2007, Cali.
- [14] Taborda J. Angulo F. Olivar G. Análisis de bifurcaciones y optimización de controladores basados en estrategias de promediado cero e inducción al punto fijo en sistemas conmutados vía pwm. *Tercer Congreso Internacional de Ingenierías Eléctrica y Electrónica - 3CIIEE*, 2007, Bogotá.
- [15] Taborda J. Hoyos F. Hoyos C. Perez E. Diseño e implementación de un inversor monofásico usando una topología buck. IV Simposio Internacional sobre Calidad de la Energía Eléctrica (SICEL 2007), 2007, Manizales.
- [16] Taborda J. Angulo F. Olivar G. Nuevas técnicas de control pwm-digital en convertidores de potencia. I Congreso Tecnológico de Automatización Isa show andino 2007, 2007, Bogotá.
- [17] Taborda J. Angulo F. Olivar G. On roles of dissipation and delays in pwm switched converters. 23rD ISPE international conference on CAD/CAM, 2007, Bogotá.
- [18] Taborda J. Angulo F. Olivar G. Optimizing transient response in dc-dc converters with zad strategy. 23rD ISPE international conference on CAD/CAM, 2007, Bogotá.
- [19] Taborda J. Angulo F. Olivar G. Detección de bandas caóticas en un convertidor de potencia dc-dc. EITI 2006 - Encuentro de investigación sobre tecnologías de información aplicadas a la solución de problemas, 2006, Medellin.

- [20] Taborda J. Angulo F. Olivar G. Sucesivos doblamientos de periodo en un convertidor de potencia buck con estrategia zad. CWCAS 2006- IEEE Colombian Workshop on Circuits and Systems, 2006, Cartagena.
- [21] Angulo F. Hoyos C. Olivar G. Dinámica de un convertidor buck controlado en tensión por banda de histéresis constante. Segundo Simposio Regional Electrónica y Aplicaciones Industriales, 2007.
- [22] Hoyos C. Olivar G. Avendaño L. Bifurcation analysis, instrumentation and voltage control in buck converter regulated by hysteresis band. *CARS and FOF 2007*, 2007, Bogota.
- [23] Hoyos C. Osirio G. Control por modos deslizantes, diseño e implementación, aplicado a un convertidor buck. Simposio internacional sobre calidad de la energia electrica, 2007, Manizales.
- [24] Angulo F. Desarrollo de una nueva técnica de control para sistemas discretos. *Trabajo de promoción a profesora titular, Universidad Nacional de Colombia*, Octubre 2004.
- [25] Taborda J. Angulo F. Olivar G. Bifurcations in annulus-like parameter space of delayed-pwm switched converter. 6th EUROMECH Conference ENOC 2008, 2008, Saint Petersburg.
- [26] Taborda J. Angulo F. Investigación sobre controladores pwm-digitales para convertidores de potencia. *Encuentro Nacional de Investigación en Posgrados*, 2008, Bogotá.
- [27] Thomas S.Parker and Leon O.Chua. Practical Numerical Algorithms for Chaotic System. Springer-Verlag, New York, 1989.
- [28] Wood J. Chaos: a real phenomenon in power electronics. Applied Power Electronics Conference and Exposition, pages 115–124, March 1989.
- [29] Deane J. Hamill D. Instability, subharmonics, and chaos in power electronic systems. *IEEE Transactions on Power Electronics*, 5(3):260–268, July 1990.
- [30] Deane J. Hamill D. Analysis, simulation and experimental study of chaos in the buck converter. *Power Electronics Specialists Conference*, pages 491–498, 1990.
- [31] Fossas E. Olivar G. Study of chaos in the buck converter. *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, 43(1):13–25, 1996.

- [32] Ott E. Grebogi C. Yorke J. Controlling chaos. Phys. Rev. Lett, 64:1196–1199, 1990.
- [33] Pyragas K. Continuos control of chaos by self-controlling feedback. *Phys.Lett*, A170:421–428, 1992.
- [34] Socolar J. Sukow D. Gauthier D. Stabilizing unstable periodic orbits in fast dynamical systems. *Phys.Rev.E*, 50:3245–3248, 1994.
- [35] Vlad C. Lungu S. Petreus D. Farcas C. Controlling chaos in buck converters. *The 6th IEEE International Conference on Electronics, Circuits and Systems*, 1:157–160, Sept. 1999.
- [36] Angulo F. Hoyos C. Olivar G. Caracterización estadística del convertidor buck en régimen caótico. *3 Congreso Internacional de Ingenierías Eléctrica y Electrónica*, 2007, Bogota.
- [37] Angulo F. Hoyos C. Olivar G. Dinámica de un convertidor buck controlado en tensión por banda de histéresis constante. 2do simposio regional de electrónica y aplicaciones industriales, 2006, Manizales.
- [38] Taborda J. Hoyos F. Angulo F., Olivar G. Nonsmooth dynamics and fpic chaos control in a dcdc zad-strategy power converter. *Sixth EUROMECH Nonlinear Dynamics Conference (ENOC 2008)*, 2008, Saint Petersburg.
- [39] Zinober A. Fossas E. Adaptive tracking control of nonlinear power converters. *In Proceedings IFAC Workshop on Adaptation in Control and Signal Processing*, Italia:264–266, 2001.
- [40] Carpita M. Marchesoni M. Oberti M. Puguisi L. Power conditioning system using slide mode control. *Proceedings of the IEEE Power Electronics Specialist Conference*, pages 623–633, April 1988.
- [41] International Rectifier. Ir2110/ir2113 high and low side driver. Data Sheet, page California, March 2004.
- [42] DS1104 R y D Controller Board. Features. Release 5.0, page Germany, November 2005.
- [43] DS1104 R y D Controller Board. Implementation reference. *Release 5.0*, page Germany, November 2005.
- [44] DS1104 R y D Controller Board. Implementation guide. *Release 5.0*, page Germany, November 2005.

- [45] ControlDesk. Experiment guide. *Release 5.0*, page Germany, November 2005.
- [46] Liu Y. Wu B. Zhang W., Feng G. Dsp implementation of predictive control strategy for power factor correction (pfc). *Dept. of Electrical and Computer Engineering, Queen's University*, 2004.
- [47] Soldano M. Brown R. One cycle control ic simplifies pfc designs. AC-DC Applications Group International Rectifier Corp., 2005.
- [48] Garcia O. Power factor correction in single fhase switching converters. *Universidad Politécnica de Madrid*, 2002.